

DOI: 10.19783/j.cnki.pspc.230729

一种输入串联输出并联双有源桥变换器输入电压自平衡结构

范恩泽^{1,2}, 赵鲁^{1,2}, 李耀华^{1,2}, 葛琼璇^{1,2}, 马呈瑶^{1,2}

(1. 中国科学院电力电子与电气驱动重点实验室(中国科学院电工研究所), 北京 100190;
2. 中国科学院大学, 北京 100049)

摘要: 输入串联输出并联(input series output parallel, ISOP)双有源桥(dual active bridge, DAB)变换器的输入均压(input voltage sharing, IVS)主动控制策略存在控制系统复杂和传感器数量较多的问题。相反地, 无源调控方法的控制结构简单, 因而具有明显的优势。基于无源均压思想, 提出一种适用于共占空比控制的基于耦合电容的ISOP-DAB变换器的输入电压自平衡拓扑结构, 通过耦合电容使得子模块的高频链环节产生电气耦合, 从而实现子模块输入电压的均衡。进一步, 给出含有耦合电容的ISOP-DAB变换器的简化等效电路, 并进行理论分析与推导, 得到子模块输入母线电压偏差及耦合电容电流与变换器硬件参数的关系。理论计算表明该拓扑在子模块参数存在较大的偏差时仍然具有较好的IVS能力。最后, 仿真和实验结果验证该拓扑的可行性和有效性。

关键词: 输入串联输出并联; 双有源桥变换器; 输入均压; 共占空比控制; 耦合电容; 自平衡

A structure with IVS self-balancing for an ISOP-DAB converter

FAN Enze^{1,2}, ZHAO Lu^{1,2}, LI Yaohua^{1,2}, GE Qiong璇^{1,2}, MA Chengyao^{1,2}

(1. Key Laboratory of Power Electronics and Electric Drive, Institute of Electrical Engineering, Chinese Academy of Sciences, Beijing 100190, China; 2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: The input voltage sharing (IVS) active control strategies of input-series output-parallel (ISOP) dual-active-bridge (DAB) converters have the problems of a complex control system and a large number of sensors. Passive approaches have concise control, and so have obvious advantages. Based on passive voltage balancing, a self-balancing topology with IVS for ISOP-DAB converter adopting coupling capacitors is proposed. Through coupling capacitors, the high-frequency-links of submodules are electrically coupled, thereby realizing the balance of input voltages of submodules. Also, a simplified equivalent circuit of the proposed ISOP-DAB converter with coupling capacitors is provided, and theoretical analysis and derivation are carried out to obtain the relationship between the input bus voltage deviation of the submodules and the coupling capacitor current to the converter parameters. The theoretical calculation results show that the proposed topology has better IVS capability in the presence of relatively large deviations among submodules. Finally, the feasibility and effectiveness of the proposed topology are verified by simulation and experiment.

This work is supported by Youth Innovation Promotion Association CAS (No. 2020146).

Key words: input-series output-parallel (ISOP); dual-active-bridge (DAB) converter; input voltage sharing (IVS); common-duty-ratio control; coupling capacitor; self-balancing

0 引言

双有源桥(dual active bridge, DAB)变换器是一种隔离式、结构简单、功率可双向流动的高频化 DC-DC

变换器。目前在调制优化、建模和控制等方面有较多的研究^[1-4]。输入串联输出并联(input series output parallel, ISOP)直流变换器是一种具有较高模块化的串并联变换系统, 它能够在不提高功率器件的电压等级的前提下, 实现高压直流与低压直流之间的电压变换与功率传输。硬件高度模块化的特点使得功率电路的设计与构建简单化。基于 DAB 变换器

基金项目: 中国科学院青年创新促进会项目资助(2020146); 北京市自然科学基金项目资助(L201005)

子模块构成的 ISOP-DAB 变换器自然地继承了 ISOP 变换器和 DAB 变换器的优点,可应用于直流微网、新能源储能系统等双向直流变换的场合^[5-8]。

对于 ISOP 变换器,首先要保证其具有输入电压均衡(input voltage sharing, IVS)的能力。从控制算法层面实现均衡具有较高的拓扑通用性。文献[9-11]从输入电压控制的角度提出了含有输入电压闭环的均衡控制策略。文献[12-13]从输出电流控制的角度提出了含有输出电流闭环的均衡控制策略。以上控制策略的共同点都是控制系统具有较多的输入均压环或输出均流环,子模块的控制环之间需要交互信号,使得控制系统较为复杂,导致控制系统不利于实现可靠的模块化。文献[14]提出了一种子模块采用输出电压反下垂特性的 IVS 控制方法,但是变换器输出电压存在静差。针对 ISOP-DAB 变换器,基于现有的控制算法架构,文献[15-16]从直接功率均衡控制方面作出了改进,进一步提高了变换器的动态性能,但是控制系统仍然比较复杂。

以上从软件层面着手的均衡方法都需要较多的电压或电流传感器,并且控制算法中均压或均流环较多,造成控制程序的时间和空间复杂度较高。此外,由于不同子模块不能共用一套控制量,如移相角度或占空比,因此对于各个子模块开关管的驱动信号的生成也需要较多的处理器或其他硬件资源。对于含有多个子模块的串并联直流变换器,共占空比(common duty ratio, CDR)控制是一种结构与算法较为精简的控制架构。针对传统的单向 Buck 或 Boost 类型变换器,在共占空比控制下若子模块的参数偏差较小,那么 ISOP 变换器可以有较好的 IVS 能力^[17]。但是对于 ISOP-DAB 变换器,其在共占空比控制下不能实现输入电压的稳定^[18]。

从硬件角度来说,可在变换器的输入侧添加开关变换支路^[19-22]来实现 IVS,但是额外的开关变换电路同时需要较多的有源开关器件和电容或电感等无源器件。现有的这类方法不仅会增加变换器的损耗,同时还会增加软硬件系统的复杂度。仅需要无源器件的无源均衡方法不需要额外添加开关器件,同时也避免了使用较为复杂的控制策略,因此具有一定的优势。文献[23-24]针对输入并联输出并联(input parallel output parallel, IPOPOP) LLC 变换器提出和分析了共用电感或电容的无源均流方法,使得子模块在输入和输出侧都是并联的情况下实现模块的均流。文献[25]提出了一种针对 IPOPOP-DAB 变换器的磁耦合式均衡方法,但是并未研究 ISOP-DAB 变换器,此外,相比耦合电容,耦合电感的体

积和重量会明显偏大。对于 ISOP-DAB 变换器,文献[26]基于相邻的子模块采用 LC 谐振支路连接来实现 ISOP-DAB 的输入均压,此方法同时需要电感和电容这两种无源器件来实现 IVS,导致整个变换器额外需要的无源硬件数量较多,也造成了变换器的体积和重量过大。

为解决现有 ISOP-DAB 变换器在无源均压方面研究存在的不足,从电场耦合角度,提出一种耦合电容连接的 ISOP-DAB 变换器的自平衡拓扑结构。此拓扑在共占空比控制架构下只需要额外添加电容即可自动实现 ISOP-DAB 变换器的 IVS。在此拓扑中,各个子模块的控制量和驱动信号相同,由同一个控制器与调制器产生输出。在该拓扑结构下变换器的控制系统得到了明显的简化,同时变换器在输入电压和负载的扰动下也具有较好的 IVS 能力。

1 传统 ISOP-DAB 变换器在共占空比控制下的稳定性分析

首先分析传统的 DAB 变换器在输入串联输出并联拓扑结构下输入电压不稳定的机理。图 1 为两模块的 ISOP-DAB 变换器,图中, v_{in} 为变换器的输入电压, v_o 为变换器输出电压, v_{in1} 和 v_{in2} 分别为两个子模块的输入母线电容 C_{in1} 和 C_{in2} 的电压, v_{ab1} 和 v_{ab2} 是子模块的输入侧 H 桥输出交流电压, i_{p1} 和 i_{p2} 为变压器原边电流, v_{cd1} 和 v_{cd2} 为输出侧 H 桥输出交流电压, C_{o1} 和 C_{o2} 为输出侧母线电容, R_o 为等效直流负载,变压器的电压比为 n , L'_1 和 L'_2 为高频环节总的串联电感。

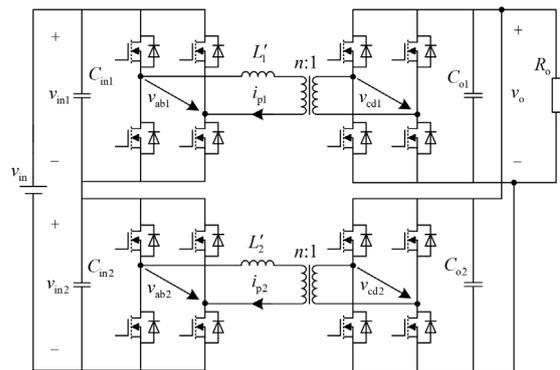


图 1 传统的两模块 ISOP-DAB 变换器拓扑

Fig. 1 Topology of traditional two-module ISOP-DAB converter

根据开关周期平均法得到其简化的电路模型, DAB 变换器的高频环节可以简化为两个压控电流源,如图 2 所示,其中输入侧母线电容电流 i_{c1} 和 i_{c2} 、受控电流源电流 i_{t1} 和 i_{t2} 、 i_{c1} 和 i_{c2} 均为开关周期平均

值, 两个子模块输入侧受控电流源的电流大小^[2]为

$$\begin{cases} i_{t1} = \frac{nd_1(1-2d_1)}{f_s L'_1} v_o \\ i_{t2} = \frac{nd_2(1-2d_2)}{f_s L'_2} v_o \end{cases} \quad (1)$$

式中: d_1 和 d_2 为模块一、二的移相大小与开关周期比值; f_s 为开关频率。

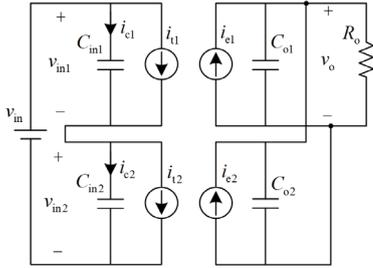


图 2 传统两模块 ISOP-DAB 变换器大信号等效电路

Fig. 2 Equivalent circuit of large signal of traditional two-module ISOP-DAB converter

图 3 为共占空比控制结构框图, 参考电压 v_{o_ref} 和实际输出电压 v_o 的误差信号为电压控制器 G_v 的输入值, 电压控制器的输出值为 DAB 模块的原副边 H 桥输出电压的移相角度 θ , 然后再经过移相调制后输出驱动信号, 两个模块中对应的开关管使用相同的驱动信号。

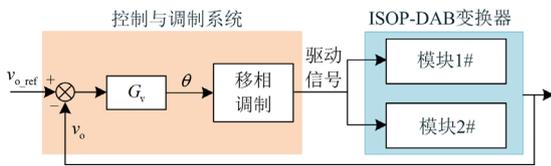


图 3 共占空比控制结构框图

Fig. 3 Diagram of the CDR control structure

从式(1)可以看出, 在共占空比控制下, 两个子模块的移相值是相等的, 即 $d_1 = d_2$, 因此影响子模块输入侧电流源电流大小的因素是每个子模块的高频环节总的串联电感 L'_1 和 L'_2 。若 L'_1 和 L'_2 不能保证严格相当, 从而导致 $i_{t1} \neq i_{t2}$, 又有子模块的输入侧是串联, 即有 $i_{c1} + i_{t1} = i_{c2} + i_{t2}$, 那么会进一步导致 $i_{c1} \neq i_{c2}$, 并且 i_{c1} 和 i_{c2} 的偏差与各自子模块输入侧的电压大小无关, 从而会使得两个子模块的电压偏差越来越大, 最终会导致变换器两个子模块的母线电压发散。传统 ISOP-DAB 变换器在共占空比控制下的输入电压不稳定性可以用图 4 的示意图描述。

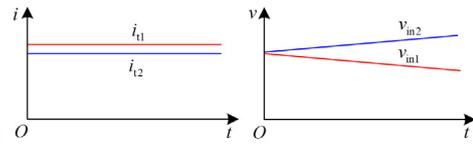


图 4 传统 ISOP-DAB 变换器在共占空比控制下不稳定现象示意图

Fig. 4 Unstable phenomenon of traditional ISOP-DAB converter with CDR control

2 所提拓扑结构及原理分析

图 5 为所提出的在图 1 基础上的改进拓扑结构, i_{a1} 和 i_{a2} 为子模块的输入侧 H 桥输出交流电流, L_1 和 L_2 为串联于变压器原边的高频电感。采用耦合电容 C_{12} 将输入侧两个模块的高频变压器原边相互连接, 使得两个模块的高频环节相耦合, i_c 为流过 C_{12} 的电流。耦合电容 C_{12} 保证了输入电压不平衡或高频电感参数不一致时两个模块的输入部分可以互相传递能量, 最终实现输入电压的自平衡。由于是基于电容的耦合作用传递能量, 所提的拓扑结构可应用在含有两个或两个以上模块的 ISOP-DAB 变换器中。

为了对图 5 中的 ISOP-DAB 变换器的输入均压进行量化分析, 首先需要得到其简化电路原理图。后文以两个子模块为例进行分析和推导。

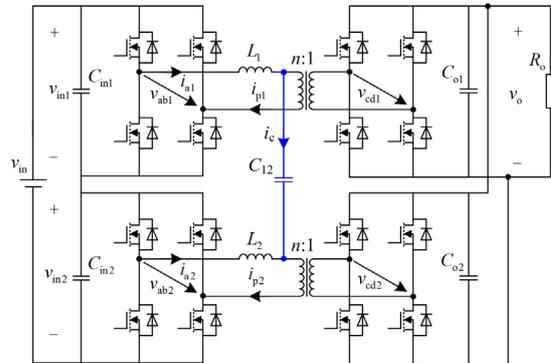


图 5 提出的 ISOP-DAB 变换器拓扑

Fig. 5 Proposed topology of the ISOP-DAB converter

以输入侧两个母线电容的中间节点为参考电压的零点, 将变压器副边的电气参数折算到原边, 可以得到含有耦合电容的两模块 ISOP-DAB 变换器的简化电路原理图, 如图 6 所示。图中, v_{ax} 和 v_{bx} 为输入侧 H 桥的两个半桥输出电压 ($x=1,2$), v_{sx} 为输出侧 H 桥输出电压折算到变压器原边的大小, i_{ax} 、 i_{sx} 为对应支路的电流, L_{sx} 为高频变压器原副边的总漏感, R_{sx} 为高频变压器及副边支路的等效串联电阻。

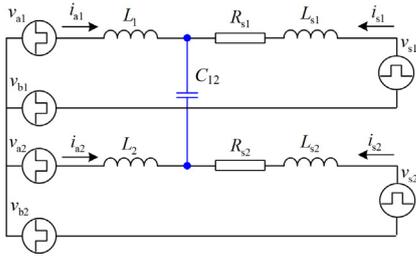


图6 所提拓扑的简化等效电路

Fig. 6 Simplified equivalent circuit of the proposed topology

从图6可以看出,此电路阶数较高,若采用时域解析分析法会相当繁琐和复杂,因此这里采用频域级数分析法,图6中的每个电压源的电压表达式为

$$\begin{cases} v_{a1} = \sum_{k=1,3,\dots} \frac{2V_1}{k\pi} \sin(k\omega_s t) + \frac{V_1}{2} \\ v_{b1} = -\sum_{k=1,3,\dots} \frac{2V_1}{k\pi} \sin(k\omega_s t) + \frac{V_1}{2} \\ v_{s1} = \sum_{k=1,3,\dots} \frac{4V_o}{k\pi} \sin(k\omega_s t - k\theta) \end{cases} \quad (2)$$

$$\begin{cases} v_{a2} = \sum_{k=1,3,\dots} \frac{2V_2}{k\pi} \sin(k\omega_s t) - \frac{V_2}{2} \\ v_{b2} = -\sum_{k=1,3,\dots} \frac{2V_2}{k\pi} \sin(k\omega_s t) - \frac{V_2}{2} \\ v_{s2} = \sum_{k=1,3,\dots} \frac{4V_o}{k\pi} \sin(k\omega_s t - k\theta) \end{cases} \quad (3)$$

式中: V_1 、 V_2 和 V_o 分别为电压 v_{in1} 、 v_{in2} 和 v_o 的幅值; ω_s 为开关角频率。

由图6和式(2)、式(3)可知,在稳态下,所有的电压源的直流分量都不会产生任何电流响应。利用电路分析的回路电流法可以得到各次谐波电压激励下各个支路对应次数谐波的电流值。基于此,可以得到子模块输入侧H桥的等效电压源发出的功率 p_{in1} 和 p_{in2} , 以及输出侧H桥等效电压源吸收的功率 p_o , 即

$$\begin{cases} p_{in1} = \sum_{k=1,3,\dots} (V_{a1-k} I_{a1-k} \cos \varphi_{a1-k} + V_{b1-k} I_{s1-k} \cos \varphi_{b1-k}) \\ p_{in2} = \sum_{k=1,3,\dots} (V_{a2-k} I_{a2-k} \cos \varphi_{a2-k} + V_{b2-k} I_{s2-k} \cos \varphi_{b2-k}) \\ p_o = \sum_{k=1,3,\dots} (-V_{s1-k} I_{s1-k} \cos \varphi_{s1-k} - V_{s2-k} I_{s2-k} \cos \varphi_{s2-k}) \end{cases} \quad (4)$$

式中: V_{ax-k} 、 V_{bx-k} 、 V_{sx-k} 、 I_{ax-k} 和 I_{sx-k} 为对应第 k 次谐波的有效值; φ_{ax-k} 、 φ_{bx-k} 、 φ_{sx-k} 分别为对应第 k 次谐波的电压与电流的功率因数角 ($x=1,2$)。

在耦合电容的作用下,若两个子模块的参数存在偏差,那么输入侧两个子模块的电压源之间会产生功率传递,从而使得两个输入母线电压偏差被钳位在较小的范围内,输入母线电压达到平衡的条件是使得两个子模块的输入侧电流源的电流开关周期平均值相等,即

$$\frac{P_{in1}}{V_1} = \frac{P_{in2}}{V_2} \quad (5)$$

为了平衡计算的精度和复杂度,实际的计算中只需要考虑1、3、5、7和9等较低次数的谐波作用即可。根据上述功率计算方法和串联输入母线电压平衡方程,可计算出两个模块在不同移相角或输出功率下的母线电压偏差。

3 参数偏差影响与耦合电容优化取值

耦合电容值影响输入母线电压的偏差和流经电容的电流。此外,高频电感和高频环节串联寄生电阻也会对均压性能产生影响。因此,以下通过计算分析这些因素的影响,探索耦合电容的优化取值。变换器的具体参数如表1所示。

表1 变换器参数

Table 1 Parameters of the converter	
参数	值
额定输入电压/V	200
额定输出电压/V	100
额定输出功率/kW	1.6
额定串联高频电感/ μ H	30
高频变压器额定漏感/ μ H	2.5
等效串联电阻/ Ω	0.2
变压器电压比 n	1
开关器件(MOSFET)	IRFP4229PBF
开关频率 f_s /kHz	30
直流母线电容 C_{m1} 、 C_{m2} 、 C_{o1} 、 C_{o2} /mF	1.32

定义输入母线电压偏差 ΔV 为两个模块母线电压的实际幅值与它们平均值的偏差,即为子模块的实际母线电压与完全理想均压时的偏离大小,如式(6)所示。

$$\Delta V = \frac{V_1 - V_2}{2} \quad (6)$$

耦合电容的优化取值需要同时保证母线电压偏差 ΔV 和耦合电容电流有效值 $I_{C_{cms}}$ 都处于较小的范围内,图7为计算流程图。考虑硬件参数偏差时,对耦合电容 C_{12} 在一定区间内进行遍历, C_{12_min} 和 C_{12_max} 为 C_{12} 遍历的下限和上限值, C_{12_j} 为第 j 步遍历值, c_l 为遍历的步长。在每个具体的 C_{12_j} 下,

根据第 2 节的理论进行电路分析计算, ΔV_k 为第 k 步电压偏差搜索值, v_t 为电压偏差搜索的步长。当式(5)的左右两边之差的绝对值小于一个较小的数值计算误差 ε 时, 可认为此时输入电压偏差达到了稳态, 此时就得到了母线电压偏差 ΔV , 从而也可得到此时的耦合电容电流有效值 $I_{C_{rms}}$ 。当遍历完 C_{12} 后, 最后绘制出母线电压偏差值 ΔV 和耦合电容电流有效值 $I_{C_{rms}}$ 关于耦合电容 C_{12} 的关系曲线, 在曲线中找出 ΔV 和 $I_{C_{rms}}$ 同时处于较小值的范围, 此范围便是 C_{12} 的优化取值范围。

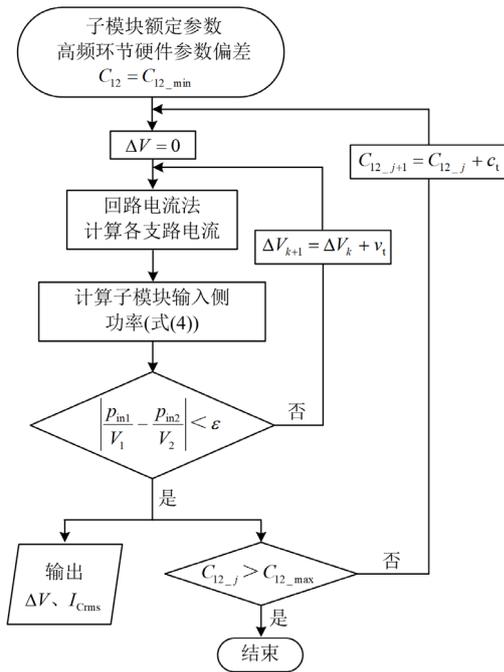


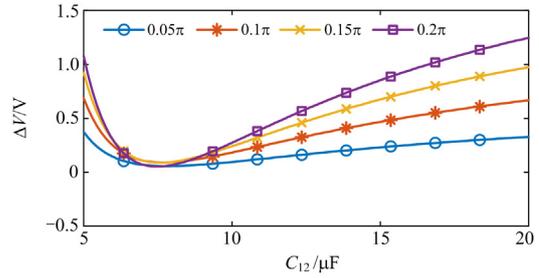
图 7 不同耦合电容 C_{12} 下 ΔV 和 $I_{C_{rms}}$ 的计算流程图

Fig. 7 Calculation flow chart of ΔV and $I_{C_{rms}}$ with respect to C_{12}

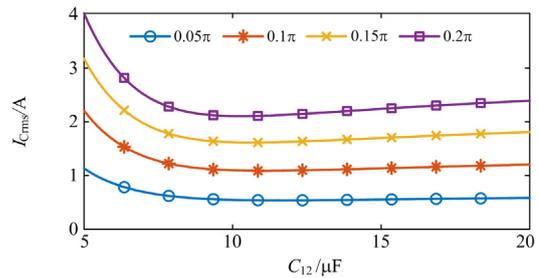
由于受到磁体尺寸制造误差和磁体老化不一致等因素的影响, 实际生产的串联高频电感值之间可能存在一定的偏差。设定模块一、二的串联电感偏离额定值一定大小, 考虑偏差为 $\pm 10\%$, 即 L_1 为 $33 \mu\text{H}$, L_2 为 $27 \mu\text{H}$ 。利用图 7 的计算方法流程, 可以得到在不同耦合电容取值下输入母线电压偏差大小及耦合电容电流有效值。

图 8 为两个模块的串联电感在 $\pm 10\%$ 偏差时, 母线电压偏差 ΔV 及耦合电容电流有效值 $I_{C_{rms}}$ 关于耦合电容值的关系曲线图。从母线电压偏差曲线图 8(a) 可以看出, 耦合电容值在 $5 \sim 20 \mu\text{F}$ 时, 均压效果都较好, 母线电压偏差很小, 相对偏差不超过 1.3% 。但是从耦合电流有效值曲线图 8(b) 可以看出, 耦合电容值不能太小, 否则其电流会增大。综合考虑耦合电容电流尽量小和母线电压偏差不能过大, 因此

耦合电容的最优取值存在一个范围, 可知在表 1 的参数下变换器的耦合电容取值范围选择 $7 \sim 17 \mu\text{F}$ 。



(a) 母线电压偏差 ΔV



(b) 耦合电容电流 $I_{C_{rms}}$

图 8 串联电感偏差 $\pm 10\%$ 下的 ΔV 和 $I_{C_{rms}}$ 关于耦合电容值的关系曲线

Fig. 8 Variation of ΔV and $I_{C_{rms}}$ with respect to C_{12} under $\pm 10\%$ deviation of series inductances

从图 6 的简化等效电路来看, 由于耦合电容右侧子模块的漏感较小, 因此等效串联电阻的大小会对变换器产生一定的影响。这里的等效串联电阻是包含高频变压器的绕组铜耗、磁芯损耗以及后级开关管的通态损耗等, 在实际中难以精确测量, 但是在变换器的效率大小上可以有一个大致的估计值。根据表 1 和 DAB 在单移相下的工作原理可知, 在额定参数下, 单个 DAB 变换器的输出功率为 800 W 时, 变压器原副边的高频电流有效值约为 9.4 A , 若假设额定效率为 96% 左右, 则等效串联电阻的取值为 0.2Ω 是合理的。这里考虑两个模块等效串联电阻的偏差范围较大, 为 $\pm 20\%$, 即为 0.24Ω 和 0.16Ω 。

图 9 为模块一、二的串联电感偏差为 $\pm 10\%$ 、等效串联电阻偏差为 $\pm 20\%$ 下, 母线电压偏差和耦合电容电流关于耦合电容值的关系曲线。图 10 为两个子模块的等效串联电阻的偏差大小情况互换, 即模块一的偏差为 -20% 、模块二的偏差为 $+20\%$ 情况下的曲线图。从图 9 和图 10 可以看出, 基于耦合电容的 ISOP-DAB 变换器具有良好的输入均压能力, 两个子模块的母线电压相对偏差基本在 1% 以内。流过耦合电容的电流大小特性与串联电感偏差带来的影响相似, 耦合电容的最优值范围为 $7 \sim 15 \mu\text{F}$, 与前文基本相同。

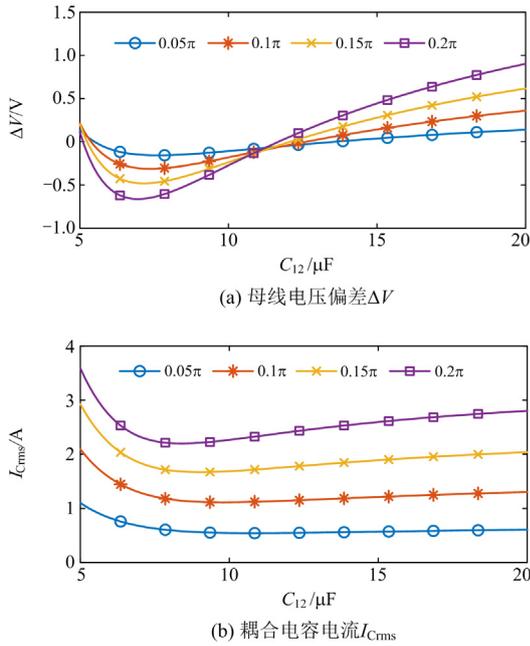


图9 串联电感偏差为±10%和等效串联电阻偏差为±20%时 ΔV 和 $I_{C_{rms}}$ 关于耦合电容值的关系曲线

Fig. 9 Variation of ΔV and $I_{C_{rms}}$ with respect to C_{12} under $\pm 10\%$ deviation of series inductances and $\pm 20\%$ deviation of equivalent series resistances

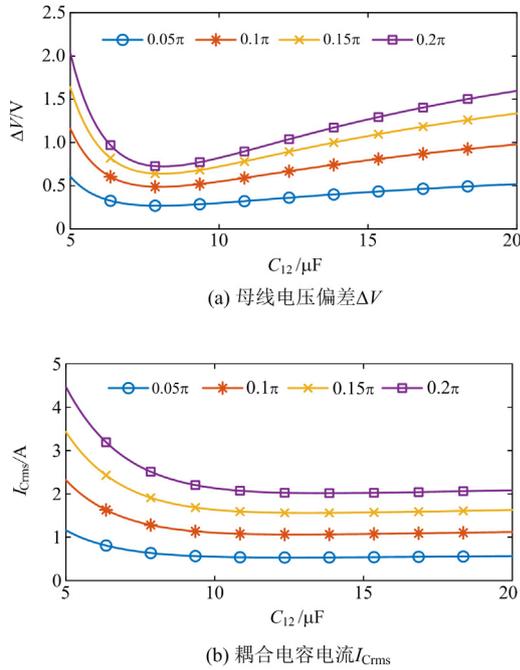


图10 串联电感偏差为±10%和等效串联电阻偏差为±20%时 ΔV 和 $I_{C_{rms}}$ 关于耦合电容值的关系曲线

Fig. 10 Variation of ΔV and $I_{C_{rms}}$ with respect to C_{12} under $\pm 10\%$ deviation of series inductances and $\pm 20\%$ deviation of equivalent series resistances

根据以上分析计算结果可以发现,在串联电感和等效串联电阻存在偏差的情况下,较优的耦合电容值存在一个较大的可选项范围。在表1的变换器参数下,耦合电容值的可选项范围为7~15 μF ,此时流过耦合电容的电流也较小,在模块参数偏差较大情况下也不超过2.5 A。进一步可知耦合电容端电压的交流分量很小,因此其两端电压可以看作全部为直流偏置电压,即 $(V_1 + V_2) / 2$,等于总输入电压的一半。

4 仿真与实验验证

4.1 仿真验证

利用 PLECS 软件建立了两模块的 ISOP-DAB 变换器。变换器的额定参数与表1中的描述一致。

设定两个子模块的串联电感值分别为33 μH 和27 μH ,即偏差为±10%。首先对传统无耦合电容的 ISOP-DAB 变换器在额定负载下的稳定性进行仿真,结果如图11所示。图11为闭环启动后0.05 s内变换器输出电压和两个子模块的输入母线电压波形。可以看出,在变换器启动后虽然输出电压 v_o 在闭环控制系统的作用下快速达到给定值100 V,但是模块一的输入母线电压 v_{in1} 不断上升,模块二的输入母线电压 v_{in2} 不断下降,说明此种情况下变换器的模块输入电压不存在稳定点,这与第1节的理论分析相吻合。

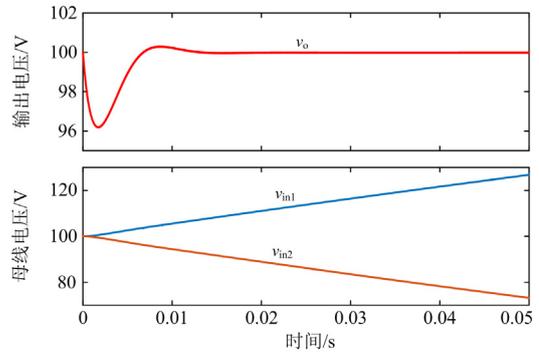
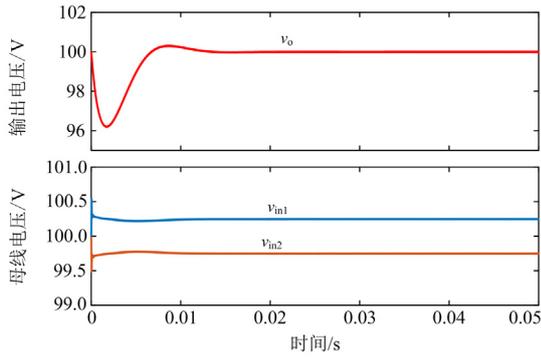


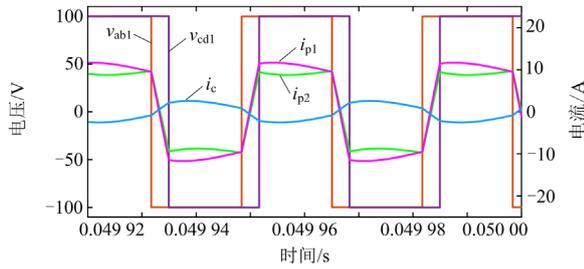
图11 传统 ISOP-DAB 变换器在共占空比控制下的波形

Fig. 11 Waveforms of traditional ISOP-DAB converter with CDR control

然后对提出的含有耦合电容的 ISOP-DAB 变换器进行仿真。耦合电容 C_{12} 为10.4 μF ,其他参数与图11中的仿真工况一致。仿真结果如图12所示,图12(a)为两个子模块的输入母线电压和输出电压的波形,图12(b)为高频交流环节的电压和电流波形。从图12(a)的输入母线电压波形可以看出,子模块的母线电压偏差 ΔV 很小,为0.3 V,证明了所提拓扑具有良好的均压效果。



(a) 子模块输入母线电压和输出电压



(b) 高频环节交流电压和电流波形

图 12 提出的 ISOP-DAB 变换器在共占空比控制下波形

Fig. 12 Waveforms of the proposed ISOP-DAB converter with CDR control

图 13 为所提拓扑在输出负载突变情况下的仿真结果。输出负载在 0.02 s 时从半载突加到满载, 然后在 0.06 s 时从满载突减到半载。从仿真结果可以看出, 拓扑的均压效果优良, 母线电压偏差小, 同时输出电压闭环性能良好, 抗负载扰动能力也较强。

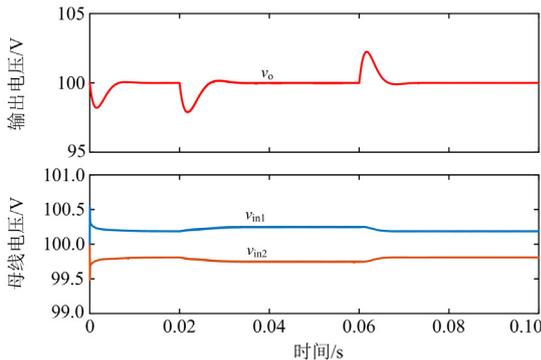


图 13 所提 ISOP-DAB 变换器共占空比控制下负载突变波形

Fig. 13 Waveforms of proposed ISOP-DAB converter with CDR control under load change

图 14 为所提拓扑在不同耦合电容值时子模块母线电压偏差 ΔV 和耦合电容电流有效值 $I_{C_{rms}}$ 的仿真结果与理论计算结果对比图, 其中模块一、二的串联电感偏差为 $\pm 10\%$, 且变换器输出满载。从图

14 中可以看出, 仿真结果符合理论分析结果, 说明了对所提拓扑的相关理论分析的正确性。

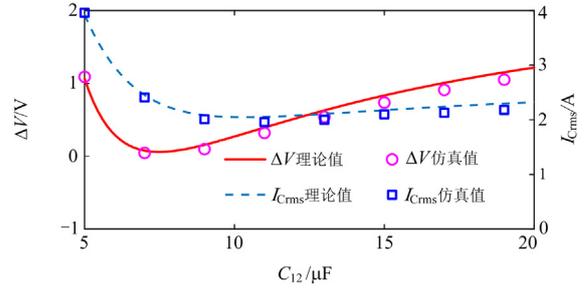


图 14 提出的 ISOP-DAB 变换器的理论结果与仿真实验

Fig. 14 Theory and simulation verification of proposed ISOP-DAB converter

4.2 实验验证

依据图 5 所提的两模块 ISOP-DAB 变换器拓扑, 搭建的实验平台如图 15 所示, 变换器的额定参数如表 1 所示。

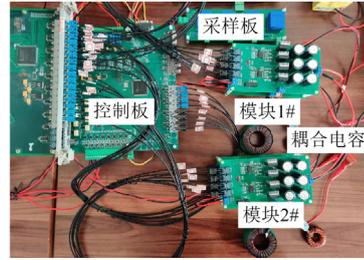


图 15 实验平台

Fig. 15 Experimental prototype diagram

利用 LCR 表测量实验平台的串联电感、变压器的漏感和等效串联电阻。模块一、二的高频变压器的总漏感分别为 2.51 μH 、2.45 μH , 变压器的等效串联电阻分别为 66 m Ω 、65 m Ω 。实验设置了串联电感偏差基本相同(一致参数)和具有较大偏差(非一致参数)两种情况。一致参数情况下模块一、二的串联电感值分别为 31.53 μH 、31.34 μH ; 非一致参数情况下模块一、二的串联电感值分别为 32.84 μH 、26.75 μH , 可以认为非一致参数近似为偏差 $+10\%$ 、 -10% 的情况。实验中电压控制器采用 PI 控制, 比例系数为 0.05, 积分系数为 1.5。

图 16 和图 17 为所提拓扑在两种参数情况的不同负载下的高频交流环节波形。实验输入电压为 200 V, 输出电压闭环为 100 V。可以看出, 两个子模块在一致参数情况下的高频交流环节电流波形基本一致, 耦合电容电流很小, 可以忽略不计。在非一致参数情况下, 由于耦合电容有较小的电流流过, 因此两个子模块的交流电流有一定偏差, 但是偏差值也较小。从图 17(b)可以看出, 此时移相角度约为 0.2π , 测量出耦合电容电流有效值约为

2.3 A, 此结果与第3节中图8的理论结果吻合度较高, 实验证明了简化等效电路和理论分析的正确性和有效性。

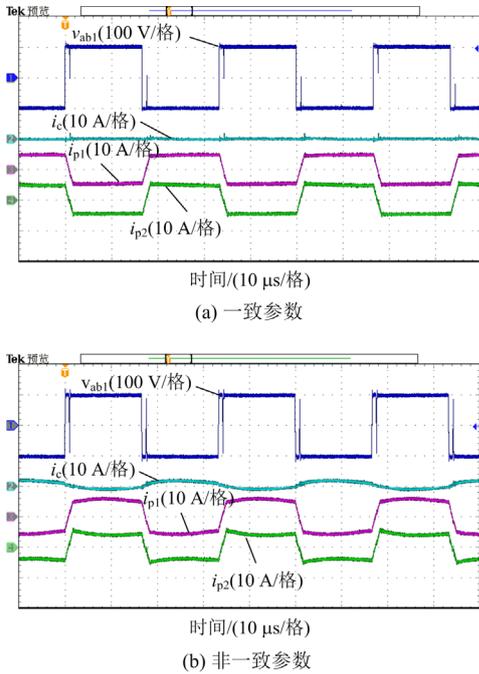


图 16 输出半载时的变换器高频环节实验波形
Fig. 16 Experimental waveforms of high-frequency-link under half load

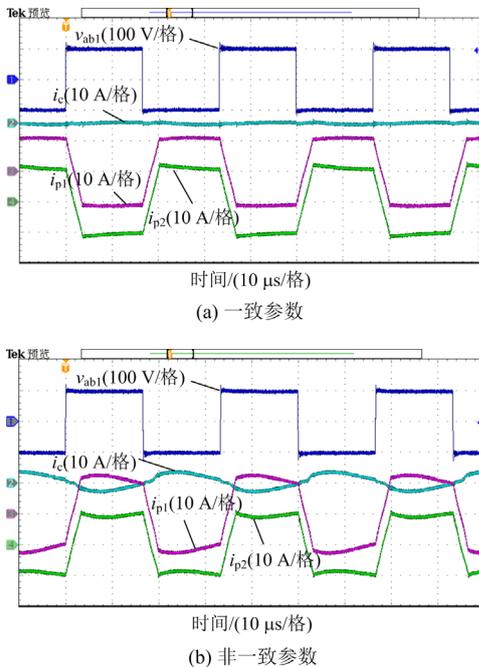


图 17 输出满载时的变换器高频环节实验波形
Fig. 17 Experimental waveforms of high-frequency-link under full load

对变换器在两种参数情况下分别进行突加负载实验。输出负载从半载突变到满载, 实验结果如图 18 所示。可以看出, 在一致参数下两个子模块的母线电压可以认为完全一致, 在非一致参数下子模块的母线电压偏差 ΔV 也很小, 由于母线电压偏差大小已经与电压探头及示波器所带来的测量误差相近, 因此测量母线电压偏差 ΔV 的精确结果意义不大, 这里可以认为母线电压偏差 ΔV 不超过 1 V。

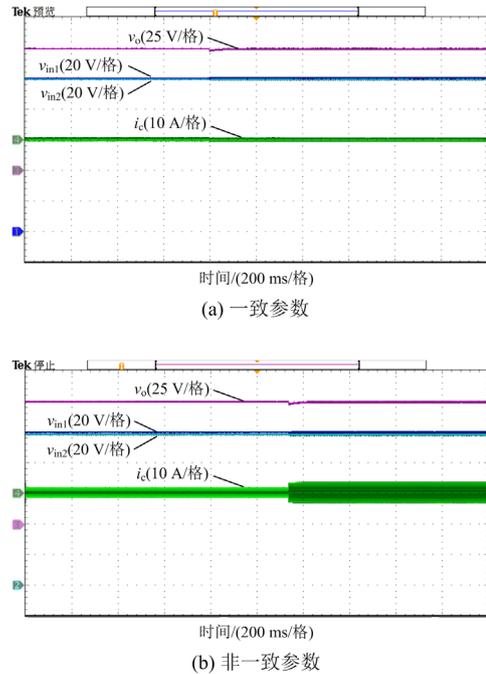


图 18 突加负载实验波形

Fig. 18 Experimental waveforms under step load increase

增加变换器在两种参数情况下的输入电压, 在输出功率满载的情况下, 输入总电压在 400 ms 内从约 185 V 增加到 200 V, 实验结果如图 19 所示, 可以看出两个子模块的母线电压偏差很小, 母线电压偏差 ΔV 在 1 V 以内。

实验结果表明, 基于耦合电容的 ISOP-DAB 变换器在输入电压和负载大范围扰动下的电压自平衡能力良好, 母线电压偏差很小, 满足实际工程的需要。

对变换器在两种参数情况下的效率分别进行了实验测量, 变换器的效率与输出功率的关系曲线如图 20 所示。可以看出, 在一致参数情况下, 基于耦合电容的 ISOP-DAB 变换器的最高效率为 96.3%, 满载时效率为 95.1%; 在非一致参数情况下, 该变换器的最高效率为 95.8%, 满载时效率为 94.3%。在参数存在较大偏差, 变换器的效率稍微有所降低, 但是降低不超过 1%。表明了即使硬件

参数偏差较大, 由耦合电容的自平衡均压作用额外带来的损耗也较小。

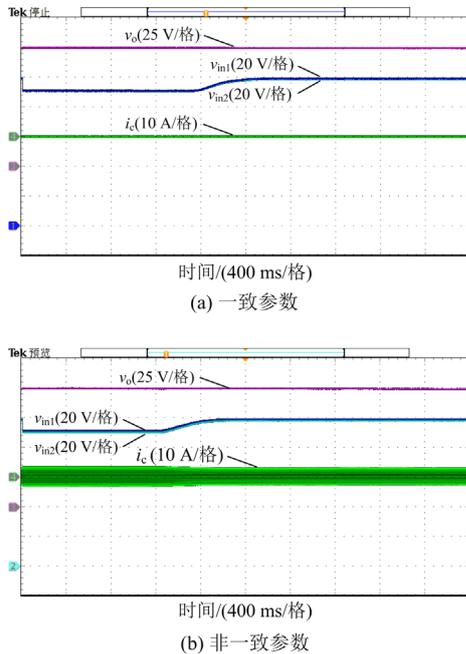


图 19 输入电压增加时的实验波形

Fig. 19 Experimental waveforms under input voltage increase

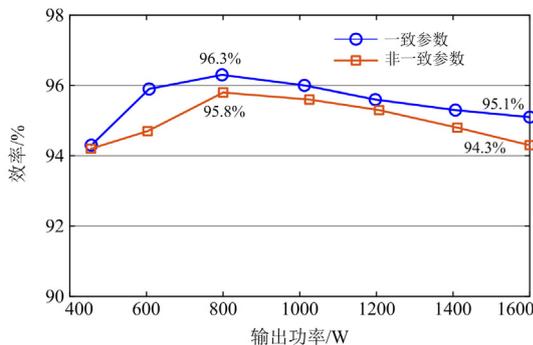


图 20 效率实验曲线

Fig. 20 Experimental curves of efficiency

5 结论

本文对采用共占空比控制的 ISOP-DAB 变换器提出了一种基于耦合电容的输入电压自平衡拓扑结构, 给出了其简化等效电路, 并进行了子模块母线电压偏差和耦合电容电流的理论分析与计算, 得到了耦合电容优化值的选取规律, 理论分析、仿真和实验结果表明:

1) 所提的拓扑具有良好的输入母线电压自平衡能力, 在串联电感偏差为 $\pm 10\%$ 及串联等效电阻偏差为 $\pm 20\%$ 以内, 子模块的母线电压偏离值很小, 相对大小不超过 1%。

2) 该拓扑在负载突变和输入电压变化等大扰动情况下仍然具有良好的输入均压能力, 在整个动态过程及前后输入子模块母线电压偏差不超过 1%。

3) 相比参数一致的情况下, 在参数偏差较大的情况下变换器的效率降低也较小。基于耦合电容实现输入电压自平衡的 ISOP-DAB 变换器, 具有均压所需的硬件数目少和控制系统架构简洁等易于工程应用的优点。

参考文献

- [1] HOU Nie, LI Yunwei. Overview and comparison of modulation and control strategies for non-resonant single-phase dual-active-bridge DC-DC converter[J]. IEEE Transactions on Power Electronics, 2020, 35(3): 3148-3172.
- [2] SHAO Shuai, CHEN Linglin, SHAN Zhenyu, et al. Modeling and advanced control of dual-active-bridge DC-DC converters: a review[J]. IEEE Transactions on Power Electronics, 2022, 37(2): 1524-1547.
- [3] 李善寿, 王浩, 叶伟, 等. 抑制 DAB 变换器回流功率的双重移相调制策略[J]. 电力系统保护与控制, 2022, 50(17): 14-23.
- [4] LI Shanshou, WANG Hao, YE Wei, et al. Dual phase shift modulation strategy for reactive power suppression of a DAB converter[J]. Power System Protection and Control, 2022, 50(17): 14-23.
- [5] 李帅虎, 王婷婷, 刘制, 等. 适用于 PET 的负载电流前馈控制策略[J]. 中国电力, 2022, 55(9): 88-97.
- [6] LI Shuaihu, WANG Tingting, LIU Zhi, et al. Load current feedforward control strategy for power electronic transformer[J]. Electric Power, 2022, 55(9): 88-97.
- [7] 孙志峰, 肖岚, 王勤. 输出并联型双有源全桥变换器控制技术研究综述[J]. 中国电机工程学报, 2021, 41(5): 1811-1831.
- [8] SUN Zhifeng, XIAO Lan, WANG Qin. Review research on control technology of output parallel dual-active-bridge-converters[J]. Proceedings of the CSEE, 2021, 41(5): 1811-1831.
- [9] 孙元岗, 同向前, 李庚, 等. 一种双向谐振型高频直流变压器通用参数设计方法[J]. 电力系统保护与控制, 2021, 49(5): 29-35.
- [10] SUN Yuangang, TONG Xiangqian, LI Geng, et al. A generalized parameter design approach for bidirectional resonant high frequency DC transformers[J]. Power System Protection and Control, 2021, 49(5): 29-35.
- [11] YANG Jiajun, GUENTER S, BUTICCHI G, et al. On the impedance and stability analysis of dual-active-bridge-based input-series output-parallel converters in DC systems[J]. IEEE Transactions on Power Electronics, 2023, 38(8): 10344-10358.
- [12] ROY T, GHOSH S, SAHA S. Robust backstepping global integral terminal sliding mode controller to enhance dynamic stability of hybrid AC/DC microgrids[J]. Protection

- and Control of Modern Power Systems, 2023, 8(1): 139-151.
- [9] SIRI K, WILLHOFF M, CONNER K. Uniform voltage distribution control for series connected DC-DC converters[J]. IEEE Transactions on Power Electronics, 2007, 22(4): 1269-1279.
- [10] RUAN Xinbo, CHEN Wu, CHENG Lulu, et al. Control strategy for input-series-output-parallel converters[J]. IEEE Transactions on Industrial Electronics, 2009, 56(4): 1174-1185.
- [11] 杨博, 葛琼璇, 赵鲁, 等. 基于输入串联输出并联的双向全桥串联谐振 DC-DC 变换器系统控制策略研究[J]. 电工技术学报, 2020, 35(12): 2574-2584.
- YANG Bo, GE Qiongxuan, ZHAO Lu, et al. Control strategy of dual bridge series resonant DC-DC converter system based on input series output parallel connection[J]. Transactions of China Electrotechnical Society, 2020, 35(12): 2574-2584.
- [12] SHA Deshang, GUO Zhiqiang, LIAO Xiaozhong. Cross-feedback output-current-sharing control for input-series-output-parallel modular DC-DC converters[J]. IEEE Transactions on Power Electronics, 2010, 25(11): 2762-2771.
- [13] QU Lu, ZHANG Donglai, BAO Zhiyun. Output current-differential control scheme for input-series-output-parallel-connected modular DC-DC converters[J]. IEEE Transactions on Power Electronics, 2017, 32(7): 5699-5711.
- [14] CHEN Wu, WANG Guangjiang, RUAN Xinbo, et al. Wireless input-voltage-sharing control strategy for input-series output-parallel (ISOP) system based on positive output-voltage gradient method[J]. IEEE Transactions on Industrial Electronics, 2014, 61(11): 6022-6030.
- [15] 安峰, 王嵩, 杨柯欣. 输入串联输出并联双有源全桥 DC-DC 变换器多模块优化功率平衡控制方法[J]. 电工技术学报, 2018, 33(16): 3732-3742.
- AN Feng, WANG Song, YANG Kexin. Multi-module optimized power balance control scheme of the input-series-output-parallel operated dual-active-bridge DC-DC converters[J]. Transactions of China Electrotechnical Society, 2018, 33(16): 3732-3742.
- [16] HOU Nie, GUNAWARDENA P, WU Xuesong, et al. An input-oriented power sharing control scheme with fast-dynamic response for ISOP DAB DC-DC converter[J]. IEEE Transactions on Power Electronics, 2022, 37(6): 6501-6510.
- [17] GIRI R, CHOUDHARY V, AYYANAR R, et al. Common-duty-ratio control of input-series connected modular DC-DC converters with active input voltage and load-current sharing[J]. IEEE Transactions on Industry Applications, 2006, 42(4): 1101-1111.
- [18] FAN Haifeng, LI Hui. A distributed control of input-series-output-parallel bidirectional DC-DC converter modules applied for 20 kVA solid state transformer[C]// 2011 Twenty-Sixth Annual IEEE Applied Power Electronics Conference and Exposition (APEC), March 6-11, 2011, Fort Worth, USA: 939-945.
- [19] LI Wuhua, JIANG Qun, MEI Ye, et al. Modular multilevel DC/DC converters with phase-shift control scheme for high-voltage DC based systems[J]. IEEE Transactions on Power Electronics, 2015, 30(1): 99-107.
- [20] JARITZ M, ROGG T, BIELA J. Analytical modeling and controller design of a modular series parallel resonant converter system for a solid state 2.88-MW/115-kV long pulse modulator[J]. IEEE Transactions on Power Electronics, 2018, 33(10): 9047-9063.
- [21] ZHANG Jiepin, LIU Jianqiang, YANG Jingxi, et al. A modified DC power electronic transformer based on series connection of full-bridge converters[J]. IEEE Transactions on Power Electronics, 2019, 34(3): 2119-2133.
- [22] DUAN Jinpei, ZHANG Donglai, WANG Lei, et al. A building block method for input-series-connected DC/DC converters[J]. IEEE Transactions on Power Electronics, 2021, 36(3): 3063-3077.
- [23] WANG Hongliang, YANG Chen, QIU Yajie, et al. A common capacitor multi-phase LLC converter with passive current sharing ability[J]. IEEE Transactions on Power Electronics, 2018, 33(1): 370-387.
- [24] SUN Zhifeng, WANG Qin, WU Qunfang, et al. A unified common inductor and common capacitor current sharing method for multiphase LLC converter[J]. IEEE Transactions on Power Electronics, 2022, 37(10): 12182-12195.
- [25] LIU Jiye, LI Chi, ZHENG Zedong, et al. Current discrepancy mitigation of input-parallel output-parallel dual active bridge converters using coupled inductors[J]. IEEE Transactions on Industrial Electronics, 2021, 68(9): 8182-8192.
- [26] 刘海洋, 崔淑梅, 刘闯, 等. 基于开关谐振支路的电压自平衡型 ISOP 直流变压器[J]. 电力系统自动化, 2022, 46(20): 139-146.
- LIU Haiyang, CUI Shumei, LIU Chuang, et al. Voltage self-balancing input-series output-parallel DC transformer based on switched resonant branch[J]. Automation of Electric Power Systems, 2022, 46(20): 139-146.

收稿日期: 2023-06-14; 修回日期: 2023-08-20

作者简介:

范恩泽(1994—), 男, 博士研究生, 研究方向为大功率电力电子及控制; E-mail: fanenze@mail.iee.ac.cn

赵鲁(1984—), 男, 通信作者, 博士, 副研究员, 研究方向为大功率变流器及高性能电机牵引控制技术。E-mail: zhaolu@mail.iee.ac.cn

(编辑 许威)