

DOI: 10.19783/j.cnki.pspc.221930

一种光伏发电用高增益多电平逆变器

岳舟, 李浩天, 廖辰星, 李嘉健

(湖南人文科技学院能源与机电工程学院, 湖南 娄底 417000)

摘要: 针对传统的多电平逆变器存在有源器件数量较多、电容电压不平衡、结构复杂以及电压增益低的问题, 提出一种降低器件数量且可扩展的多电平逆变器。该逆变器由开关电容单元和两个半桥组成, 使用1个直流电源、3个电容、13个开关管, 实现4倍电压增益和九电平交流输出电压。该逆变器通过2个半桥代替后端H桥转换输出电压极性, 可以有效降低开关管总电压应力。在所提逆变器的扩展结构中, 电容逐级充电的工作方式进一步提高了电压增益和输出电平数。首先, 详细阐述了所提逆变器的工作模式、调制策略、电容分析、电压应力计算和电路参数设计。然后, 与其他类似多电平逆变器进行了比较。最后, 通过仿真与实验验证了所提逆变器的可行性和理论分析的正确性。

关键词: 高增益多电平逆变器; 光伏发电; 开关电容; 电压自平衡

A high gain multilevel inverter for photovoltaic power generation

YUE Zhou, LI Haotian, LIAO Chenxing, LI Jijian

(College of Energy, Mechanical and Electrical Engineering, Hunan University of Humanities,
Science and Technology, Loudi 417000, China)

Abstract: There are problems such as the large number of active components, unbalanced capacitor voltage, complex structure and low voltage gain in traditional multilevel inverters. Given these, this paper proposes a multilevel inverter that reduces the number of components and can be modularly expanded. The inverter is composed of a switched capacitor unit and two half bridges. It uses 1 DC power supply, 3 capacitors, and 13 switches to achieve 4 doubles voltage gain and a nine-level AC output voltage. Two half-bridges are used instead of the back-end H-bridge to convert the output voltage polarity. This can effectively reduce the total voltage stress of the switches. In the modular expansion structure of the proposed inverter, the step-by-step charging method of the capacitors further improves the voltage gain and the output level number. First, the working mode, modulation strategy, capacitance analysis, voltage stress calculation, and circuit parameter design of the proposed inverter are elaborated in detail. Then, it is compared with other similar multilevel inverters in recent literature. Finally, the feasibility of the proposed inverter and the correctness of the theoretical analysis are verified through simulation and experiment.

This work is supported by the National Natural Science Foundation of China (No. 61702182).

Key words: high gain multilevel inverter; photovoltaic power generation; switched capacitor; voltage self balancing

0 引言

随着世界能源消耗的不断增长, 为了满足日益增长的负荷需求, 大规模可再生能源尤其是太阳能光伏发电应用越来越广。将某一位置大量生成的光伏能源长距离传输, 会降低系统的效率。近年来,

引入分布式发电技术以克服上述问题并能够提高系统的效率^[1-4]。太阳能屋顶发电在光伏发电中的占比大幅增加, 大约有20%以上的光伏发电总容量是由太阳能屋顶发电提供^[5-8]。应用于屋顶的小型太阳能光伏系统, 其功率一般为0.5~2 kW, 额定电压范围为60~100 V^[9-10]。通常, 太阳能光伏发电首选并网模式, 这样能够避免使用体积庞大且成本高昂的蓄电池。太阳能屋顶光伏应用示意图如图1所示。为了实现低直流电压光伏系统与交流电网电压之间的

基金项目: 国家自然科学基金项目资助(61702182); 湖南省自然科学基金项目资助(2023JJ50489)

兼容性, DC-AC 变换器的前端使用了高增益 DC-DC 变换器^[11]。对于 DC-AC 变换, 一些文献中提出了大量的多电平逆变器(multilevel inverter, MLI)拓扑。其中, 二极管箝位^[12]、飞跨电容(flying capacitor, FC)和级联 H 桥多电平逆变器是比较常见的拓扑。二极管箝位 MLI 和 FC MLI 存在电容电压不平衡的问题, 因此需要额外的电压平衡电路^[13]。级联 H 桥 MLI 在结构上是模块化的, 但需要更多的隔离直流电源^[14]。

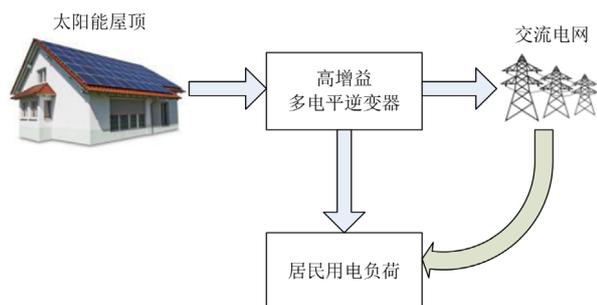


图 1 太阳能屋顶光伏应用
Fig. 1 Solar rooftop PV application

文献[15-18]中介绍了各种简化开关九电平逆变器拓扑。与一般的 MLI 拓扑相比, 这些拓扑使用较少的开关和二极管以获得相同数量的电平。但上述拓扑的增益有限, 不适合应用于升压场合。文献[17-18]所提拓扑需要更多的隔离直流电源, 电源的数量随着电平的增加而增加。文献[19-28]中提出了一些基于开关电容(switched-capacitor, SC)技术的 MLI 拓扑结构。在这些拓扑中, 每个电容在每个输出电压周期中与直流电源交替并联和串联。它们并联充电、串联放电至负载。尽管这些拓扑能够产生九电平输出电压, 但其电压提升能力较低(增益为 2)。文献[29]提出了一种混合级联九电平逆变器。文献[30]介绍了一种基于飞跨电容的有源中性点箝位多电平逆变器。文献[31]基于开关电容技术提出了一种可扩展升压 MLI。文献[32-38]提出了各种形式的基于开关电容单元的多电平逆变器拓扑, 但上述拓扑均不具备升压功能。文献[39-44]介绍了一系列基于开关电容技术的具有升压能力的 MLI。文献[40]介绍了一种混合 T 型九电平逆变器, 其增益为 3, 它有 4 个用于升压的电容器, 输出端使用一个五电平 T 型模块。文献[42]提出了一种七电平开关电容拓扑, 该拓扑的增益为 3, 总谐波失真率(total harmonic distortion, THD)控制在 25%。但上述所提拓扑的升压能力均有限。

目前提出的多电平逆变器普遍存在开关器件过

多、结构复杂、电压增益较低等方面的缺陷。在小型光伏并网应用中, 输入直流电压远低于电网电压。为解决上述问题, 并获得与低压光伏板兼容的电网电压, 本文对文献[42]中的拓扑结构进行了改进。改进的拓扑仅用单一电源、13 个功率开关以及 3 个电容器即可产生九电平输出, 其电压增益达到了 4, 且 THD 更低, 同时还降低了对滤波器的尺寸要求。与同类型多电平逆变器相比, 所提逆变器的结构更加简单, 减少了开关器件的使用, 提高了电压增益, 使其更加适用于光伏发电。此外, 还提出了具有增益为 N 的 $(2N+1)$ 电平高增益拓扑的一般结构。由于所提拓扑采用了开关电容技术, 每个重复 SC 单元有 3 个开关和 1 个电容。因此, 其开关上的电压应力较低, 从而使得该拓扑的总持续电压(total standing voltage, TSV)较低。

1 所提多电平逆变器

所提九电平 4 倍升压逆变器拓扑如图 2 所示。它由 1 个直流电源、3 个电容器(C_1 、 C_2 和 C_3)和 13 个开关构成, 其中包括 11 个单向开关(S_1 — S_6 和 S_9 — S_{13})和 2 个双向开关(S_7 和 S_8)。开关电容采用串并联技术充放电。通过与直流电源串联, 每个电容器分别充电至 U_{dc} , 并放电至负载, 以获得高电压增益。九电平输出电压分别是: $\pm 4U_{dc}$ 、 $\pm 3U_{dc}$ 、 $\pm 2U_{dc}$ 、 $\pm U_{dc}$ 和零电平。为避免电源和电容器短路, 开关对(S_{12} 、 S_{13})和(S_{10} 、 S_{11})互补运行。对于每个输出电压周期, 开关 S_{10} 、 S_{11} 、 S_{12} 和 S_{13} 只有一次通断切换。因此, 这些开关在负载频率(50 Hz)下工作, 其开关损耗低, 从而提高了拓扑的整体效率。开关(S_1 — S_5)和(S_{12} — S_{13})的最大阻断电压(maximum blocking voltage, MBV)

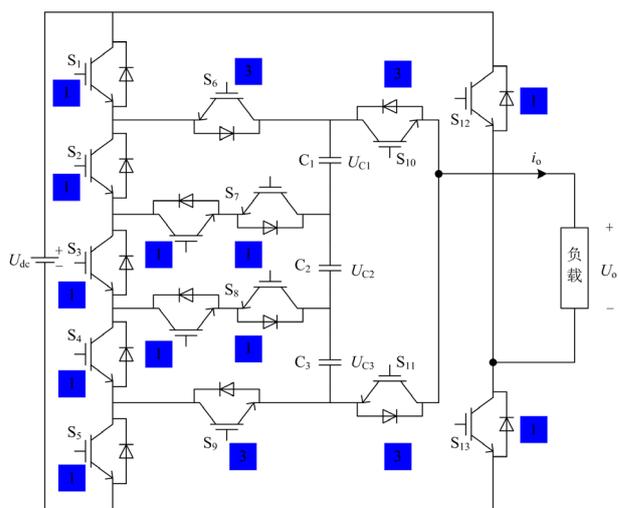


图 2 所提九电平 4 倍升压逆变器
Fig. 2 Proposed 9-level quadruple boost inverter

为 U_{dc} ，由于大多数开关具有低电压应力，拓扑的 TSV 较低。每个开关(S_1 — S_{13})上的电压应力在开关旁边以 U_{dc} 的倍数表示，如图 2 所示。其中，“1”表示 U_{dc} ，“3”表示 $3U_{dc}$ 。该拓扑结构有 3 个电容器，每个电容器都充电至 U_{dc} 。通过在每个输出电压周期中顺序充电和放电，使 3 个电容器在 U_{dc} 下保持平衡。开关及电容状态如表 1 所示。表 1 中，在每个电平下，开关的导通和关断状态分别用 1 和 0 来表示。电容器的充电、放电和浮动状态(无充电或放电)分别表示为“↑”、“↓”和“-”。

1.1 工作模式

所提九电平 4 倍升压多级逆变器的工作模式如图 3 所示。图中的红色表示输出电压路径，绿色表示充电路径。具体分析如下。

1) 正电压电平(包括零电压电平)

零电压电平($U_o = 0$)的工作模式如图 3(a)所示。所提拓扑在两种情况下具有零电压电平。第一种情况是开关 S_1 、 S_6 、 S_{10} 和 S_{12} 导通以获得零电压电平，同时，导通开关 S_3 、 S_4 、 S_5 和 S_7 将 C_1 充电至 U_{dc} 。第二种情况是导通开关 S_5 、 S_9 、 S_{11} 和 S_{13} 也可以获得零电压电平，同时，导通开关 S_1 、 S_2 、 S_3 和 S_8 ，

将 C_3 充电至 U_{dc} 。 $U_o = +U_{dc}$ 的工作模式如图 3(b)所示。在 $+U_{dc}$ 状态下，开关 S_1 、 S_6 、 S_{10} 和 S_{13} 导通，以获得 $+U_{dc}$ 电平。同时，开关 S_3 、 S_4 、 S_5 和 S_7 导通为 C_1 充电。在此期间， C_2 和 C_3 处于浮动状态。 $U_o = +2U_{dc}$ 的工作模式如图 3(c)所示。在 $+2U_{dc}$ 状态下， C_1 与直流电源串联充电，通过导通开关 S_1 、 S_2 、 S_7 、 S_{10} 和 S_{13} 获得 $+2U_{dc}$ 电平。同时，通过导通开关 S_4 、 S_5 和 S_8 对 C_2 充电。在此电压电平期间， C_3 将处于浮动状态。 $U_o = +3U_{dc}$ 的工作模式如图 3(d)所示。为获得 $+3U_{dc}$ 电平，通过导通开关 S_1 、 S_2 、 S_3 、 S_8 、 S_{10} 和 S_{13} ，将 C_1 和 C_2 与直流电源串联充电。同时，导通开关 S_5 和 S_9 将 C_3 充电至 U_{dc} 。 $U_o = +4U_{dc}$ 的工作模式如图 3(e)所示。在 $+4U_{dc}$ 电压电平下，通过导通开关 S_1 、 S_2 、 S_3 、 S_4 、 S_9 、 S_{10} 和 S_{13} ，将 C_1 、 C_2 和 C_3 与直流电源串联充电。

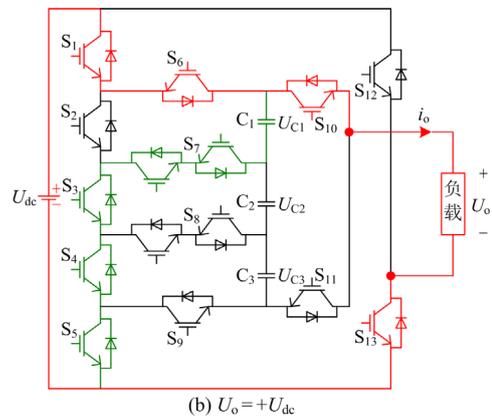
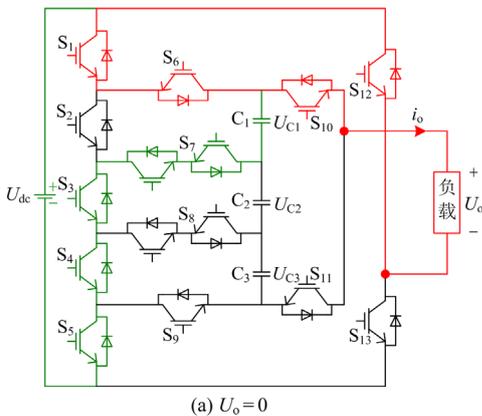
2) 负电压电平

$U_o = -U_{dc}$ 的工作模式如图 3(f)所示。在 $-U_{dc}$ 状态下，开关 S_5 、 S_9 、 S_{11} 和 S_{12} 导通，以获得 $-U_{dc}$ 电平。同时，开关 S_1 、 S_2 、 S_3 和 S_8 导通，为 C_3 充电。在此状态下， C_1 和 C_2 处于浮动状态。 $U_o = -2U_{dc}$ 的工作模式如图 3(g)所示。在 $-2U_{dc}$ 状态下，开关 S_4 、

表 1 开关及电容状态

Table 1 Switches and capacitances state

U_o	S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8	S_9	S_{10}	S_{11}	S_{12}	S_{13}	C_1	C_2	C_3
0	1	0	1	1	1	1	1	0	0	1	0	1	0	↑	-	-
$+U_{dc}$	1	0	1	1	1	1	1	0	0	1	0	0	1	↑	-	-
$+2U_{dc}$	1	1	0	1	1	0	1	1	0	1	0	0	1	↓	↑	-
$+3U_{dc}$	1	1	1	0	1	0	0	1	1	1	0	0	1	↓	↓	↑
$+4U_{dc}$	1	1	1	1	0	0	0	0	1	1	0	0	1	↓	↓	↓
0	1	1	1	0	1	0	0	1	1	0	1	0	1	-	-	↑
$-U_{dc}$	1	1	1	0	1	0	0	1	1	0	1	1	0	-	-	↑
$-2U_{dc}$	1	1	0	1	1	0	1	1	0	0	1	1	0	-	↑	↓
$-3U_{dc}$	1	0	1	1	1	1	1	0	0	0	1	1	0	↑	↓	↓
$-4U_{dc}$	0	1	1	1	1	1	0	0	0	0	1	1	0	↓	↓	↓



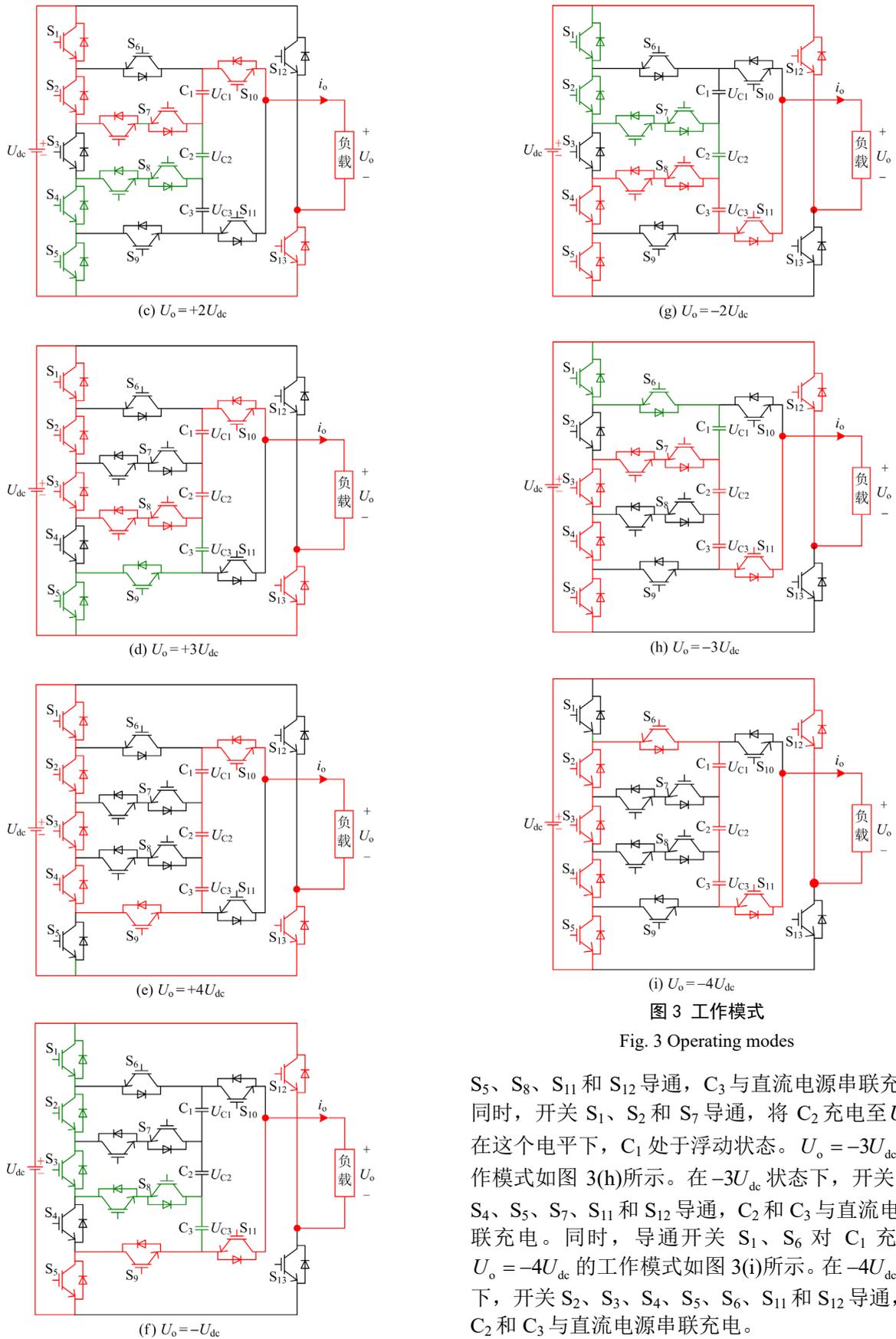


图3 工作模式

Fig. 3 Operating modes

S_5 、 S_8 、 S_{11} 和 S_{12} 导通, C_3 与直流电源串联充电。同时, 开关 S_1 、 S_2 和 S_7 导通, 将 C_2 充电至 U_{dc} 。在这个电平下, C_1 处于浮动状态。 $U_o = -3U_{dc}$ 的工作模式如图 3(h)所示。在 $-3U_{dc}$ 状态下, 开关 S_3 、 S_4 、 S_5 、 S_7 、 S_{11} 和 S_{12} 导通, C_2 和 C_3 与直流电源串联充电。同时, 导通开关 S_1 、 S_6 对 C_1 充电。 $U_o = -4U_{dc}$ 的工作模式如图 3(i)所示。在 $-4U_{dc}$ 状态下, 开关 S_2 、 S_3 、 S_4 、 S_5 、 S_6 、 S_{11} 和 S_{12} 导通, C_1 、 C_2 和 C_3 与直流电源串联充电。

1.2 可扩展的 $2N+1$ 电平拓扑结构

MLI 在并网光伏应用中, 由于对更高电网电压的要求, 在某些情况下, 所提九电平 4 倍升压逆变器的增益可能仍然达不到要求。为了获得高增益和更低的 THD, 提出了一种可扩展的拓扑, 其扩展电路由一个单向开关、一个双向开关和一个电容组成。通过在上述所提拓扑中添加“ x ”个重复单元, 可以获得电平数为“ $2x+9$ ”和增益为“ $x+4$ ”的输出电压。增益为 N 的 $2N+1$ 电平拓扑结构如图 4 所示。通过扩展图 4 所示蓝色突出显示的重复单元, 其拓扑由 $N+7$ 个单向开关、 $N-2$ 个双向开关、 $N-1$ 个电容和 1 个直流电源组成。所提可扩展拓扑中, 4 个开关的 MBV 为 $(N-1)U_{dc}$, $(N+3)$ 个开关的 MBV 为 U_{dc} 。该扩展拓扑使得输出电压的电平增加, 但其 TSV 降低。所提可扩展拓扑 TSV 的标么值为 $T_{SVpu} = (7N-5)/N$ 。

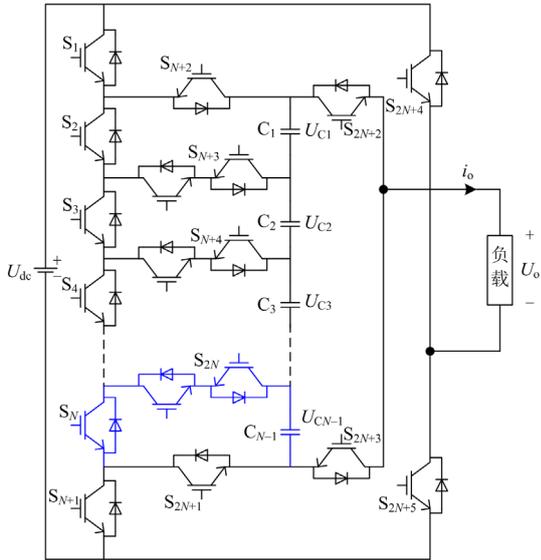


图 4 所提可扩展 MLI 拓扑结构

Fig. 4 Proposed generalized MLI topology

1.3 开关上的电压应力与开关电容的电压自平衡

在所提九电平拓扑中, 4 个开关(S_6 、 S_9 、 S_{10} 和 S_{11})的 MBV 是 $3U_{dc}$ 。双向开关 S_7 和 S_8 的 MBV 是 $2U_{dc}$, 7 个开关(S_1 — S_5 和 S_{12} 、 S_{13})的 MBV 较低, 为 U_{dc} 。由于所提拓扑对于更多的开关具有较低的阻断电压, 因此具有最小的 TSV。其 U_{TSV-pu} 计算如式(1)所示。

$$U_{TSV-pu} = \frac{\sum U_{sw-off} + \sum U_{D-off}}{U_{omax}} \quad (1)$$

式中: U_{TSV-pu} 是总持续电压的标么值; U_{sw-off} 是每个开关的阻断电压; U_{D-off} 是二极管反向阻断电压;

U_{omax} 是最大输出电压。

对于所提九电平 4 倍升压逆变器拓扑, 其 U_{TSV-pu} 为 5.75。

电容器通过连续串联或并联直流电源进行自动平衡, 直流电源在每个输出电压周期中分别连续充电和放电。 C_1 在 $+U_{dc}$ 和零电平下充电, 在 $+4U_{dc}$ 、 $+3U_{dc}$ 和 $+2U_{dc}$ 下放电。 C_2 在 $+2U_{dc}$ 下充电, 在 $+3U_{dc}$ 和 $+4U_{dc}$ 电平下放电。 C_3 在 $+3U_{dc}$ 电压下充电, 在 $+4U_{dc}$ 电压下放电。类似地, 在负半周电容器也是通过连续串联或并联直流电源进行充电和放电, 电容器电压仍然是自动平衡的。

1.4 调制方案

电平移位脉宽调制(level-shifted pulse width modulation, LSPWM)方法用于产生开关的门极驱动信号。为生成九电平逆变器的门极驱动信号, LSPWM 采用了 8 个三角形载波信号(Cr1—Cr8)和 1 个正弦调制信号(M), 如图 5 所示。通过将调制信号与载波信号进行比较产生 8 个脉冲(X_1 — X_8), 并根据表 1, 通过图 6 所示的数字逻辑电路将这些脉冲提供给 13 个开关。 X_1 表示(M, Cr1)的比较, X_2 表示(M, Cr2)的比较, 依此类推。同样, 对于负半周, X_8 表示(M, Cr8)的比较, X_7 表示(M, Cr7)的比较, 依此类推。通过将正弦信号的幅值从 0 变为 4, 振幅调制指数(Ma)从 0 变为 1, 载波振幅恒定为 1。

通过改变载波信号频率对开关频率进行调制, 调制信号频率恒定为负载频率(50 Hz)。滤波器的尺寸大小受载波频率影响, 频率越高, 需要的滤波器尺寸越小; 反之, 频率越低, 需要的滤波器尺寸越大。随着载波频率的增加, 谐波移向更高阶, 故需

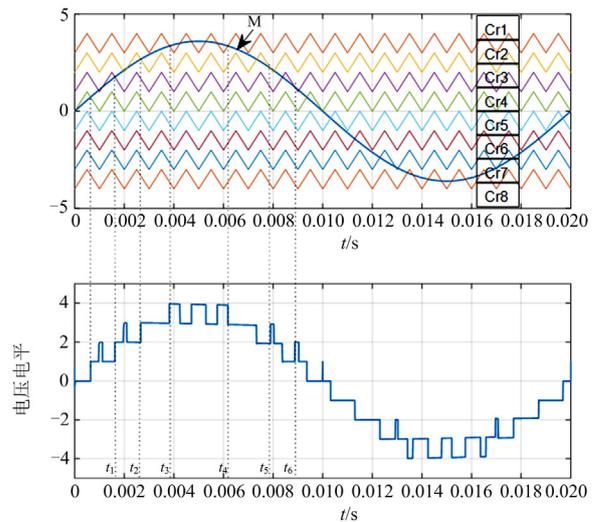


图 5 电平移位脉宽调制方法

Fig. 5 Level-shifted pulse width modulation scheme

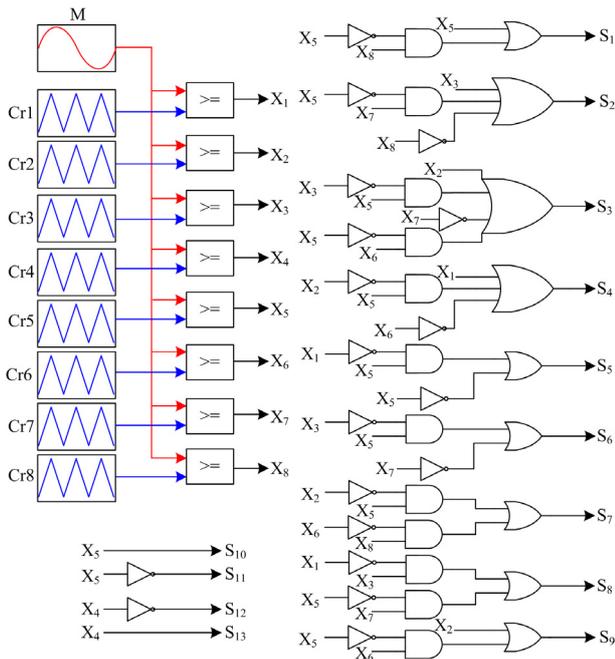


图6 门极驱动信号的逻辑电路

Fig. 6 Logic circuit for gate driving signals

要的滤波器尺寸更小。但随着载波频率的增加, 由于每个输出周期的通断切换次数增加, 开关损耗也会增加, 这是提高载波频率所带来的弊端。因此, 在输出电流能够满足技术指标的情况下, 开关频率可适当降低。本文选取的载波频率为 5 kHz。

1.5 电容的计算

电路中使用的电容器值都是通过考虑电容器的最长放电时间确定的。在所提九电平拓扑中, 电容器 C_1 将在 $2U_{dc}$ 、 $3U_{dc}$ 和 $4U_{dc}$ 电平期间放电, C_2 在 $3U_{dc}$ 和 $4U_{dc}$ 电平下放电, C_3 在 $4U_{dc}$ 电平下放电。在图 5 中, 每个电平的持续时间为 t_1 、 t_2 、 t_3 、 t_4 、 t_5 和 t_6 , 其计算如式(2)一式(7)所示。

$$t_1 = \frac{\sin^{-1}\left(\frac{1}{4}\right)}{2\pi f_m} \quad (2)$$

$$t_2 = \frac{\sin^{-1}\left(\frac{2}{4}\right)}{2\pi f_m} \quad (3)$$

$$t_3 = \frac{\sin^{-1}\left(\frac{3}{4}\right)}{2\pi f_m} \quad (4)$$

$$t_4 = \frac{\pi - \sin^{-1}\left(\frac{3}{4}\right)}{2\pi f_m} \quad (5)$$

$$t_5 = \frac{\pi - \sin^{-1}\left(\frac{2}{4}\right)}{2\pi f_m} \quad (6)$$

$$t_6 = \frac{\pi - \sin^{-1}\left(\frac{1}{4}\right)}{2\pi f_m} \quad (7)$$

式中, f_m 是正弦调制信号频率。

在最大负载条件下, 通过对电容器在最长放电时间内的电流进行积分, 可获得每个周期中的最大放电量, 如式(8)所示。

$$Q_{C_i} = \int_{t_a}^{t_b} I_{load} \sin(2\pi f_m t) dt \quad (8)$$

式中: Q_{C_i} 是第 i 个电容器中的最大放电量; t_a 、 t_b 是放电期间的开始和结束时刻; I_{load} 是负载电流。

为了设计具有 k (标么值)纹波的电容器, 电容器可以存储的电荷量应该大于 Q/k , 其中 Q 为电荷量。那么, 第 i 个电容器的电容值为

$$C_i > \frac{Q_{C_i}}{k \cdot U_{dc}} \quad (9)$$

因此, 电容器 C_1 、 C_2 和 C_3 的电容值可以由式(9)计算得出^[29]。

2 与其他类似拓扑进行比较

表 2 为所提九电平 4 倍升压逆变器拓扑与其他一些拓扑进行的比较。主要从开关数量、串联二极管数量、电容器数量、直流电源数量、门极驱动器数量、拓扑增益、拓扑的 T_{TSV-pu} 、拓扑的 MBV(U_{dc} 的倍数)以及是否固有(不通过 H 桥)产生输出电压极性等方面进行比较。

文献[31]的拓扑有 8 个开关和 6 个二极管。尽管开关数量较少, 但该拓扑的 TSV 非常高, 这增加了开关的额定值。同时, 它还需要使用 H 桥产生输出电压极性。文献[33]采用升压的准谐振结构, 其 TSV 较高。在谐振电路中有一个额外的电感器, 并使用 H 桥产生输出电压极性。这种拓扑结构需要大量的开关和驱动电路, 降低了逆变器的效率。文献[35]与所提拓扑相比, 需要的开关更多, 还需要一个额外的电容器, 并且其 TSV 比所提拓扑更高。文献[36]的拓扑需要更多的开关、还需要 5 个额外的二极管和一个额外的电容器。文献[39]的拓扑比所提拓扑少了一个开关, 但它使用了一个额外的电容器和更多的门极驱动器, TSV 和 MBV 高于所提拓扑。文献[40]拓扑的总器件数与所提拓扑相等, 但 TSV 较高, 电压增益较低, 只有 3 倍的电压增益。文献[43]与所提拓扑相比, 使用了更多的开关, 并

且具有更高的 TSV 值。文献[41]的拓扑具有比所提拓扑更大的 MBV 和更高额定电压的电容器。文献[44]需要使用 H 桥产生输出电压极性，从而导致 TSV

和 MBV 的值更高。与表 2 中的其他拓扑相比，所提拓扑的器件总数与之相等或更少，且具有较少的 TSV 和 MBV，这表明它在开关上的电压应力较低。

表 2 所提拓扑与其他九电平拓扑的比较

Table 2 Comparison of the proposed topology with other 9-level topologies

拓扑	N_{sw}	N_D	N_C		N_S	$N_{Drivers}$	增益	T_{TSV-pu}	MBV	H 桥	N_{Total}
			U_{dc}	$2U_{dc}$							
文献[31]	8	6	3	0	1	8	4	8	4	有	17
文献[33]	10	4	4	0	1	10	4	8.5	4	有	18
文献[34]	19	0	3	0	1	19	4	4.75	1	无	22
文献[35]	17	0	4	0	1	13	4	6.5	4	无	21
文献[36]	18	5	4	0	1	18	4	7	4	有	27
文献[39]	14	0	4	0	1	14	4	6	4	无	18
文献[40]	12	2	4	0	1	11	3	7.5	3	有	18
文献[41]	10	1	1	1	1	10	4	5.75	4	无	13
文献[43]	16	0	3	0	1	16	4	7	4	无	19
文献[44]	10	3	3	0	1	10	4	6	4	有	16
所提九电平拓扑	15	0	3	0	1	13	4	5.75	3	无	18

注： N_{sw} 代表开关数量； N_D 代表二极管数量； N_C 代表电容数量； N_S 代表电源数量； $N_{Drivers}$ 代表门极驱动电路数量； $N_{Total} = N_{sw} + N_D + N_C$ 。下同。

表 3 所示为所提可扩展拓扑与其他可扩展拓扑的比较。文献[32]提出的拓扑由 $N+3$ 个开关组成，并使用 H 桥产生输出电压极性。文献[33]中的拓扑使用的开关更少，但器件总数相等，并且其 TSV 和 MBV 较高。同时，它还需要使用 H 桥产生输出电压极性。文献[34]提出的拓扑比所提拓扑多了 $2N-4$ 个开关。文献[35]的拓扑有两个额外的开关，一个额外的电容器。与所提拓扑相比，文献[36]的

拓扑具有更多的开关、二极管以及电容器。文献[37]的拓扑具有更少的开关，但其电压增益仅为 2。文献[38]中的拓扑比所提拓扑多了 5 个开关，并且只有 $N/2$ 的电压增益。文献[43]与所提拓扑相比，具有更多的开关，并且 TSV 随着电平数的增加而大幅增加。文献[44]的 TSV 与所提拓扑结构相比更大，且需要使用 H 桥产生输出电压极性，从而增加了 MBV。

表 3 所提可扩展 MLI 拓扑与其他 $2N+1$ 电平拓扑的比较

Table 3 Comparison of proposed generalized MLI topologies with other $2N+1$ level topologies

拓扑	N_{sw}	N_D	N_C	N_S	$N_{Drivers}$	增益	T_{TSV-pu}	MBV	H 桥	N_{Total}
文献[32]	$4N+6$	$2N$	$2N$	2	$4N+6$	$N/2$	$(6N+8)/(N+2)$	N	有	$8N+6$
文献[33]	$2N+2$	N	N	1	$2N+2$	N	$(N^2+9N+16)/(2N)$	N	有	$4N+2$
文献[34]	$5N-1$	0	$N-1$	1	$5N-1$	N	$(5N-1)/N$	1	无	$6N-2$
文献[35]	$3N+5$	0	N	1	$2.5N+4$	N	$(7N-2)/N$	4	无	$4N+5$
文献[36]	$4N+2$	$N+1$	N	1	$4N+2$	N	$7N/N$	$N/2$	有	$6N+3$
文献[37]	$N+8$	0	1	$N/2$	$N+6$	N	$(24N-8)/N^2$	1	无	$N+9$
文献[38]	$3N+9$	$(N-6)/2$	$(N+2)/2$	1	$3N+8$	$N/2$	$(6N-5)/N$	2	无	$4N+7$
文献[43]	$4N$	0	$N-1$	1	$4N$	N	$(N^2+3N)/N$	N	无	$5N-1$
文献[44]	$2N+2$	$N-1$	$N-1$	1	$2N+2$	N	$(7N-4)/N$	N	有	$4N$
所提可扩展拓扑	$3N+3$	0	$N-1$	1	$2N+5$	N	$(7N-5)/N$	$N-1$	无	$4N+2$

3 仿真结果与分析

采用 Matlab/Simulink 建立了系统仿真模型，以验证所提拓扑在不同条件下的性能。仿真参数设置如下： $U_{dc} = 100 \text{ V}$ ， $C_1 = C_2 = C_3 = 2200 \mu\text{F}$ 。图 7

是在 100 V 直流电源电压和振幅调制指数 $\text{Ma} = 1$ 、 $100 \Omega + 120 \text{ mH}$ 的阻感负载条件下得到的输出电压、负载电流和电容电压仿真波形。输出电压为九电平，峰值为 400 V ，3 个电容电压在 100 V 下平衡。

在此情况下, 输出电压的 THD 为 14.01%, 基波分量幅值为 392.7 V, 如图 8 所示。仿真结果表明所提逆变器的静态性能良好, 电容电压具有自平衡功能。

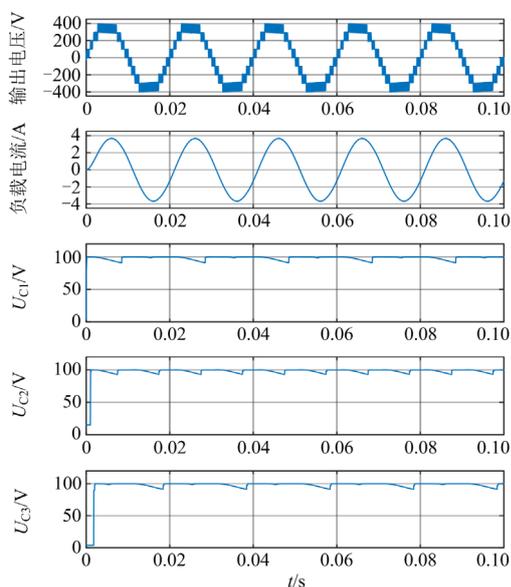


图 7 输出电压、负载电流和电容电压

Fig. 7 Output voltage, load current, and capacitor voltages

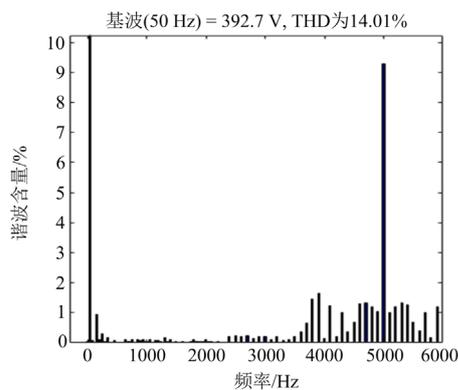


图 8 输出电压的频谱分析

Fig. 8 Spectrum analysis of the output voltages

在 $50\ \Omega$ 纯电阻负载、 $50\ \Omega + 100\ \text{mH}$ 阻感负载和空载的负载变化情况下, 进行了动态仿真, 在 $t = 0.04\ \text{s}$ 时负载由纯电阻负载变化为阻感负载, 又在 $t = 0.08\ \text{s}$ 时变化为空载, 其输出电压、负载电流和电容电压仿真结果如图 9 所示。在负载变化期间, 输出电压保持恒定, 负载电流从同相到滞后再变化为零, 电容的电压纹波控制在 10% 以下的允许范围内。仿真结果表明所提逆变器具有良好的动态性能。

在 $t = 0.04\ \text{s}$ 时输入直流电压从 $50\ \text{V}$ 跳变为 $100\ \text{V}$, 相应的输出电压、负载电流和电容电压仿真波形如图 10 所示。从仿真结果可以看出, 在这种情

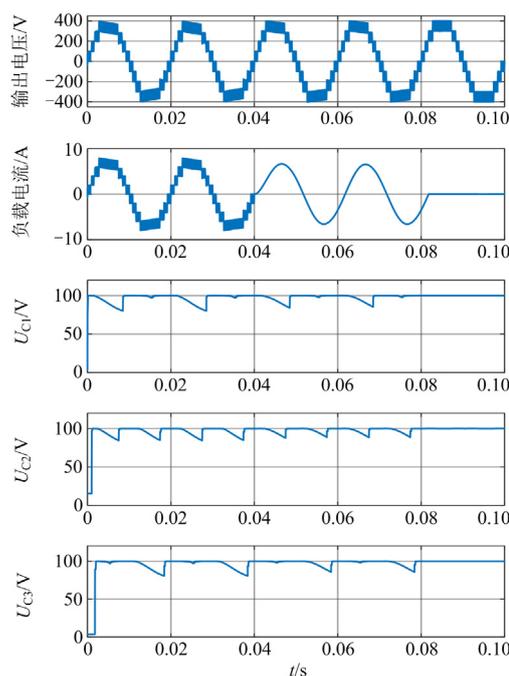


图 9 负载在 $50\ \Omega$, $50\ \Omega + 100\ \text{mH}$ 和无负载变换情况下的输出电压、负载电流和电容电压

Fig. 9 Output voltage, load current and capacitor voltages for $50\ \Omega$, $50\ \Omega + 100\ \text{mH}$ and no load

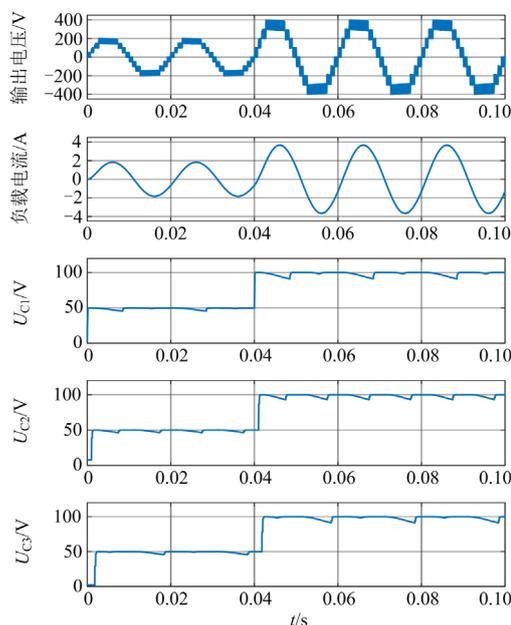


图 10 直流电源从 $50\ \text{V}$ 变换为 $100\ \text{V}$ 情况下的输出电压、负载电流和电容电压

Fig. 10 Output voltage, load current, and capacitor voltages when the DC supply changes from $50\ \text{V}$ to $100\ \text{V}$

况下, 输出电压都有 9 个电平, 但峰值增加了一倍。电容电压在 $50\ \text{V}$ 到 $100\ \text{V}$ 之间平衡。在 $t = 0.04\ \text{s}$ 时

调制信号频率从 250 Hz 变为 50 Hz，相应的输出电压和负载电流仿真波形如图 11 所示。由此可以看出，所提逆变器通过提高调制信号的频率，增加了负载阻抗，故负载电流幅值减小。负载频率能够正常工作于 250 Hz，说明所提拓扑结构适用于高频应用。

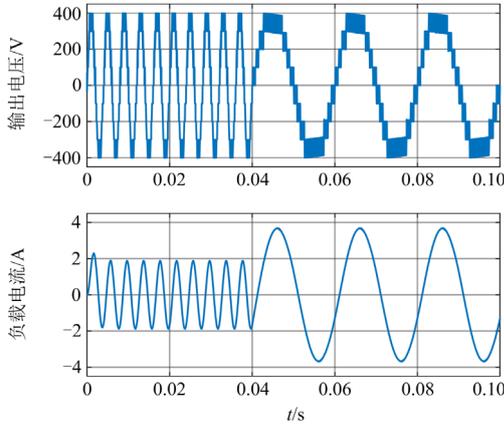


图 11 调制信号频率从 250 Hz 变换为 50 Hz 情况下的输出电压和负载电流

Fig. 11 Output voltage and load current when modulated signal frequency changes from 250 Hz to 50 Hz

在 $t = 0.04$ s 时调制指数 M_a 从 1 变换为 0.8，其输出电压和负载电流的仿真波形如图 12 所示。此时电平数保持不变，但 $+4U_{dc}$ 和 $-4U_{dc}$ 电平的宽度发生变化。图 13 为 $t = 0.04$ s 时调制指数 M_a 从 1 变换为 0.4 情况下的输出电压和负载电流的波形。当 $M_a = 0.4$ 时，输出电平数为 5，当 $M_a = 1$ 时，输出电平数为 9，相应的负载电流幅值也会变化。这是因为在 LSPWM 中，当 $M_a = 0.4$ 时，调制信号仅与 4 个载波(Cr3—Cr6)进行比较，在 $M_a = 1$ 时，与 8 个载波(Cr1—Cr8)进行比较。因此，输出电平数分别为 5 和 9。

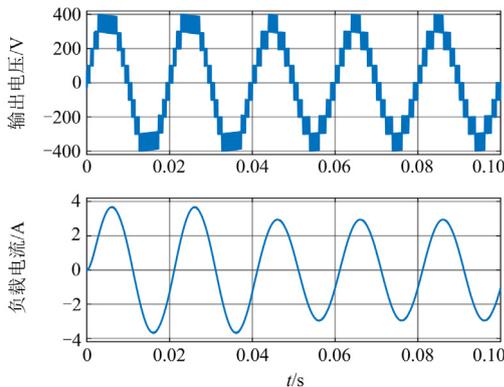


图 12 M_a 从 1 变换为 0.8 时的输出电压和负载电流

Fig. 12 Output voltage and load current when M_a changes from 1 to 0.8

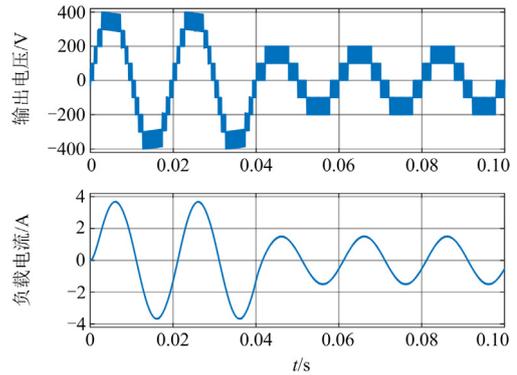


图 13 M_a 从 1 变换为 0.4 时的输出电压和负载电流

Fig. 13 Output voltage and load current when M_a changes from 1 to 0.4

图 14 为 $t = 0.04$ s 时开关频率 f_{sw} 从 1 kHz 变换为 5 kHz 情况下的输出电压和负载电流仿真波形。随着载波频率的增加，各电压电平的开关次数增加，这会导致开关损耗增加。但是，通过增加载波频率，谐波被转移到更高的频率，从而减小了并网应用中滤波器的尺寸。

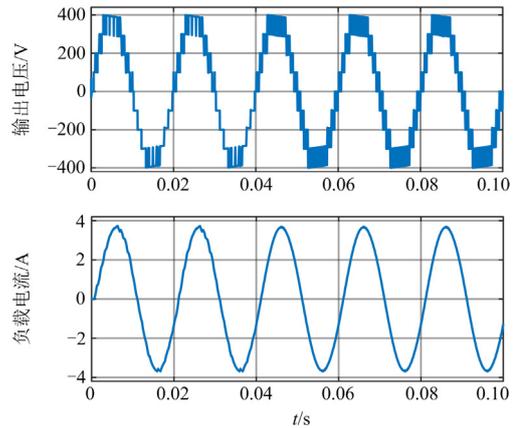


图 14 f_{sw} 从 1 kHz 变换为 5 kHz 时的输出电压和负载电流

Fig. 14 Output voltage and load current when f_{sw} changes from 1 kHz to 5 kHz

4 实验结果

对所提九电平 4 倍升压逆变器进行了样机实验研究。实验样机如图 15 所示。表 4 列出了实验装置中使用的器件。图 6 所示的 LSPWM 方法是在 DSP-F28335 控制器中设计的。

纯电阻负载(100 Ω)和阻感负载(100 Ω + 150 mH)的输出电压和负载电流实验波形如图 16 所示。图 16(a)是纯电阻负载情况下的实验波形，图 16(b)是阻感负载情况下的实验波形。图 17 为负载从纯电阻负载变为阻感负载情况下得到的输出电压和负载电流实验波形，电流从同相变为滞后。图 18 是调制频

率从 125 Hz 变为 50 Hz 情况下得到的输出电压和负载电流波形。从实验结果可以看出, 所提拓扑适用于高频应用。

图 19 为调制指数变化情况下的输出电压和负载电流实验波形。在图 19(a)中, 调制指数 M_a 从 1 变为 0.8, 电平数量保持不变, 但 $+4U_{dc}$ 和 $-4U_{dc}$ 的宽度随着 M_a 和 $Cr1$ 之间比较次数的减少而变窄。在图 19(b)中, 调制指数从 1 变为 0.4, 因此电平数

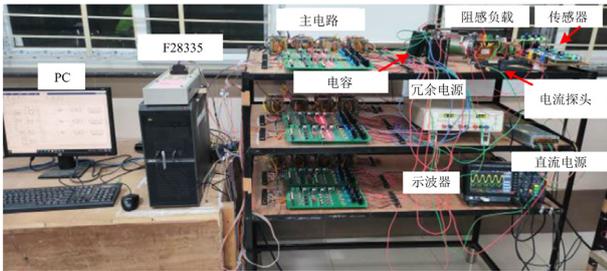


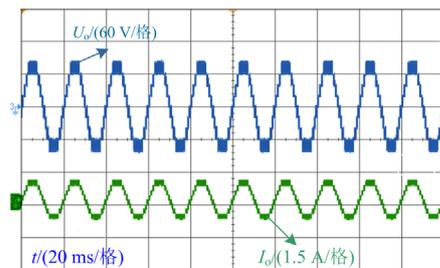
图 15 实验样机

Fig. 15 Experimental prototype

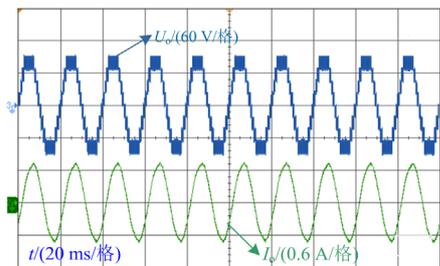
表 4 实验样机中使用的器件

Table 4 Components used in the experimental prototype

器件	型号/取值
直流电压源	20 V
功率开关	IRFP460
光电耦合器	TLP250
微处理器	DSP-F28335
电容	2200 μ F
二极管	MUR860



(a) 纯电阻负载



(b) 阻感负载

图 16 输出电压和负载电流实验波形

Fig. 16 Experimental waveform of output voltage and load current

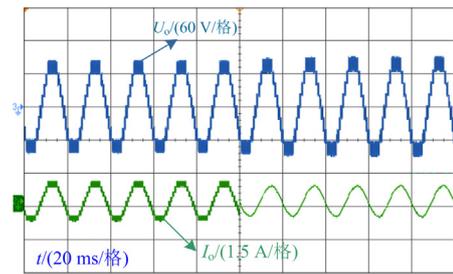
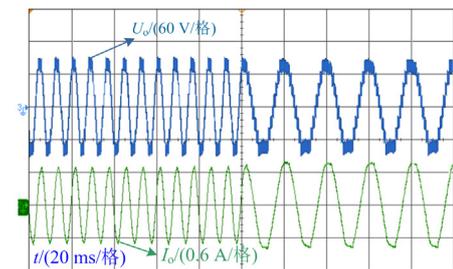
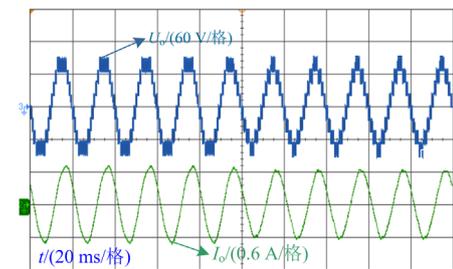
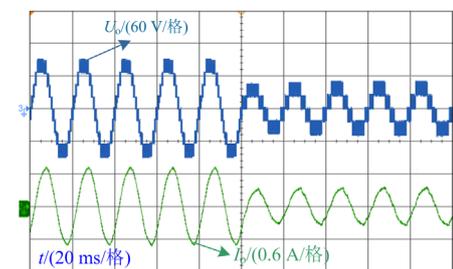
图 17 负载在 50Ω 和 $50 \Omega + 100 \text{ mH}$ 变换情况下的输出电压和负载电流Fig. 17 Output voltage and load current capacitor for 50Ω , $50 \Omega + 100 \text{ mH}$ 

图 18 调制信号频率从 125 Hz 变换为 50 Hz 情况下的输出电压和负载电流

Fig. 18 Output voltage and load current when modulated signal frequency changes from 125 Hz to 50 Hz

(a) M_a 从 1 变换为 0.8(b) M_a 从 1 变换为 0.4图 19 M_a 变化时的输出电压和负载电流Fig. 19 Output voltage and load current when M_a changes

量从 9 变为 5。在 $M_a = 0.4$ 的情况下, 调制信号只与 $Cr3$ 、 $Cr4$ 、 $Cr5$ 和 $Cr6$ 进行比较。图 20 是在不同

开关频率(载波频率)时阻感负载情况下得到的输出电压和负载电流实验波形。图 20(a)是开关频率为 5 kHz 时输出电压和负载电流实验波形。图 20(b)是开关频率为 1 kHz 时输出电压和负载电流实验波形。从实验结果可以看出,随着开关频率的降低,每个电压电平中的开关通断次数减少。图 21 为 $U_{dc} = 20\text{ V}$ 时电容器 C_1 、 C_2 和 C_3 的电压,表明 3 个电容器的电压自动平衡到 U_{dc} 。

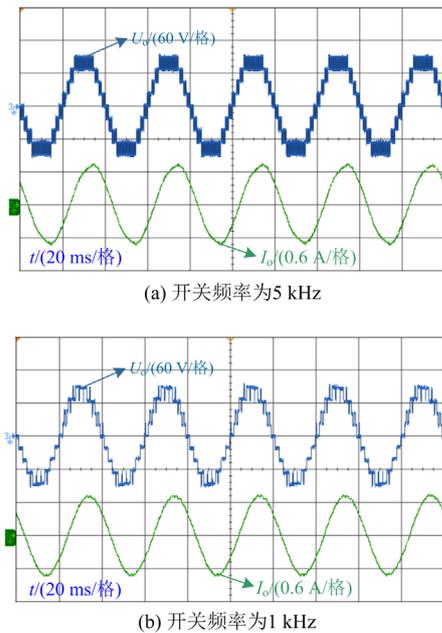


图 20 不同开关频率时的输出电压和负载电流实验波形
Fig. 20 Experimental waveforms of output voltage and load current at different switching frequencies

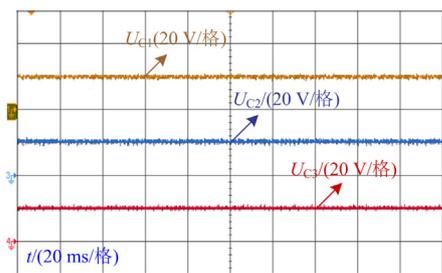


图 21 $U_{dc} = 20\text{ V}$ 时 C_1 、 C_2 和 C_3 的电压
Fig. 21 Capacitor voltages of C_1 、 C_2 and C_3 for $U_{dc} = 20\text{ V}$

5 结论

本文提出了一种光伏发电用多电平逆变器。所提拓扑的开关电容单元结构简单,有利于简化逆变器的控制。通过开关电容的逻辑组合,以单电源输入和较少数量的器件实现了九电平输出以及 4 倍的电压增益。在所提逆变器的扩展结构中,后级电容

由前级电容串联充电,该充电方式进一步提高了输出电压增益和输出电平数。当所提九电平逆变器结构中增加“ x ”个重复单元,可以获得电平数为“ $2x+9$ ”和增益为“ $x+4$ ”倍的输出电压。与近年来提出的类似多电平逆变器的比较结果表明,本文所提拓扑结构在输出电平数升高之后,在功率器件数量方面有明显优势,这有利于降低变换器成本、提高变换器功率密度。最后通过仿真和实验验证了所提拓扑的可行性。结果表明,该逆变器在稳态和动态条件下均具有良好的性能。

参考文献

- [1] MOHAN K, POTHIREDDY R, VUDDANTI S, et al. Impact of demand response on optimal sizing of distributed generation and customer tariff[J]. Energies, 2022, 15(1): 190-203.
- [2] 钟迪, 李启明, 周贤, 等. 多能互补能源综合利用关键技术研究现状及发展趋势[J]. 热力发电, 2018, 47(2): 1-5, 55.
ZHONG Di, LI Qiming, ZHOU Xian, et al. Research status and development trends for key technologies of multi-energy complementary comprehensive utilization system[J]. Thermal Power Generation, 2018, 47(2): 1-5, 55.
- [3] ZHENG Weimin, ZOU Bo. Evaluation of intermittent-distributed-generation hosting capability of a distribution system with integrated energy-storage systems[J]. Global Energy Interconnection, 2021, 4(4): 415-424.
- [4] 景皓, 李璠, 卢志刚, 等. 基于主从博弈理论的含分布式发电的主动配电网故障恢复方法[J]. 智慧电力, 2021, 49(5): 77-84.
JING Hao, LI Fan, LU Zhigang, et al. Active distribution network fault recovery method with distributed generation based on master-slave game theory[J]. Smart Power, 2021, 49(5): 77-84.
- [5] 张鸿博, 蔡晓峰. 直流电压含二次纹波条件下并网逆变器输出谐波抑制[J]. 电力系统保护与控制, 2022, 50(15): 119-128.
ZHANG Hongbo, CAI Xiaofeng. Output harmonic suppression of a grid-connected inverter with secondary ripple in DC voltage[J]. Power System Protection and Control, 2022, 50(15): 119-128.
- [6] 原亚宁, 李琳, 周博文. 基于机会约束规划的分布式家庭并网光伏系统优化调度模型[J]. 智慧电力, 2018, 46(1): 7-13.
YUAN Yaning, LI Lin, ZHOU Bowen. Optimal scheduling model for distributed family grid-connected photovoltaic system based on chance constrained programming[J]. Smart Power, 2018, 46(1): 7-13.

- [7] LIU Bo, TIAN Jianmin, LUAN Wenpeng, et al. Residential PV capacity estimation and power disaggregation using net metering measurements[J]. *Global Energy Interconnection*, 2022, 5(6): 590-603.
- [8] 张博智, 卢妍, 谭晨, 等. 光伏光热互补发电系统多目标容量优化研究[J]. *热力发电*, 2022, 51(5): 9-17.
ZHANG Bozhi, LU Yan, TAN Chen, et al. Research on multi-objective capacity optimization of PV-CSP hybrid system[J]. *Thermal Power Generation*, 2022, 51(5): 9-17.
- [9] 任兆文, 宋书中, 黄景涛, 等. 单相三电平并网逆变器多状态模型预测控制研究[J]. *电力系统保护与控制*, 2021, 49(16): 19-28.
REN Zhaowen, SONG Shuzhong, HUANG Jingtao, et al. Research on multi-state model predictive control for a single-phase three-level grid-tied inverter[J]. *Power System Protection and Control*, 2021, 49(16): 19-28.
- [10] 洪欣雨, 朱长青, 安树, 等. 基于 Bessel 函数的两电平逆变器 TCPWM 输出频谱特性分析[J]. *智慧电力*, 2021, 49(9): 95-102.
HONG Xinyu, ZHU Changqing, AN Shu, et al. Output spectrum characteristics analysis of two-level inverter TCPWM based on Bessel function[J]. *Smart Power*, 2021, 49(9): 95-102.
- [11] NARESH S V K, PEDDAPATI S, ALGHAYTHI M L. Non-isolated high gain quadratic boost converter based on inductor's asymmetric input voltage[J]. *IEEE Access*, 2021, 9(17): 162108-162121.
- [12] 王要强, 王凯歌, 董亮辉, 等. 单输入九电平升压逆变器拓扑及调制[J]. *高电压技术*, 2020, 46(11): 3810-3818.
WANG Yaoqiang, WANG Kaige, DONG Lianghui, et al. Topology and modulation of single-input nine-level boost inverter[J]. *High Voltage Engineering*, 2020, 46(11): 3810-3818.
- [13] GUPTA K K, RANJAN A, BHATNAGAR P, et al. Multilevel inverter topologies with reduced device count: a review[J]. *IEEE Transactions on Power Electronics*, 2016, 31(1): 135-151.
- [14] 曹宇, 李睿, 蔡旭, 等. 一种交错并联型九电平光伏逆变器[J]. *中国电机工程学报*, 2020, 40(11): 3602-3611.
CAO Yu, LI Rui, CAI Xu, et al. An interleaved nine-level photovoltaic inverter[J]. *Proceedings of the CSEE*, 2020, 40(11): 3602-3611.
- [15] 张勤进, 胡王宝, 刘彦呈, 等. 一种直流微电网多光伏变换器新型功率分配策略[J]. *电力系统保护与控制*, 2022, 50(9): 101-112.
ZHANG Qinjin, HU Wangbao, LIU Yancheng, et al. A novel power sharing strategy for multi photovoltaic converters in a DC microgrid[J]. *Power System Protection and Control*, 2022, 50(9): 101-112.
- [16] PHANIKUMAR C, ROY J, AGARWAL V. A hybrid nine-level, 1- ϕ grid connected multilevel inverter with low switch count and innovative voltage regulation techniques across auxiliary capacitor[J]. *IEEE Transactions on Power Electronics*, 2019, 34(3): 2159-2170.
- [17] ALI A, SAYED M A, MOHAME E, et al. Advanced single-phase nine-level converter for the integration of multiterminal DC supplies[J]. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2019, 7(3): 1949-1958.
- [18] KALA P, ARORA S. Implementation of hybrid GSA SHE technique in hybrid nine-level inverter topology[J]. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2021, 9(1): 1064-1074.
- [19] SATHIK M J, SANDEEP N, ALMAKHLES D J, et al. A five-level boosting inverter for PV application[J]. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2021, 9(4): 5016-5025.
- [20] SAEEDIAN M, HOSSEINI S M, ADABI J. A five-level step-up module for multilevel inverters: topology, modulation strategy, and implementation[J]. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2018, 6(4): 2215-2226.
- [21] SAEEDIAN M, HOSSEINI S M, ADABI J. Step-up switched-capacitor module for cascaded MLI topologies[J]. *IET Power Electronics*, 2018, 11(7): 1286-1296.
- [22] SUN X F, WANG B C, ZHOU Y, et al. A single DC source cascaded seven-level inverter integrating switched-capacitor techniques[J]. *IEEE Transactions on Industrial Electronics*, 2016, 63(11): 7184-7194.
- [23] LEE S S. A single-phase single-source 7-level inverter with triple voltage boosting gain[J]. *IEEE Access*, 2018, 6(18): 30005-30011.
- [24] LIU J F, WU J L, ZENG J. Symmetric/asymmetric hybrid multilevel inverters integrating switched-capacitor techniques[J]. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2018, 6(3): 1616-1626.
- [25] 岳舟, 刘小荻, 姚绍华, 等. 一种基于开关电容的单电源升压型六电平逆变器[J]. *电力系统保护与控制*, 2022, 50(22): 119-130.
YUE Zhou, LIU Xiaodi, YAO Shaohua, et al. A single supply boost six-level inverter based on a switched-capacitor[J]. *Power System Protection and Control*, 2022, 50(22): 119-130.
- [26] SIDDIQUE M D, MEKHILEF S, SHAH N M, et al. A single DC source ninelevel switched-capacitor boost inverter topology with reduced switch count[J]. *IEEE Access*,

- 2020, 8(12): 5840-5851.
- [27] 游云峰, 李媛, 方番, 等. 级联多电平准 Z 源逆变器的无差拍并网控制策略[J]. 电力系统保护与控制, 2019, 47(17): 48-53.
YOU Yunfeng, LI Yuan, FANG Fan, et al. Deadbeat grid-connected control strategy of quasi-Z-source cascaded multilevel inverter[J]. Power System Protection and Control, 2019, 47(17): 48-53.
- [28] SIDDIQUE M D, MEKHILEF S, PADMANABAN S, et al. Single-phase step-up switched-capacitor-based multilevel inverter topology with SHEPWM[J]. IEEE Transactions on Industry Applications, 2021, 57(3): 3107-3119.
- [29] 叶满园, 彭瑞凡, 童子威, 等. 混合级联九电平逆变器功率均衡调制策略研究[J]. 中国电机工程学报, 2021, 41(18): 6350-6360.
YE Manyuan, PENG Ruifan, TONG Ziwei, et al. Research on power balance modulation strategy of hybrid cascaded nine-level inverter[J]. Proceedings of the CSEE, 2021, 41(18): 6350-6360.
- [30] SMADI I A, FAWAZ B H B. DC offset rejection in a frequency-fixed second-order generalized integrator-based phase-locked loop for single-phase grid-connected application[J]. Protection and Control of Modern Power Systems, 2022, 7(1): 1-13.
- [31] YE Y M, CHENG K W E, LIU J F, et al. A step-up switched-capacitor multilevel inverter with self-voltage balancing[J]. IEEE Transactions on Industrial Electronics, 2014, 61(12): 6672-6680.
- [32] ALISHAH R S, HOSSEINI S H, BABAEI E, et al. New high step-up multilevel converter topology with self-voltage balancing ability and its optimization analysis[J]. IEEE Transactions on Industrial Electronics, 2017, 64(9): 7060-7070.
- [33] ZENG J, WU J L, LIU J F, et al. A quasi-resonant switched-capacitor multilevel inverter with self-voltage balancing for single-phase high frequency AC microgrids[J]. IEEE Transactions on Industrial Informatics, 2017, 13(5): 2669-2679.
- [34] TAGHVAIE A, ADABI J, REZANEJAD M. A self-balanced step-up multilevel inverter based on switched-capacitor structure[J]. IEEE Transactions on Power Electronics, 2018, 33(1): 199-209.
- [35] KHENAR M, TAGHVAIE A, ADABI J, et al. Multi-level inverter with combined T-type and cross-connected modules[J]. IET Power Electronics, 2018, 11(8): 1407-1415.
- [36] JAHAN H K, ABAPOUR M, ZARE K. Switched-capacitor-based single-source cascaded H-bridge multilevel inverter featuring boosting ability[J]. IEEE Transactions on Power Electronics, 2019, 34(2): 1113-1124.
- [37] LEE S S, LEE K B, ALSOFYANI I M, et al. Improved switched-capacitor integrated multilevel inverter with a DC source string[J]. IEEE Transactions on Industry Applications, 2019, 55(6): 7368-7376.
- [38] LIN W J, ZENG J, LIU J F, et al. Generalized symmetrical step-up multilevel inverter using crisscross capacitor units[J]. IEEE Transactions on Industrial Electronics, 2020, 67(9): 7439-7450.
- [39] BARZEGARKHOO R, LEE S S, KHAN S A, et al. A novel generalized common-ground switched capacitor multilevel inverter suitable for transformerless grid-connected applications[J]. IEEE Transactions on Power Electronics, 2021, 36(9): 10293-10306.
- [40] DHARA S, SOMASEKHAR V T. A nine-level transformerless boost inverter with leakage current reduction and fractional direct power transfer capability for PV applications[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2021, 8(13): 1736-1746.
- [41] IQBAL A, SIDDIQUE M D, REDDY B P, et al. Quadruple boost multilevel inverter (QB-MLI) topology with reduced switch count[J]. IEEE Transactions on Power Electronics, 2021, 36(7): 7372-7377.
- [42] SIDDIQUE M D, MEKHILEF S, SHAH N M, et al. A new switched capacitor 7L inverter with triple voltage gain and low voltage stress[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2020, 67(7): 1294-1298.
- [43] SIDDIQUE M D, PRATHAP R B, IQBAL A, et al. Reduced switch count-based N-level boost inverter topology for higher voltage gain[J]. IET Power Electronics, 2020, 13(15): 3505-3509.
- [44] WANG Y Q, WANG K G, LI G, et al. Generalized switched-capacitor step-up multilevel inverter employing single DC source[J]. CSEE Journal of Power and Energy Systems, 2022, 8(2): 439-451.

收稿日期: 2022-12-12; 修回日期: 2023-05-18

作者简介:

岳舟(1982—), 男, 硕士, 副教授, 研究方向为电力电子与电力传动。E-mail: yuezhou2000@163.com

(编辑 周金梅)