

DOI: 10.19783/j.cnki.pspc.191419

## 合并单元数据可靠性提升方案研究与应用

崔玉<sup>1</sup>, 朱继红<sup>2</sup>, 曹海欧<sup>1</sup>, 冯亚东<sup>2</sup>, 侯永春<sup>1</sup>, 张玥<sup>1</sup>, 吴昊<sup>1</sup>, 耿伟松<sup>1</sup>

(1. 国网江苏省电力有限公司, 江苏 南京 210000; 2. 南京合智电力科技有限公司, 江苏 南京 210000)

**摘要:** 针对现场合并单元 SER 软故障问题造成 SV 采样数据异常的情况, 分析了 SER 软故障使合并单元失效的机理。提出双数据流的概念, 采用数据处理冗余防误方法, 解决了 SER 故障造成 SV 数据出错的问题。面对智能化变电站母线合并单元异常情况下控制保护设备大面积失压的问题, 提出了母线合并单元配置冗余方案。采用双套母线合并单元电压接入间隔合并单元的无缝电压选择机制, 解决了单套母线合并单元异常控制保护设备失压的问题, 并在工程现场得到充分验证。

**关键词:** 合并单元; 可靠性; 防误方法; 电压无缝选择; SER

### Research and application of a reliability improvement scheme for merging unit data

CUI Yu<sup>1</sup>, ZHU Jihong<sup>2</sup>, CAO Haiou<sup>1</sup>, FENG Yadong<sup>2</sup>, HOU Yongchun<sup>1</sup>, ZHANG Yue<sup>1</sup>, WU Hao<sup>1</sup>, GENG Weisong<sup>1</sup>

(1. State Grid Jiangsu Electric Power Co., Ltd., Nanjing 210000, China;

2. Nanjing Hz-ieds Electric Co., Ltd., Nanjing 210000, China)

**Abstract:** Given an abnormal situation of SV sampling data caused by a SER soft fault in a field merging unit, this paper analyzes the failure mechanism. The concept of a dual data stream is proposed, and an error prevention method of data processing redundancy is adopted to solve the problem of the SV data error. In order to solve the problem of large area voltage loss of control and protection equipment when the bus merging unit is abnormal in an intelligent substation, a redundancy scheme for the unit configuration is proposed. A seamless voltage selection mechanism of a double bus merging unit voltage connecting to a bay merging unit is adopted to solve the problem of voltage loss of abnormal control and protection equipment. It has been fully verified at the project site.

This work is supported by the National Natural Science Foundation of China (No. U1804252) and the Research Project of State Grid Jiangsu Electric Power Co., Ltd. (No. J2018041).

**Key words:** merging unit; reliability; error-proof method; seamless voltage selection; SER

## 0 引言

随着智能化电网的快速发展, 过程层合并单元<sup>[1-2]</sup>在现场大量使用合并单元作为保护控制设备的公共数据源, 实现了保护控制设备的数据共享, 带来明显的应用优势。但如果共享数据出错, 保护控制设备也必然受到影响, 产生误动、拒动或性能下降等现象, 严重时可能导致停电事故<sup>[3-5]</sup>, 影响电网安全。

为提高合并单元的稳定性和可靠性, 国家电网 220 kV 智能变电站中的 110 kV 间隔合并单元、线路、母差等保护通常为单重化配置<sup>[6-8]</sup>, 间隔合并单

元通常只接入 A 套母线合并单元的数据<sup>[7]</sup>, 所以当 A 套母线合并单元故障时, 将影响 110 kV 母线保护、A 套主变保护、所有线路保护的电压采集, 使各线路保护和主变中后备保护的电压采集、零序功能退出, 各线路间隔仅剩 PT 断线过流保护, 使母差保护无电压闭锁保障。如 220 kV 苏州角直变 110 kV 电压等级的母线合并单元出现故障, 导致整个电压等级的保护装置均无法采集到有效电压信号, 使距离保护等退出。

为解决单套母线合并单元故障造成的失压问题, 部分国网省公司配置了 3 台母线合并单元, 其中 A 套系统配置 2 台(1 台运行 1 台为备用, 当运行的装置异常时人工将光纤接入另外 1 台备用装置), B 套系统配置 1 台。这种解决方式需要人为介入,

**基金项目:** 国家自然科学基金项目(U1804252); 国网江苏省电力有限公司研究项目(J2018041)

存在出错风险且倒换期间会出现失压情况。

目前典型的合并单元架构如图 1 所示<sup>[9-11]</sup>。在 AD 采样环节, 目前各厂家均采用了保护通道采样双重化的方案, 但数据处理核心器件 DSP 和 FPGA 则采用了单重化的方式。图 1 中 DSP 负责就地采样、级联数据接收和同步、合并等任务; FPGA 完成以太网数据包的接收和发送等处理工作。

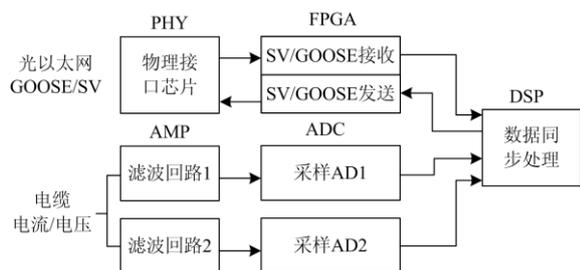


图 1 主流的合并单元架构

Fig. 1 Main merging unit architecture

随着器件加工工艺向深亚微米信号宽度迈进, 存储器产品的单元尺寸继续缩小, 存储器件中的临界电荷量也继续减小, 因而使得它们对 SER<sup>[12-14]</sup>(Soft Error Rate)软错误率的自然抵御能力下降。当前装置复杂性较高, 需要采用集成度很高的 DSP 和 FPGA 器件, 因此发生 SER 软错误的概率大大增加。

以 DSP 为例, 图 1 中 DSP 同时处理 AD1 和 AD2 两路数据。当 DSP 片内或 DDR 内存发生 SER 故障时, 可能造成程序空间或者是数据空间出错而 DSP 依旧正常运行。故障发生在程序空间就会影响调用的函数出错, 由于数据处理上 AD1 和 AD2 采样后的数据往往调用相同函数进行同步插值处理, 因此所调用函数一旦出错会同时影响 AD1 和 AD2 数据处理结果。同理当数据空间出错时, 同样可能会导致双 AD 数据处理同时出错, 如系数出错会造成双 AD 数据的计算同时出错。由于 AD1 和 AD2 处理后的数据同时出错, 且错误方式一致, 因此虽然保护控制分启动和动作出口<sup>[15]</sup>, 也无法进行有效防误。FPGA 也存在 SER 故障的可能, 出错同样会影响双路 AD 数据的处理, 这里不再赘述。青海某 330 kV 变电站出现由于 SER 故障造成存储器单比特异常变位后的现场保护误动事故, SER 已变为变电站合并单元数据出错重要原因之一。

面对母线合并单元异常导致保护设备全面失压的问题, 本文拟采用母线合并单元配置冗余的方法提高母线电压接入的可靠性; 面对 SER 软故障的问

题, 本文拟采用装置内部数字处理器件冗余、双数据流的方法提高装置数据处理可靠性。

## 1 合并单元数据可靠性提升研究

数据可靠性的提升主要从两方面进行: 一是解决现场控保设备由于母线合并单元故障导致批量失压问题; 二是解决现场 SER 故障导致的数据出错问题。

### 1.1 母线合并单元故障失压解决方案

本文提出了一种适用于 110 kV 间隔合并单元的双套母线合并单元数据无缝选择的方案。如图 2 所示, 增加一条虚线所示光缆连接母线合并单元 B 套和间隔合并单元, 这样间隔合并单元同时接入 A、B 两套母线合并单元的电压数据。当一套母线电压合并单元异常时自动无缝选择使用另一套母线电压合并单元的数据, 在不增加设备的情况下可以显著提高 110 kV 保护设备的可靠性。

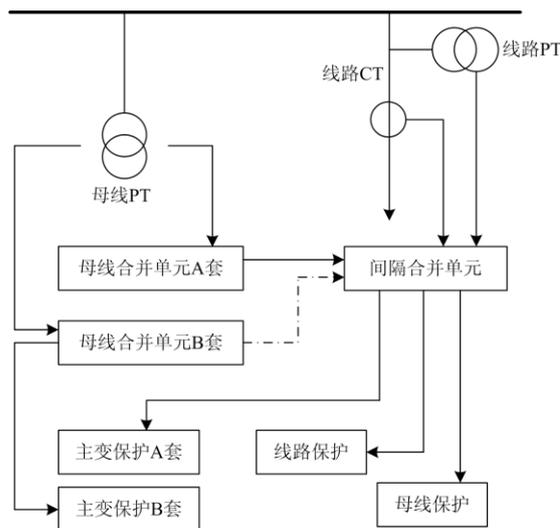


图 2 单套母线合并单元接入架构

Fig. 2 Bus merging unit with dual configuration

间隔合并单元在处理双套母线合并单元数据的时候, 目前存在两种方案。方案 1 如图 3 所示, 母线电压依次经过电压切换逻辑、插值同步处理、电压无缝选择逻辑, 然后和就地模拟量一起数据打包 SV 发出。方案 2 如图 4 所示, 母线电压依次经过电压切换逻辑、电压无缝选择逻辑、插值同步处理然后和就地模拟量一起数据打包 SV 发出。在这两种方案中, 电压切换逻辑解决了间隔合并单元母线电压选择的问题(比如选择 I 母或者 II 母电压), 电压无缝选择逻辑则采用母线电压冗余的方法解决了母线电压可靠性的问题, 插值同步处理解决了级联母线电压和就地采集模块量的数据同步问题<sup>[16]</sup>。

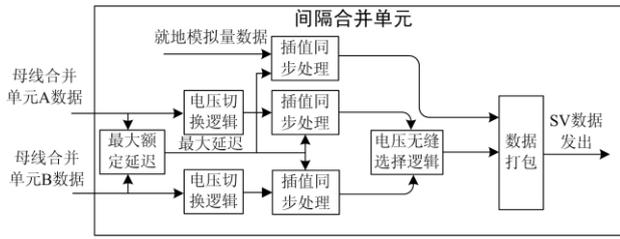


图3 间隔合并单元电压数据同步处理方案1  
Fig. 3 Voltage data synchronously processed by bay MU of scheme 1

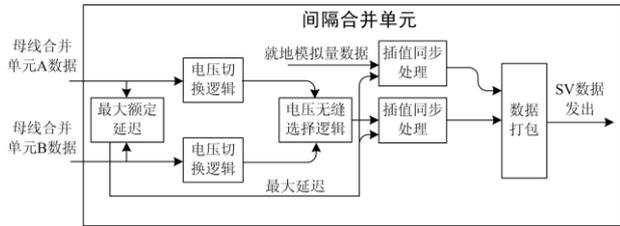


图4 间隔合并单元电压数据同步处理方案2  
Fig. 4 Voltage data synchronously processed by bay MU of scheme 2

虽然方案1和方案2间隔合并单元均接入了母线合并单元A、B套的数据，但两方案比较可以看出方案2中在处理母线合并单元数据时插值同步的次数是方案1的一半。合并单元在数据处理的过程中，基于拉格朗日插值算法<sup>[17]</sup>的插值同步处理往往占用了合并单元大量的DSP运算处理能力(当然插值同步处理也可以由FPGA完成，但这会使设计难度大大提升，且合并单元灵活性适应性较差)，因此方案2中电压无缝选择逻辑置于插值同步处理之前是至关重要的，此举将大大减少计算量。可见在解决母线电压冗余问题上方案2具有良好的实用性和明显的优势。

图4中电压无缝选择逻辑的任务是实时判断母线合并单元数据，一旦出现当前数据品质异常<sup>[18]</sup>或丢帧则迅速将另外一台母线合并单元的数据准备好并送往插值同步处理(由于A、B套母线合并单元额定延时可能不同，插值同步处理需要按照最大额定延时来进行数据同步处理，否则会出现电压无缝选择前后间隔合并单元发送额定延时变化<sup>[19-20]</sup>的情况)，因此对于后端的插值同步处理整个切换是无缝的，在单套母线合并单元异常的情况下保护控制设备不受任何影响<sup>[21]</sup>。

### 1.2 合并单元数据防误方案研究

当合并单元装置发生SER故障时，装置大多数情况下仍然可以运行并输出错误的SV数据，产生

严重的后果。本文提出基于双数据流合并单元各个数据环节防误方案。借鉴类似传统保护硬件双重化的思路来解决SER故障带来的严重后果。如图5所示，无论从模拟量的采样环节、数字量的接收环节、数据的处理环节、数据的发送环节均采用了完全双重化的思想，确保单一元器件故障<sup>[22]</sup>不会导致AD1和AD2的数据同时出错，相比图1所示方案，本方案增加了DSP、FPGA等的应用，硬件成本有所增加但不显著。

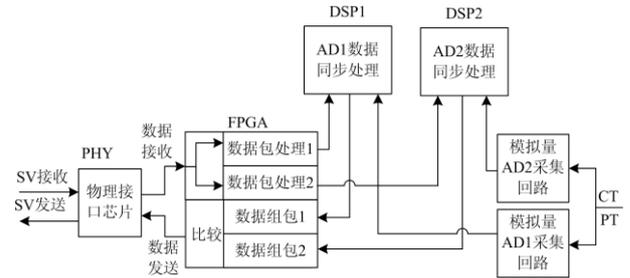


图5 防SER合并单元架构  
Fig. 5 Architecture of anti SER merging unit

对于CT、PT模拟量采集过程，在经过不同的AD采集电路后，分别送至DSP1和DSP2进行处理，DSP1处理AD1采样数据，DSP2处理AD2采样数据，任何时刻DSP1或者DSP2出现SER故障只会使AD1或者AD2一路数据出错，因此故障不会造成保护控制设备误动，两片DSP同时出错属于N-2故障，这里不予考虑。

对于SV数据接收过程(如间隔合并单元接收的母线合并单元电压数据)，数据在经过PHY芯片后进入FPGA芯片<sup>[23]</sup>，FPGA将数据流复制为对等两份(由于受以太网CRC的保护，复制是安全的)，同步进行数据包的处理，处理完成后的数据再各自分别推送至DSP1和DSP2，和模拟量采集数据进行插值同步处理。从接收数据流的整个过程可以看出，数据的接收过程无论在FPGA还是DSP层面是完全对等、双重化的，单一SER故障不会影响到双路数据。

发送数据的防误方式与接收数据类似，只是数据流的方向相反。为确保AD1和AD2数据发送的正确性，从数据传输和数据打包策略上可以进行一些防误的考虑。如图6所示，DSP到FPGA的传输过程中，DSP1和DSP2分别将插值同步后AD1、AD2的采样数据通过数据总线写入到FPGA内部。AD数据到达FPGA内部后，由FPGA自行拷贝形成双份数据，最终在FPGA内部形成两份完全对等的的数据流(称为双数据流)，每份数据流由FPGA分

别进行编码组包工作, 正常情况下逻辑组包 1 产生的报文和组包 2 产生的报文应完全相等, FPGA 比较电路将 2 个组好的数据包进行严格比对, 比对结果一致则将 SV 数据发出, 如果不一致则将 SV 数据丢弃, 确保了整个发送数据过程的安全性, 单一 SER 故障不会影响双路数据。

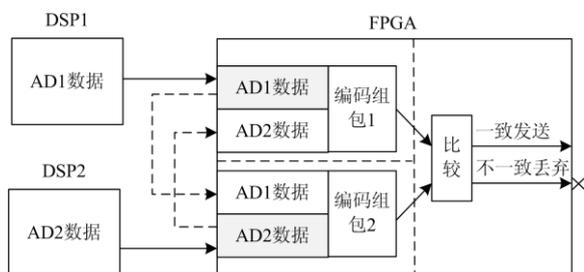


图 6 优化后的发送数据流双重化防误处理

Fig. 6 Architecture of optimized anti misoperation merging unit

此发送防误方案的优点是: 数据单点出错情况下, 能够瞬时将该点错误数据进行丢包处理, 满足数字化保护控制对数据源高安全性的要求。此外, 双数据流防误对接收或发送数据均没有引入额外延迟, 不影响保护设备的速动性。

## 2 可靠性提升措施验证

### 2.1 双套母线合并单元电压无缝选择方案验证

由于双套母线合并单元采集的是同样的母线电压, 因此当单套母线合并单元异常的情况时, 理论上间隔合并单元在电压无缝选择过程中的输出并不会产生任何异常。

图 7 是间隔合并单元在电压选择过程中的实测波形, 蓝色分界线左侧为选择 A 套母线合并单元(额定延时为 750  $\mu$ s)数据时的波形, 右侧为选择 B 套母线合并单元(额定延时为 633  $\mu$ s)数据时的波形, 可以看出即使 A、B 套母线合并单元额定延迟不同的情况下, 母线合并单元数据选择变化的过程中 SV 数据输出仍然正常, 波形平滑无任何畸变和理论预期一致。

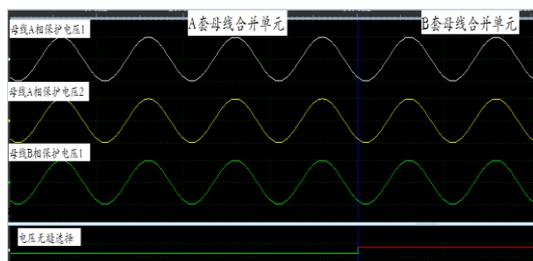


图 7 双套母线合并单元电压数据选择

Fig. 7 Voltage data selected with dual bus MU

为验证方案可靠性, 反复模拟母线合并单元异常情况, 经过 100 次实测, 在额定电压下电压选择变化过程中合并单元校验仪测试出的保护电压、测量电压角差变化在 5' 以内, 比差变化在万分之五以内, 精度完全满足现场测量级要求<sup>[24-25]</sup>。

### 2.2 数据处理防误方案验证

为验证防误方案的有效性, 在 FPGA 内部随机模拟了在编码组包 1 环节出现短时错误的情况。图 8 是通过外部波形分析工具获取到合并单元发送的 SV 数据波形, A 相保护电流 1 为 AD1 数据, A 相保护电流 2 为 AD2 数据。

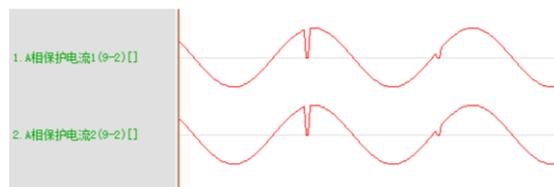


图 8 FPGA 出错瞬间闭锁波形

Fig. 8 SV block wave with FPGA error

可以看到当 FPGA 出现单点出错的时候, AD1 和 AD2 数据同时被丢弃停止发送, 以至于图中出现了正弦波波形的缺口, 缺口部分实质上是 SV 终止数据包发送的情况, 出错恢复后 SV 恢复正常发送, 后续波形平滑无畸变, 可以看出 FPGA 成功丢弃了错误的发送数据, 起到了很好的防误效果。

### 2.3 现场运行验证

根据本文提出的母线电压无缝选择和双数据流处理防误方案成功研制出的样机, 通过了型式试验。2019 年 1 月在江苏南通 220 kV 东郊变现场投运。装置运行至今已经一年多的时间, 运行过程中模拟了单套母线合并单元电压异常的各种工况, 电压选择过程中保护控制设备并未感知到任何电压异常, 实现了预期的电压无缝选择, 取得了良好的实际运行效果。该方案目前在冀北 220 kV 变电站中也开始实际应用, 并开始逐步推广。

## 3 结论

目前合并单元的原理和实现方案研究较多, 但对如何提高合并单元数据可靠性的研究相对较少, 数据可靠性是影响设备是否能在现场长期安全稳定运行的重要因素之一。

本文分析了目前智能变电站中影响合并单元数据可靠性的关键因素, 并从装置级配置冗余和装置内部数据处理冗余角度给出了相应的解决方案, 采用文中的改进方案能够提高合并单元的可靠性和数据安全性。文中的解决方案主要针对数据丢失和数

据出错的情况,但对干扰等造成的数据畸变并不适用,针对数据畸变的问题后续还需要进一步研究<sup>[26]</sup>。

### 参考文献

- [1] 国家能源局. 合并单元技术条件: DL/T 282—2012[S]. 北京: 中国电力出版社, 2012.  
National Energy Administration. Technical requirement for merging unit: DL/T 282—2012[S]. Beijing: China Electric Power Press, 2012.
- [2] 张文建, 梁庚, 李庚达, 等. 智慧化全数字技术及其在电厂中的应用[J]. 中国电力, 2020, 53(11): 202-211.  
ZHANG Wenjian, LIANG Geng, LI Gengda, et al. Intelligent full-digital technology and its applications in power plant[J]. Electric Power, 2020, 53(11): 202-211.
- [3] 郭升, 童晓阳, 王洪彬. 计及设备老化与计划检修的智能变电站保护系统可靠性评估方法[J]. 电力系统保护与控制, 2019, 47(9): 97-104.  
GUO Sheng, TONG Xiaoyang, WANG Hongbin. Intelligent substation protection system reliability assessment method considering the aging of equipment and planned maintenance[J]. Power System Protection and Control, 2019, 47(9): 97-104.
- [4] 何金栋, 王宇, 赵志超, 等. 智能变电站嵌入式终端的网络攻击类型研究及验证[J]. 中国电力, 2020, 53(1): 81-91.  
HE Jindong, WANG Yu, ZHAO Zhichao, et al. Type and verification of network attacks on embedded terminals of intelligent substation[J]. Electric Power, 2020, 53(1): 81-91.
- [5] 李博, 孙建军, 王朝亮, 等. 考虑高次谐波影响的智能配电合并单元改进采样数据同步方法[J]. 电力系统保护与控制, 2019, 47(18): 20-27.  
LI Bo, SUN Jianjun, WANG Chaoliang, et al. Improved sampling synchronization method used by merging unit in smart distribution network considering higher harmonic effects[J]. Power System Protection and Control, 2019, 47(18): 20-27.
- [6] 国家电网公司. 智能变电站模拟量输入式合并单元智能终端标准化设计规范: Q/GDW 11487—2015[S]. 北京: 国家电网公司, 2016.  
State Grid Corporation of China. Standard design specification for analog input merging unit and intelligent terminal of smart substation: Q/GDW 11487—2015[S]. Beijing: State Grid Corporation of China, 2016.
- [7] 国家电网公司. 智能化变电站继电保护技术规范: Q/GDW 441—2010[S]. 北京: 国家电网公司, 2010.  
State Grid Corporation of China. Technical specifications of protection for smart substation: Q/GDW 441—2010[S]. Beijing: State Grid Corporation of China, 2016.
- [8] 章彬, 向真, 邹俊君, 等. 基于 GOOSE 报文的智能断路器监测技术[J]. 高压电器, 2019, 55(2): 46-52.  
ZHANG Bin, XIANG Zhen, ZOU Junjun, et al. Monitoring technology for intelligent circuit breaker based on GOOSE message[J]. High Voltage Apparatus, 2019, 55(2): 46-52.
- [9] 李英明, 郑拓夫, 周水斌, 等. 一种智能变电站合并单元关键环节的实现方法[J]. 电力系统自动化, 2013, 37(11): 93-98.  
LI Yingming, ZHENG Tuofu, ZHOU Shuibin, et al. A realization solution of key links for merging unit in smart substation[J]. Automation of Electric Power Systems, 2013, 37(11): 93-98.
- [10] 牟涛, 任志航, 樊占峰, 等. 基于高性能 FPGA 的合并单元设计与实现[J]. 电力系统保护与控制, 2016, 44(19): 128-132.  
MU Tao, REN Zhihang, FAN Zhanfeng, et al. Realization of the critical technologies merging unit based on FPGA[J]. Power System Protection and Control, 2016, 44(19): 128-132.
- [11] 史皓然, 方春恩, 李伟, 等. 基于 FPGA 的合并单元数据传输编解码模块的研究[J]. 电器与能效管理技术, 2015(23): 23-27, 43.  
SHI Haoran, FANG Chun'en, LI Wei, et al. Research of data transmission and code module in merging unit based on FPGA[J]. Apparatus and Energy Efficiency Management Technology, 2015(23): 23-27, 43.
- [12] 闫爱斌, 梁华国, 黄正峰, 等. 基于故障概率的组合电路软错误率分析[J]. 电子测量与仪器学报, 2015(3): 343-351.  
YAN Aibin, LIANG Huaguo, HUANG Zhengfeng, et al. Fault probability based SER analysis for combinational logic circuits[J]. Journal of Electronic Measurement and Instrumentation, 2015(3): 343-351.
- [13] 王颖. 组合逻辑电路 SER 分析与抗软错误优化[D]. 哈尔滨: 哈尔滨工业大学, 2009.  
WANG Ying. Soft error rate analysis and circuit hardened method for combinational circuits[D]. Harbin: Harbin Institute of Technology, 2009.
- [14] 闫爱斌, 梁华国, 黄正峰, 等. 考虑 NBTI 效应的组合电路软错误率计算方法[J]. 计算机辅助设计与图形学学报, 2015, 27(8): 1562-1569.  
YAN Aibin, LIANG Huaguo, HUANG Zhengfeng, et al. Aging-aware soft error rate analysis for nano-scaled CMOS circuits[J]. Journal of Computer-Aided Design & Computer Graphics, 2015, 27(8): 1562-1569.
- [15] 鲍凯鹏, 张哲, 尹项根, 等. 大型变压器微机保护装置研制[J]. 电力自动化设备, 2007, 27(9): 95-99.

- BAO Kaipeng, ZHANG Zhe, YIN Xianggen, et al. Development of microcomputer protection device for large transformer[J]. Electric Power Automation Equipment, 2007, 27(9): 95-99.
- [16] 陈飞建, 吕元双, 樊国盛, 等. 基于信息融合的智能变电站继电保护设备自动测试系统[J]. 电力系统保护与控制, 2020, 48(5): 158-163.
- CHEN Feijian, LÜ Yuanshuang, FAN Guosheng, et al. Automatic test system of relay protection device for smart substation based on information fusion technology[J]. Power System Protection and Control, 2020, 48(5): 158-163.
- [17] 黄冰, 陈婷, 姚宏昕. 基于 Lagrange 插直算法的合并单元校准方法[J]. 计算机工程与设计, 2011, 32(11): 3900-3903.
- HUANG Bing, CHEN Ting, YAO Hongxin. Calibration method of merging unit based on Lagrange interpolation algorithm[J]. Computer Engineering and Design, 2011, 32(11): 3900-3903.
- [18] 黄潇怡, 朱欣荣, 朱超, 等. 符合 IEC61850-9-2 标准的合并单元设计[J]. 中国电力, 2013, 46(10): 101-105.
- HUANG Xiaoyi, ZHU Xinrong, ZHU Chao, et al. Design of merging unit based on IEC61850-9-2[J]. Electric Power, 2013, 46(10): 101-105.
- [19] 欧阳帆, 朱维钧, 陈宏, 等. 变电站合并单元测试设备校验系统及其实现[J]. 电力系统自动化, 2017, 41(19): 95-99.
- OU Yangfan, ZHU Weijun, CHEN Hong, et al. Calibration system for substation merging unit test equipment and its implementation[J]. Automation of Electric Power Systems, 2017, 41(19): 95-99.
- [20] 谢黎, 周华良, 于同伟, 等. 一种智能变电站新型双网冗余设备及实现[J]. 电力系统保护与控制, 2019, 47(11): 151-156.
- XIE Li, ZHOU Hualiang, YU Tongwei, et al. A new network redundancy device for smart substation and its implementation[J]. Power System Protection and Control, 2019, 47(11): 151-156.
- [21] 蔡超, 陆于平, 黄涛, 等. 基于插值和时标变换的智能变电站保护数据重采样算法[J]. 电力系统自动化, 2013, 37(19): 80-85.
- CAI Chao, LU Yuping, HUANG Tao, et al. Re-sampling algorithm for smart substation protection data based on interpolation and time scale transformation[J]. Automation of Electric Power Systems, 2013, 37(19): 80-85.
- [22] 马凯, 汪溢, 黄曙, 等. 基于常规采样的合并单元可靠性分析[J]. 广东电力, 2017, 30(11): 67-71.
- MA Kai, WANG Yi, HUANG Shu, et al. Analysis on reliability of merging unit based on conventional sampling[J]. Guangdong Electric Power, 2017, 30(11): 67-71.
- [23] 黄其培, 匡彪, 李兴武. 基于 FPGA IEC61850-9-2 硬件解码器设计[J]. 电子设计工程, 2014(19): 38-42.
- HUANG Qipei, KUANG Biao, LI Xingwu. Design of IEC61850-9-2 decoder based on FPGA[J]. Electronic Design Engineering, 2014(19): 38-42.
- [24] 刘鹏, 须雷, 刘东超, 等. 合并单元插值滤波算法研究[J]. 电气技术, 2019, 20(6): 56-60,110.
- LIU Peng, XU Lei, LIU Dongchao, et al. Research on interpolation filter algorithm of merging unit[J]. Electronic Design Engineering, 2019, 20(6): 56-60,110.
- [25] 庞福滨, 刘珂, 嵇建飞, 等. 基于频域辨识的合并单元额定延时测量技术[J]. 测量与控制, 2017, 54(22): 65-70.
- PANG Fubin, LIU Yu, JI Jianfei, et al. Frequency domain identification merging unit (MU) rated delay time group delay time[J]. Electrical Measurement & Instrumentation, 2017, 54(22): 65-70.
- [26] 彭在兴, 王颂, 陈曦. 新电改背景下电力设备智能化研究[J]. 高压电器, 2020, 56(6): 1-6.
- PENG Zaixing, WANG Song, CHEN Xi. Research on intelligent power equipment under the background of new power reform[J]. High Voltage Apparatus, 2020, 56(6): 1-6.

收稿日期: 2020-11-14; 修回日期: 2020-08-01

作者简介:

崔玉(1978—), 女, 硕士, 高级工程师, 从事电力系统继电保护及控制系统研究; E-mail: cuiy@js.sgcc.com.cn

朱继红(1978—), 男, 硕士, 高级工程师, 研究方向为智能变电站及一次设备智能化; E-mail: zhujh@hz-ieds.com

曹海欧(1979—), 男, 硕士, 高级工程师, 研究方向为继电保护整定及继电保护专业技术管理。E-mail: caoho@js.sgcc.com.cn

(编辑 张爱琴)