

DOI: 10.19783/j.cnki.pspc.191413

多核 DSP 在就地化保护测试中的关键技术研究

汪冬辉¹, 王志华², 陈明¹, 黄志华³, 裘愉涛⁴, 李德²

(1. 国网浙江省电力有限公司电力科学研究院, 浙江 杭州 310014; 2. 武汉凯默电气有限公司, 湖北 武汉 430074;
3. 国网浙江省电力有限公司湖州供电公司, 浙江 湖州 313000; 4. 国网浙江省电力有限公司, 浙江 杭州 310007)

摘要: 针对智能变电站就地化保护测试面临的数据高速传输和实时处理问题, 分析了就地化保护高可靠性无缝冗余(HSR)环网多子机的测试模型。评估了报文类型、大小以及传输速度等要求, 设计了基于多核数字信号处理器(DSP)的硬件整体解决方案。在多核 DSP 软件实现上, 将任务分解并映射到各个核心进行并行处理。使用核间通信(IPC)中断和共享内存实现核心间快速数据迁移, 基于串行高速输入输出(SRIO)完成高速报文传输。通过对报文计算、缓存、传输速度和可靠性等环节进行测试验证。结果表明, 多核 DSP 的性能满足就地化保护测试所需的数据计算和吞吐量需求。

关键词: 智能变电站; 就地化保护; 高可靠性无缝冗余; 子机; 多核 DSP

Research on key technologies of multi-core DSP in outdoor installation protection testing

WANG Donghui¹, WANG Zhihua², CHEN Ming¹, HUANG Zhihua³, QIU Yutao⁴, LI De²

(1. State Grid Zhejiang Electric Power Research Institute, Hangzhou 310014, China; 2. Wuhan Kemov Electric Co., Ltd., Wuhan 430074, China; 3. Huzhou Power Supply Company, State Grid Zhejiang Electric Power Co., Ltd., Huzhou 313000, China; 4. State Grid Zhejiang Electric Power Co., Ltd., Hangzhou 310007, China)

Abstract: Given the problems of high-speed transmission and real-time processing of outdoor installation protection testing data in a smart substation, a test model of multiple sub machines in a High-Availability Seamless Redundancy (HSR) loop network is analyzed, the requirements of packet types, size and transmission speed are evaluated, and a hardware solution based on a multi-core Digital Signal Processor (DSP) is designed. In the software implementation, the tasks are decomposed and mapped to each core for parallel processing, and testing data are shifted quickly between cores by Inter-Processor Communication (IPC) interrupt and shared memory. Packet data are transferred at a high rate based on Serial RapidIO (SRIO). Testing and verification are performed for the organization and buffered packages, transmission speed and reliability. The results show that the performance of multi-core DSP meets the requirements of data process and throughput in outdoor installation protection testing.

This work is supported by Science and Technology Project of State Grid Zhejiang Electric Power Company Ltd. (No. 5211DS18002T) and Science and Technology Project of State Grid Corporation of China (No. 5100-201946264A).

Key words: smart substation; outdoor installation protection; HSR; sub machine; multi-core DSP

0 引言

继电保护是确保电力系统安全可靠运行的重要装置^[1-2], 伴随着智能电网的加快部署和推进^[3], 电子式互感器、合并单元、智能终端等设备广泛应

用于智能变电站建设之中^[4], 继电保护面临的问题愈加突出^[5]。常规的“互感器+合并单元+智能终端”方案, 公共设备故障率高, 继电保护系统传输环节多, 整组动作时间长。为解决目前智能变电站继电保护系统存在的问题, 保护就地化成为目前的技术发展潮流和研究热点^[6]。

就地化保护是智能变电站继电保护重要的发展方向之一^[7], 是当前继电保护技术的最新实践^[8]。就地化保护具有“采样数字化、保护就地化、元件

基金项目: 国网浙江省电力有限公司科技项目资助(5211DS18002T); 国家电网公司科技项目资助(5100-201946264A)

保护专网化、信息共享化”的技术特征,将保护装置贴近一次设备安装^[9],取消合并单元和智能终端,电缆直采直跳,解决了将保护装置安装在主控室带来的二次回路冗长、复杂且故障率高的问题,提高了二次设备动作的速度和可靠性^[10]。

智能变电站应用就地化保护装置后,改变了现有的运维检修模式^[11],规范了保护装置的对外接口、内部逻辑和输出信息^[12],通过标准化的继电保护装置接口,实现间隔二次设备模块化集成、工厂化预制、更换式检修^[13-14]。就地化保护装置现场即插即用,在方便使用的同时,也为装置的测试提出了新的问题和挑战。

就地化保护系统采用分布式的设计理念^[15],每种保护装置设置独立的子机,多个子机采用高可靠性无缝冗余(HSR)环网双向组网^[16],数据量叠加,网络通信压力大。智能变电站就地化保护测试,尤其是多子机测试,需要模拟网内子机的功能,接收、监听、分析并转发网内其他子机叠加的数据包,吞吐量大,要求测试设备具备强大的实时数据处理和高速数据传输能力。多核数字信号处理器(DSP)基于特殊的指令架构,各核心计算速度快,多核心并行处理能力强,集成高速通信接口,非常适合应用在就地化保护测试中。本文分析了就地化保护多子机测试的原理,基于多核 DSP 的硬件特点设计了整体解决方案,在软件实现上通过分解任务、核心间交互、并行处理和高速通信来实现功能,从报文计算、核心间通信和数据传输等环节进行测试验证,所设计的多核 DSP 系统满足就地化保护多子机测试所需的数据计算和吞吐量需求。

1 测试原理

1.1 HSR 网络

目前智能变电站普遍采用“三层两网”的系统架构^[17],通信网络成为继电保护功能实现的重要环节^[18]。为提高继电保护可靠性,跨间隔保护分布式子机采用 HSR 双向组网,通过冗余方式克服单点失效对通信的影响,满足信息传输可靠性的要求。HSR 采用双向串行环形网络拓扑结构,两个环形网络互相独立^[19],如图 1 所示。

图中的双向 HSR 网络由 4 个节点依次连接组成,每个节点包含 2 个双连接交换节点(Double Attached Node With HSR, DANH),每个 DANH 含有 2 个独立的网络接入端口,它们共享介质访问控制(Media Access Control, MAC)地址和互联网协议(Internet Protocol, IP)地址,双全工链路传输,组成两个独立的双向环形网络。

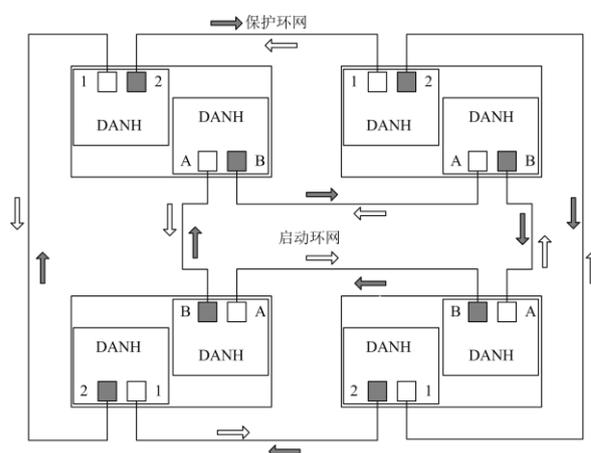


图 1 HSR 网络拓扑

Fig. 1 Topology structure of HSR network

当某个源节点发送数据包时,该数据包由 2 个环形网络上同时发送,做到数据的冗余备份^[20]。环网上的每个节点收到数据包后进行解析,若是其他节点发送的数据,则转发给后面的节点;若是本节点发送的数据,说明该数据已经成功送达目的节点,其生命周期结束,将其丢弃。

在环网无故障的情况下,每个目的节点会从两个方向收到相同的数据帧^[21]。目的节点会响应并转发先到的数据帧,后到的数据帧不会响应,但仍然会转发。

当环网中单个链路或者某个 DANH 故障,也不会引起网络中断,数据仍然通过另一链路送达目的节点。同时由于复制帧在网络内循环,会产生不必要的流量,通过冗余链路和数据,提高网络传输的可靠性。

1.2 多子机测试

就地化元件保护环网由保护环和启动环两个冗余环网组成,环网中的节点功能由元件保护子机实现。元件保护子机配置 4 个环网网口,2 个接入保护环,2 个接入启动环,通过以太网顺序首尾相连形成冗余环。

跨间隔保护现场分布式配置多个子机,环网内各子机为对等关系,负责本子机报文的发送、发向本子机报文的接收和环网内报文的转发。保护环网内传输的应用报文类型为 IEC 61850-9-2^[22]的采样值(Sampled Value, SV)和通用面向变电站事件对象(Generic Object Oriented Substation Events, GOOSE)报文^[23],实现保护逻辑^[24]。数据发送时产生复制帧,发向两个独立的环网。数据转发基于效率优先的原则,转发报文不区分优先级,按照先进先出的方式

缓存发送。数据接收采用“接收先到报文，丢弃后到报文”的方式，报文解析后提供给保护逻辑使用。

子机除了接入环网，还提供 2 个网口接入保护专网，完全相同的 2 个网口实现冗余备份。就地化保护专网采用三网合一通信方式，即 SV、GOOSE 和制造报文规范(Manufacturing Message Specification, MMS)三种报文共口传输。子机通过保护专网接入站控层，2 个网口双套配置，提供数据给站域保护和智能录波器使用。

多子机测试，需要接收并解析启动环网、保护环网和保护专网的数据，但不能改变环网内数据包的内容和流动方向。以 4 个子机为例，其测试模型如图 2 所示，图中所绘的接线方式为光纤，现场实际使用的是标准航插。

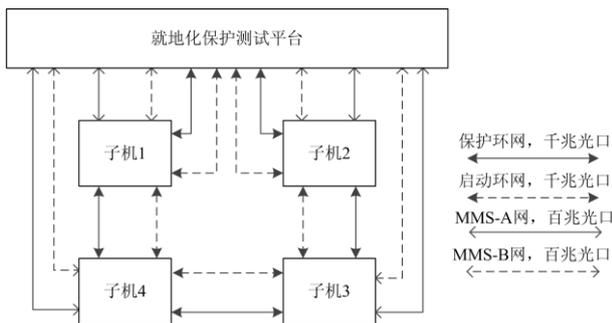


Fig. 2 Test model of multiple sub machines

子机的保护专网网口直接接入测试平台，启动环网和保护环网则需要将环形链路的某个中间断开，一起接入测试平台。测试平台工作时，功能上类似于串入链路中的子机，需要在启动环网和保护环网转发数据，以保证子机环网通信链路的完整性。不同的是，子机只接收目的地为自身的数据，而测试平台需要接收所有数据进行分析。

跨间隔保护多子机测试，需要配备 4 个千兆光网口用于环网测试，保护专网测试需要的百兆光网口数量是子机数量的 2 倍。

1.3 数据量分析

多子机测试数据量，与现场保护配置方案、子机数量配置、SV 和 GOOSE 控制块、采样率等有关。

根据文献[24]的计算结果，单 HSR 环网在接入 8 台母差间隔子机和 1 台电压子机，每个子机按 1 个 SV 发送控制块和 1 个 GOOSE 发送控制块以及管理报文配置，在保护 1.2 kHz 采样率，每个 GOOSE 控制块最大预留 60 个单遥信组包的情况下，电压子机 SV 报文流量约为 2.16 Mbit/s，母联子机和间隔子机流量约为 1.3 Mbit/s。按照管理报文每台 2 Mbit/s

进行估算，单个环网内典型配置下的峰值流量约为 127.12 Mbit/s。

对于 HSR 双向环网，其总流量约为单向流量的 2 倍，即 254.24 Mbit/s。

2 测试平台设计

2.1 硬件设计

根据对就地化保护测试原理的分析，选择硬件平台，确定硬件实现方案，如图 3 所示。

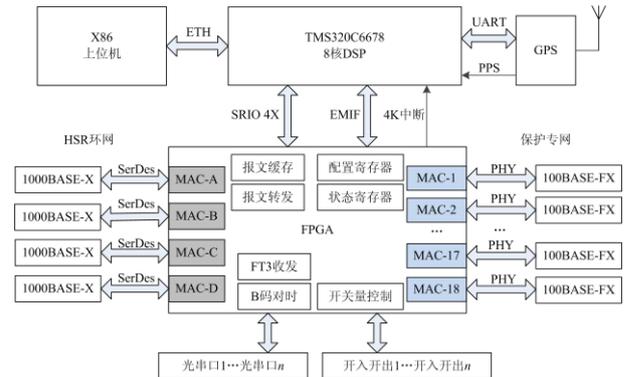


图 3 硬件方案

Fig. 3 Hardware scheme

就地化保护测试平台核心由 x86 上位机、TI 公司的 TMS320C6678 多核 DSP 和现场可编程门阵列(Field Programmable Gate Array, FPGA)组成。

上位机运行 Linux 操作系统，根据现场接线生成测试平台配置，用户通过 Qt 图形界面，配置测试任务，通过网口下发至 DSP 执行，同时接收测试数据，显示测试状态和结果。

测试的主要工作由多核 DSP 和 FPGA 完成。多核 DSP 是系统的计算核心，充分发挥多个核心并行执行，计算速度快的特点，根据上位机配置，通过串行高速输入输出(SRIO)高速发送和接收网络报文，实时解析接收报文，高速计算发送报文。此外，多核 DSP 通过外部内存接口(External Memory Interface, EMIF)访问 FPGA 内部寄存器，进行系统配置，查询系统状态。

FPGA 主要进行外部接口控制，缓存并转发网络报文。FPGA 外接 4 个千兆光网口用于环网测试，18 个百兆光网口进行保护专网测试，最多可进行 9 个子机同时测试，能满足大多数应用场合的需求。

跨间隔保护就地化后，需要采用时间同步技术，保证各间隔子机精确对时。多核 DSP 外接了全球定位系统(Global Positioning System, GPS)，可用于卫星统一对时；FPGA 内置 B 码控制器，可以通过站内的时间同步系统进行 B 码对时。一般保护子机的

采样率为每周期 80 点, 即每秒 4 000 点, FPGA 通过采样中断通知 DSP 进行采样同步。

就地化保护测试平台还配置了一组光串口和开入开出, 可用于 FT3 报文的收发, 以及开入状态采集、开出状态控制。

2.2 数据流处理

系统对时成功后, FPGA 按 $250\ \mu\text{s}$ 给 DSP 发送中断, 进行采样同步。FPGA 和 DSP 均按照采样同步信号进行报文的发送和接收, 如图 4 所示。

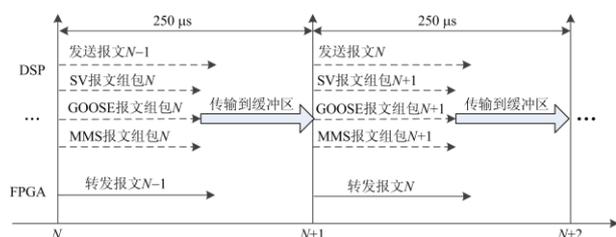


图 4 报文发送处理

Fig. 4 Packets sending process

DSP 和 FPGA 均以 $250\ \mu\text{s}$ 一个间隔处理报文, 以保证数据发送的均匀性。在每个 $250\ \mu\text{s}$ 开始点, FPGA 给 DSP 发送中断, DSP 发送上一个 $250\ \mu\text{s}$ 缓冲的报文, 并计算下一个 $250\ \mu\text{s}$ 需要发送的报文, 进行缓冲, FPGA 负责将 DSP 发送的报文进行转发。

报文的接收处理与发送类似, 区别只是 FPGA 缓存当前 $250\ \mu\text{s}$ 的数据, 在下一个 $250\ \mu\text{s}$ 到来时发送到 DSP, DSP 本次接收的是上一个 $250\ \mu\text{s}$ 缓存的报文。

2.3 转发规则

HSR 环网、保护专网通过 FPGA 转发报文, 与 DSP 进行报文交互, 需要制定相应的转发规则。一方面, DSP 收到的报文需要标识来自于哪个网口; 另一方面, DSP 发送的报文, FPGA 需要知道发往哪个网口。

为实现转发功能, DSP、FPGA、HSR 环网网口、保护专网口统一按端口进行编号, 原始报文加上相应的包头, 进行标识。DSP 与 FPGA 交互的报文格式如下:

目的端口	源端口	报文长度	原始报文
------	-----	------	------

DSP 计算的原始报文, 加上包头后发往 FPGA, FPGA 收到报文后, 移除包头, 将原始报文发往目的端口代表的网口。

FPGA 从 HSR 环网和保护专网接收的原始报文, 加入包头后发往 DSP, DSP 根据包头知道原始报文来源于哪个网口。

3 DSP 软件实现

多核 DSP 是整个测试平台的计算核心, 直接决定测试平台的性能。本测试平台选用的是 TI 公司的 TMS320C6678 多核 DSP, 具有 8 个相同的核心 CorePac0~CorePac7, 使用起来非常灵活, 合理的软件规划和资源分配, 能够显著提高系统的整体处理能力。

3.1 任务并行处理

多核心处理器编程, 将应用程序映射到多核处理器, 需要标识任务的并行性, 选择最合适的处理器模式, 在实现功能的前提下, 最大程度保证各核心间的负载平衡, 充分发挥处理器性能。

两种比较有优势的并行处理模式是主从模式和数据流模式^[25]。主从模式代表集中控制, 分散执行, 一个主核心负责调度所有线程的执行, 线程可以分配在任一可用的核心进行处理, 根据处理器的负载动态分配, 此模式通常运行高级操作系统, 更容易实现负载平衡。数据流模式代表分布式控制和执行, 通过算术逻辑, 每个核心处理一块数据, 处理完的数据被传输到下一个核心进一步处理。数据流模式的应用程序通常包含较大和复杂的计算模块, 相互依赖, 数据处理较为规则, 不适合用于单核。

基于上述原则, 根据就地化保护测试和 DSP 的特点, 选择基于数据流的并行处理模式, 各个核心分配相应的任务, 处理相应的数据流, 具体任务分配如表 1 所示。

表 1 任务分配

Table 1 Task assignment

核心	任务
CorePac0	与上位机通信, 接收配置, 上传结果
CorePac1	SRIO 报文收发, 类型解析
CorePac2	SV 报文发送组包, 接收解析
CorePac3	GOOSE 报文发送组包, 接收解析
CorePac4	MMS 报文发送组包, 接收解析
CorePac5	FT3 报文发送组包, 接收解析
CorePac6	EMIF 控制, 读写 FPGA 寄存器
CorePac7	GPS 控制, 校时授时

CorePac1 控制 SRIO 与 FPGA 进行报文收发。由于 SRIO 发送和接收均由控制器 DMA 实现, 可以近乎认为不会占用核心的时间。CorePac1 还需进行接收报文的类型解析, 根据类型将报文发送到相应的核心进一步解析。

3.2 共享资源管理

共享资源指多个核心均可以使用的外设接口和内存。对于共享资源, 需要避免访问冲突, 保证任

一时刻该资源最多只能被一个核心使用。

TMS320C6678的每个CorePac核心均有属于自己的L1缓存和L2缓存,同时各个核心间均可访问片内的多核共享内存(Multicore Shared Memory Controller, MSMC)和片外的DDR3 SDRAM。

软件进行共享资源管理时,将DDR3 SDRAM按核心划分为不重叠的8个区域,每个核心使用属于自身的L1缓存、L2缓存和对应的DDR3 SDRAM区域。在任务划分时,从功能上将外设接口只分配给一个核心使用,如CorePac0使用网口,CorePac1占用SRIO等,消除了外设访问冲突。对于片内的MSMC,由于其访问速度快,功能上作为各个核心间通信的缓冲区,需要控制多个核心同时写入,这可以通过硬件信号量来实现。

信号量在操作系统中比较普遍,大多通过软件实现,TMS320C6678基于实时系统设计,片内集成多达64个独立的硬件信号量,协助实现多核间共享资源的保护。硬件信号量提供直接、间接和混合模式三种存取方式,从硬件上保证对信号量的存取均为原子操作,将对应的共享内存区与相应的硬件信号量绑定,申请到信号量后才能进行写入操作,可有效防止MSMC的写入冲突。

3.3 高速数据传输

DSP与FPGA之间的高速数据收发通过SRIO基于RapidIO协议实现。RapidIO是一种高性能、低引脚、基于数据包交换的互连体系结构,为满足高性能嵌入式系统需求而设计的一种开放式互联技术标准。RapidIO协议分为三层,从上到下依次为:逻辑层、传输层和物理层^[26]。物理层定义设备接口、电气特性、流量控制等;传输层定义地址方案,在系统内的正确路由信息;逻辑层指定协议类型,各传输端点要处理传输的包格式^[27]。

TMS320C6678内置的SRIO控制器,物理层每通道支持1.25 Gbps、2.5 Gbps、3.125 Gbps、5 Gbps的传输速率,最多可以配置为4个通道同时传输,理论传输速率最大为20 Gbps。SRIO逻辑层操作通过包的传输来完成,主要分为直接IO和门铃两大类,直接IO操作用于传输数据,门铃操作用于事件通知。

直接IO操作包含NREAD、NWRITE、SWRITE等多种协议,其中SWRITE操作的头部和循环冗余校验码开销仅为10字节,效率最高,相对于每帧256字节的有效数据载荷来说,有效数据率高于95%。SRIO的数据传输,由DSP和FPGA通过SWRITE操作和门铃通知交互完成。

DSP发包时,通过SWRITE操作,直接将报文

数据写入FPGA指定地址,FPGA根据报文包头进行转发;接收报文时,由FPGA通过SWRITE操作直接将报文数据写入DSP指定缓冲区中,然后使用门铃中断通知DSP进行存取。整个读写过程,DSP只需配置相应的发送和接收缓冲空间,以及相应的传输信息,数据传输过程由SRIO控制器自动完成,不占用处理器的工作时间。

DSP的报文收发,采用缓冲和收发同时进行的模式,需要配置多个缓冲区。以报文发送为例,使用双缓冲乒乓操作的过程如图5所示。

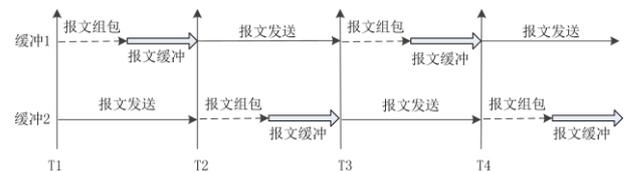


图5 双缓冲乒乓操作

Fig. 5 Sequence diagram operation of double buffers

报文发送使用双缓冲,以250 μs为间隔,第一个缓冲区组织报文,第二个缓冲区发送报文;在下一个250 μs,第一个缓冲区发送报文,第二个缓冲区组织报文,双缓冲交替操作,可有效缓解处理器的计算压力。

双缓冲乒乓接收的过程与发送类似,区别只在于实现上是由FPGA通过SRIO将数据轮流写入两个不同的缓冲区。

3.4 核心间通信

测试平台多核DSP根据数据流模型分布式控制和执行,调度基于数据可用性进行触发,同时伴随多核心间大量的数据迁移,可以通过核间通信(IPC)中断配合共享内存的方式完成核心间的通知和数据传输。

TMS320C6678为实现IPC提供了一组寄存器,每组一个IPC产生寄存器IPCGRx和IPC应答寄存器IPCARx,用于一个核心通过中断方式通知和应答另一个核心。这两个寄存器提供了一个中断源ID设置,可识别多达28个不同的中断源,可用于标识不同的共享内存位置。

各个核心之间,在MSMC具有多个不同的共享内存区,根据报文的大小和类型划分,每个共享内存区具有不同的写入权限,对于有多个核心具备写入权限的缓冲区,写入时需要配合硬件信号量防止冲突。如CorePac1的SRIO发送缓冲区,CorePac2—CorePac5均能写入,则需要硬件信号量进行保护。

通过IPC产生中断,识别中断源,读取相应内

存, 可以实现核心之间数据流处理的快速响应。

4 测试验证

为验证测试平台的计算能力, 以 DSP 发包为例对整个过程进行了分步测试, 来验证系统性能。TMS320C6678 内置了一个与处理器同频的定时计数器, 处理器工作频率为 1 GHz, 计数器的计数单位为 1 ns。在测试过程中, 以 DSP 定时器计时为主, 同时辅以 DSP 的引脚输出, 示波器测量来保证时间测试的准确性。

4.1 组包时间测试

根据文献[17]的结论, 网络报文的最大流量为 637.496 Mbps, 其中 SV、GOOSE、MMS 报文流量分别为 386.24 Mbps、145.72 Mbps、105.536 Mbps, 详细信息可查阅文献[17]附录 A 表 A1。

DSP 以 250 μs 的间隔进行发包, 每次发送报文数据 19.92 kB, 其中 SV、GOOSE、MMS 数据量分别为 12.07 kB、4.55 kB、3.3 kB, 实际测量其组包时间分别为 103.4 μs 、15.02 μs 、10.89 μs 。

从组包速度来看, SV 报文由于需要计算, 组包速度较慢, 而 GOOSE 和 MMS 组包速度相近。

4.2 报文缓冲测试

各个核心组好的报文, 写入到 MSMC 共享内存缓冲区中, SV、GOOSE、MMS 通过 CorePac 核心进行数据搬移, 耗时分别约为 5.33 μs 、2.1 μs 、1.458 μs , 平均传输速度为 18.112 Gbps。

由于报文缓冲会修改共享内存区的内容, 为保证数据完整性, 需要关闭核心对此段内存区域的 cache 缓存和预取, 同时使用硬件信号量进行多重写入保护, 测试的传输速度基本符合 TI 官方文档公布的结果。

4.3 报文传输速度测试

DSP 每次缓存的报文 19.92 kB 通过 SRIO 传输到 FPGA, 实际测量耗时约为 14.129 μs , 传输速度为 11.28 Gbps。

SRIO 使用 4x 模式理论最大传输速度为 20 Gbps, 但由于物理层数据串行化时使用 8 b/10 b 的转码方案进行抗干扰传输, SWRITE 操作每帧有 10 字节的额外开销, 理论有效数据最大传输速度约为 15.398 Gbps, 当前测得的传输速度在合理范围。

4.4 报文传输误码率测试

为验证 SRIO 传输的可靠性, 通过 DSP 软件构造 32 kB 的自增数据报文, 发送至 FPGA, FPGA 内部构建回环模式, 将数据直接返回给 DSP, DSP 收到数据后检查报文完整性。之后改变报文首部字和尾部字内容, 以 250 μs 一次为间隔重复测试。持

续测试 12 h, 数据量大约为 5.53 TB, 误码率为 0, SRIO 传输稳定可靠。

4.5 测试结果分析

根据测试过程数据, 绘制报文发送时序过程, 如图 6 所示。由于 GOOSE 和 MMS 相对于 SV 来说, 操作的时间很少, 图 6 中的过程未严格按照时间刻度绘制。

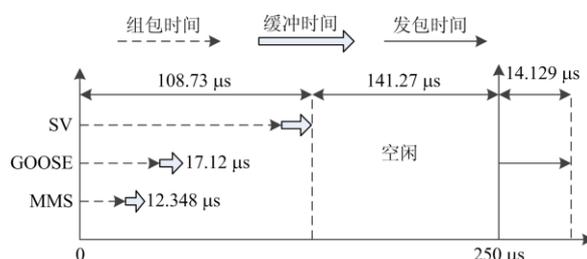


图 6 报文发送时序图

Fig. 6 Packets sending sequence diagram

报文在 250 μs 的边沿开始计算, 并传输到 SRIO 的缓冲区, 在下一个 250 μs 的边沿通过进行传输。从图上的时间可以看出, GOOSE 和 MMS 的计算、报文缓冲和发送, 所耗费的时间很短, 处理器的主要时间耗费在 SV 报文的计算上, 但处理器仍然有很多的空闲时间可以利用, 为就地化保护测试预留极大的拓展空间。

同时, 改进 SV 组包算法, 或者将 SV 组包过程继续分解到多个核心并行执行, 提高处理器的利用率, 可以进一步提高系统处理性能。

5 结论

本文分析了就地化保护测试的重要性的发展现状, 以及就地化保护测试实现的技术难点。为满足就地化保护多子机测试所需的实时数据处理和高速数据传输要求, 设计了基于多核 DSP 的硬件整体解决方案, 软件上根据就地化保护测试的特点, 在关键实现方案上进行了研究, 具体如下:

- 1) 根据测试功能对任务进行分解, 映射到各个核心并行处理, 提高系统的整体处理能力。
- 2) 根据任务进行硬件资源分配, 合理规划系统资源, 可靠性高。
- 3) 使用 SRIO 高速接口进行数据收发, 传输速度快, 传输延迟小。
- 4) 核心间通过 IPC 中断和共享内存进行通信, 实时性好, 响应速度快。

测试结果表明, 通过合理的软件分解和硬件资源利用, 充分发挥处理器性能, 本文所设计的多核 DSP 方案, 可以满足智能变电站就地化保护多子机

测试的需求。

参考文献

- [1] 贺春, 陈光华, 王朋飞, 等. 高加速寿命试验在就地化保护装置可靠性研究中的应用[J]. 电力系统保护与控制, 2018, 46(20): 181-186.
HE Chun, CHEN Guanghua, WANG Pengfei, et al. Application of highly accelerated life test in reliability study of outdoor installation protection device[J]. Power System Protection and Control, 2018, 46(20): 181-186.
- [2] ZHANG Baohui, HAO Zhiguo, BO Zhiqian. New development in relay protection for smart grid[J]. Protection and Control of Modern Power Systems, 2016, 1(2): 121-127. DOI: 10.1186/s41601-016-0025-x.
- [3] 周静, 孙媛媛, 胡紫巍, 等. 智能电网信息通信架构演进探讨[J]. 中国电力, 2018, 51(3): 131-135.
ZHOU Jing, SUN Yuanyuan, HU Ziwei, et al. Discussion on smart grid information & communication architecture evolution[J]. Electric Power, 2018, 51(3): 131-135.
- [4] 宋爽, 乔星金, 卜强生, 等. 智能变电站就地化继电保护技术方案研究[J]. 电力工程技术, 2018, 37(2): 83-88.
SONG Shuang, QIAO Xingjin, BU Qiangsheng, et al. Research on technical scheme of outdoor-layout relay protection in smart substation[J]. Electric Power Engineering Technology, 2018, 37(2): 83-88.
- [5] 李亮玉, 唐宝锋, 赵贤龙, 等. 智能变电站就地化保护研究现状及应用展望[J]. 华电技术, 2018, 40(5): 17-24.
LI Liangyu, TANG Baofeng, ZHAO Xianlong, et al. Research on status and application prospect of locally installed protection of intelligent substation[J]. Huadian Technology, 2018, 40(5): 17-24.
- [6] 张颀, 张志鹏, 苏红红, 等. 基于就地化保护的智能变电站设计方案研究[J]. 电力勘测设计, 2019, 11(11): 34-40.
ZHANG Di, ZHANG Zhipeng, SU Honghong, et al. Research on smart substation design scheme based on outdoor installation protection[J]. Electric Power Survey & Design, 2019, 11(11): 34-40.
- [7] 黄晓明, 黄志华, 张华娇, 等. 变电站整站二次设备就地化及运维方案研究[J]. 电力系统保护与控制, 2019, 47(5): 173-178.
HUANG Xiaoming, HUANG Zhihua, ZHANG Huajiao, et al. Research on the localization and maintenance scheme of secondary equipment in substation[J]. Power System Protection and Control, 2019, 47(5): 173-178.
- [8] 陈国平, 王德林, 裘愉涛, 等. 继电保护面临的挑战与展望[J]. 电力系统自动化, 2017, 41(16): 1-11.
CHEN Guoping, WANG Delin, QIU Yutao, et al. Challenges and development prospects of relay protection technology[J]. Automation of Electric Power Systems, 2017, 41(16): 1-11.
- [9] 张旭泽, 郑永康, 康小宁, 等. 智能变电站继电保护所面临的若干问题[J]. 电力系统保护与控制, 2018, 46(6): 90-96.
ZHANG Xuze, ZHENG Yongkang, KANG Xiaoning, et al. Several problems of intelligent substation relay protection system[J]. Power System Protection and Control, 2018, 46(6): 90-96.
- [10] 罗志娟, 丁双印, 余祥坤, 等. 即插即用型就地化保护装置现场配置及布置方案研究[J]. 通信电源技术, 2017, 34(5): 184-186.
LUO Zhijuan, DING Shuangyin, YU Xiangkun, et al. Study on filed configuration and layout scheme of plug and play protection device[J]. Telecom Power Technology, 2017, 34(5): 184-186.
- [11] 王玉磊, 应黎明, 陶海洋, 等. 基于效能-成本的智能变电站二次设备运维策略优化[J]. 电力自动化设备, 2016, 36(6): 182-188.
WANG Yulei, YING Liming, TAO Haiyang, et al. Operation-maintenance strategy optimization based on efficiency-cost sensitivity analysis for secondary equipment of intelligent substation[J]. Electric Power Automation Equipment, 2016, 36(6): 182-188.
- [12] 董贝, 薛钟, 张尧, 等. 基于 IEC61850 逻辑设备管理层级结构的就地化保护装置建模研究与应用[J]. 电力系统保护与控制, 2018, 46(14): 165-170.
DONG Bei, XUE Zhong, ZHANG Yao, et al. Research and application of modeling for on-site installation protection based on IEC61850 logical devices management hierarchy[J]. Power System Protection and Control, 2018, 46(14): 165-170.
- [13] 陈福锋, 俞春林, 张尧, 等. 变电站继电保护就地化整体解决方案研究[J]. 电力自动化设备, 2017, 37(10): 204-210.
CHEN Fufeng, YU Chunlin, ZHANG Yao, et al. Research on integrated solution of on-site substation relay protection[J]. Electric Power Automation Equipment, 2017, 37(10): 204-210.
- [14] 卜强生, 宋爽, 高磊, 等. 就地化保护装置流水线测试系统研制[J]. 电力系统自动化, 2018, 42(20): 177-183.
BU Qiangsheng, SONG Shuang, GAO Lei, et al. Development of assembly test system for outdoor installation protection devices[J]. Automation of Electric Power Systems, 2018, 42(20): 177-183.
- [15] 董新涛, 康小宁, 李宝伟, 等. 就地化线路保护方案研究[J]. 浙江电力, 2018, 37(4): 36-41.

- DONG Xintao, KANG Xiaoning, LI Baowei, et al. Research on the technical scheme of local line protection[J]. Zhejiang Electric Power, 2018, 37(4): 36-41.
- [16] 国家量度继电器和保护设备标准化技术委员会. 就地化环网母线保护技术导则: GB/T 37880—2019[S]. 北京: 中华人民共和国质量监督检验检疫总局, 2019. National Measuring Relays and Protection Equipment Standardization Technical Commission. Technical guide for on-site ring network busbar protection: GB/T 7880—2019[S]. Beijing: General Administration of Quality Supervision, Inspection and Quarantine of the People's Republic of China, 2019.
- [17] 郑玉平, 吴通华, 戴魏, 等. 变电站二次设备就地化系统网络架构探讨[J]. 电力系统自动化, 2017, 41(16): 41-46. ZHENG Yuping, WU Tonghua, DAI Wei, et al. Discussion on network architecture of outdoor installation protection system in substation[J]. Automation of Electric Power Systems, 2017, 41(16): 41-46.
- [18] 陈创, 陈文睿, 李津. 面向继电保护系统级测试的缺陷自动定位方法[J]. 中国电力, 2018, 51(5): 10-16. CHEN Chuang, CHEN Wenrui, LI Jin. Automatic defect locating method for relay protection systematic testing[J]. Electric Power, 2018, 51(5): 10-16.
- [19] IEC. IEC62439-3 Industrial communication networks-high availability automation networks[S]. Geneva, Switzerland: IEC, 2016.
- [20] TIEN N X, KIM S, RHEE J M. A novel ring-based dual paths approach for redundant traffic in HSR networks[J]. Computer Networks, 2016, 110(9): 338-350.
- [21] 李仲青, 蒋帅, 杜宇, 等. 基于 HSR 的智能变电站过程层通信网络[J]. 电气应用, 2019, 38(7): 38-43. LI Zhongqing, JIANG Shuai, DU Yu, et al. Process communication network for intelligent substation based on HSR[J]. Electrotechnical Application, 2019, 38(7): 38-43.
- [22] IEC. IEC61850 Communication networks and systems in substations[S]. Geneva, Switzerland: IEC, 2005.
- [23] SENTHIL K, BWANDAKASSY E B. IEC61850 standard-based harmonic blocking scheme for power transformers[J]. Protection and Control of Modern Power Systems, 2019, 4(10): 1-15. DOI: 10.1186/s41601-019-0123-7.
- [24] 王德林, 郑玉平, 周华良, 等. 基于多 HSR 环网的分布式母差平台及关键技术[J]. 电力系统自动化, 2017, 41(16): 27-34. WANG Delin, ZHENG Yuping, ZHOU Hualiang, et al. Platform and key technology for distributed bus protection based on multi-HSR network[J]. Automation of Electric Power Systems, 2017, 41(16): 27-34.
- [25] 孟振华, 柳柱, 仲雪洁, 等. 高性能嵌入式并行计算架构的研究[J]. 自动化与仪表, 2018, 33(4): 87-90. MENG Zhenhua, LIU Zhu, ZHONG Xuejie, et al. Research on high-performance embedded parallel computing architecture[J]. Automation & Instrumentation, 2018, 33(4): 87-90.
- [26] 王维, 王巍. 基于多核 DSP 的 RapidIO 通信接口应用[J]. 通信技术, 2017, 50(5): 1060-1065. WANG Wei, WANG Wei. Application of RapidIO communication interface based on multi-core DSP[J]. Communications Technology, 2017, 50(5): 1060-1065.
- [27] 魏智伟. 多核 DSP 间基于 RapidIO 数据传输的设计与实现[J]. 微型机与应用, 2017, 36(4): 36-39. WEI Zhiwei. Design and implementation of data transmission based on SRIO between multi-core DSP[J]. Microcomputer & Its Applications, 2017, 36(4): 36-39.

收稿日期: 2019-11-12; 修回日期: 2019-12-28

作者简介:

汪冬辉(1989—), 男, 硕士, 研究方向为电力系统继电保护; E-mail: 342736679@qq.com

王志华(1972—), 男, 通信作者, 博士, 高级工程师, 研究方向为电力系统继电保护。E-mail: jiangzhuoyan@kemov.com

(编辑 张爱琴)