一种基于阀值开关与双环控制的新型锁相环

陈东明[1]，陈明亮[1]，谢 桢[1]，王武斌[2]，袁 雷[1]

(1.海军工程大学舰船综合电力技术国防科技重点实验室，湖北 武汉 430033;
2.浙江大学电气工程学院，浙江 杭州 310027)

摘要：级联 DSC 算法被广泛地应用于提取电网电压正序基波分量，但是该算法存在延时时间内无法工作的问题。针对该问题，设计了级联 DSC 与正序相序谐振控制器协同控制的方案来分离电压基波分量。为应对不同的电网故障，提出了一种阀值开关技术，将电网故障进行分类，并选取相对应的控制结构来进行优化控制。基于所提方法在 Matlab/Simulink 中搭建了相应的锁相环模型，仿真结果表明在电网故障及存在谐波污染的条件下，所提的新型锁相环方法能够快速、准确地锁定电网电压相位，并且削弱了故障对锁相环输出频率的影响。

关键词：锁相环；电网故障；正序相序谐振控制器；阀值开关；双环控制

A novel PLL based on threshold switch and dual-loop control technology

CHEN Dongming[1], CHEN Mingliang[1], XIE Zhen[1], WANG Wubin[2], YUAN Lei[1]

(1. National Key Laboratory of Vessel Integrated Power System Technology, Naval University of Engineering, Wuhan 430033, China; 2. College of Electrical Engineering, Zhejiang University, Hangzhou 310027, China)

Abstract: The cascading DSC (Delay Signal Cancellation) algorithm has been widely applied in the calculation of the positive sequence components of fundamental voltage. Due to its characteristics, the DSC has the shortcoming of not functioning properly in delay time. To make up for this shortcoming, this paper proposes a coordinated control method of cascading DSC and PSDR (Positive Sequence Decoupled Resonant). Furthermore, a threshold switch method is proposed to classify the grid faults and choose corresponding control strategy. Based on the proposed method, a corresponding PLL model is built in the Matlab/Simulink platform. As is verified in simulation, when faults occur in the power grid while harmonic wave disturbance exits, the proposed novel PLL can obtain accurate phase information of the grid with low time cost and high precision, and it also weakens the fault's influence upon the output frequency of PLL.

This work is supported by National Natural Science Foundation of China (No. 51377167).

Key words: PLL; power grid faults; positive sequence decoupled resonant (PSDR); threshold switch; dual-loop control

中图分类号： TM71 文章编号： 1674-3415(2015)23-0041-08

0 引言

随着社会的快速发展，化石能源消耗严重，可再生能源的利用受到广泛的关注，因而分布式并网发电系统也得到快速发展。分布式并网发电系统正常并网运行，需要时刻检测电网电压的相位、频率信息[1]。然而当电网电压出现电压幅值跌落、相位跳变、频率跳变时，需要锁相环具有较强的适应性和动态性，为控制系统提供实时准确的电网信息[2]。

目前，国内外有很多关于锁相环的方法。文献[3]采用了延迟周期法(Delay Signal Cancellation，DSC)锁相环技术。文献[4]提出了级联 DSC 型锁相环，理论上能够较好地滤除任意次数的谐波和负序分量，但是在延迟的时间段内，无法正常工作。文献[5-6]提出了基于双同步旋转坐标系对正负序分量解耦的方法，但在电网含有谐波时需加入滤波器，会导致系统动态性能降低。文献[7]提出了对电网电压矢量采取高阶微分的方式解耦正负序分量，动态性有所提高，但是会引入高频的强扰动。文献[8-11]采用了不同的信号滤波器(低通、带通、陷波滤波器及自适应滤波器)消除谐波干扰的锁相环，这种做法在处理电网瞬变的情况时，反应速度较慢，并且对

基金项目：国家自然科学基金项目(51377167)

频率敏感，会造成信号延迟。文献[12]中使用了基于相序解耦的锁相环，主要是使用谐振控制器消除谐波和负序分量，而仅通过谐振控制器并不能完全消除谐波干扰。文献[13]提出了二阶广义积分(Second Order Generalized Integrator，SOGI)型锁相环技术，通过 90°的相角偏移生成两相正交信号，虽然能够抑制一定的谐波和负序分量，但是对频率敏感，其准确性也需提高。文献[14]结合坐标变换，通过相角已锁定的性质进行逆向思考简化控制算法，减少 DSP 的运算量。文献[15]提出了自适应锁相环，主要是减小初始相位角对锁相环输出频率的影响，增强了锁相的稳定性，但这种结构的锁相环动态性仍需提高。

本文采用级联 DSC 与正序谐振控制器(Positive Sequence Decoupled Resonant, PSDR)协同滤波，分离提取电压的基波正序分量。其次通过阀值开关对不同的电网故障进行判断区分，选择相位环或者幅值自适应环对相应的故障追踪控制。本文提出的新型锁相环能够有效地提升系统的动态响应速度和稳定性，并通过仿真得到验证。

1 传统锁相环技术

1.1 三相锁相环的基本原理

传统锁相环是基于瞬时无功功率的锁相方式[1]，将电网的三相矢量电压 u_a、u_b、u_c 经过 Clark 变换得到 u_α、u_β，然后将两相静止坐标系下的交流量经过 Park 变换得到 u_d、u_q，最后用无功电压分量 u_q 与目标值零做差值，得到的误差值经过 PI 调节器将误差信号反馈到角频率 ω_*上，再经过积分环节输出锁相环的估计跟踪相位角 θ_1 和跟踪频率值 f_1。锁相环完全锁定电网电压的相位和频率时，即 $\theta_1=\theta$，$f_1=f$(θ 和 f 为电网实际的相位及频率)，则无功电压分量 $u_q=0$，锁相环一直输出准确、稳定的相位、频率信息。当 $\theta_1\neq\theta$ 时，$u_q\neq0$，则通过 PI 调节器形成闭环负反馈，调节输出相角 θ_1 的大小，使电压 $u_q=0$，最终达到锁定的目的。其实是通过调节角频率 ω_* 的快慢来追踪电网相位、频率信息。三相锁相环的原理如图 1 所示。图中，ω_0 为电网电压角频率。

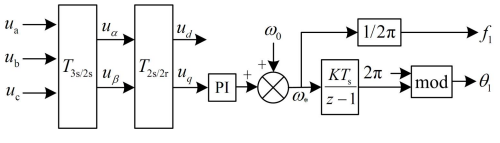


图 1 三相锁相环原理框图

Fig. 1 Block diagram of three-phase SPLL

1.2 级联 DSC 原理

锁相环系统的动态性和稳定性与其工作的电网环境有关。当电网出现电压跌落时普遍含有大量的谐波成份，如果不消除谐波扰动，将会严重影响锁相环的准确性、动态性和稳定性。

电网出现故障或者是在受到非线性负载扰动影响时，可以将电网的三相矢量电压通过谐波、正序、负序和零序分量组合的形式来表示。

$$u_{abc}=\begin{pmatrix}u_a\\u_b\\u_c\end{pmatrix}=\sum_{n=1}^{\infty}(u_{abc}^{+n}+u_{abc}^{-n}+u_{abc}^{0n}) \tag{1}$$

式(1)中：

$$u_{abc}^{+n}=V^{+n}\begin{pmatrix}\cos(n\omega t+\varphi^{+n})\\\cos(n\omega t-\frac{2\pi}{3}+\varphi^{+n})\\\cos(n\omega t+\frac{2\pi}{3}+\varphi^{+n})\end{pmatrix} \tag{2}$$

$$u_{abc}^{-n}=V^{-n}\begin{pmatrix}\cos(-n\omega t+\varphi^{-n})\\\cos(-n\omega t-\frac{2\pi}{3}+\varphi^{-n})\\\cos(-n\omega t+\frac{2\pi}{3}+\varphi^{-n})\end{pmatrix} \tag{3}$$

$$u_{abc}^{0n}=V^{0n}\begin{pmatrix}\cos(n\omega t+\varphi^{0n})\\\cos(n\omega t-\frac{2\pi}{3}+\varphi^{0n})\\\cos(n\omega t+\frac{2\pi}{3}+\varphi^{0n})\end{pmatrix} \tag{4}$$

其中：$+n$、$-n$、$0n$ 分别表示电压矢量的 n 次谐波的正序分量、负序分量及零序分量；φ 为初始相位角。

由于在分布式并网发电系统中变流器输出端需要通过△/Y 型变压器接入电网，零序分量会被抵消，因此在后续的分析中将不考虑零序分量对基波电压的影响，式(1)可以简化为

$$U_{abc}=\sum_{n=1}^{\infty}(u_{abc}^{+n}+u_{abc}^{-n}) \tag{5}$$

将式(5)经过 Clark 变换和 Park 变换之后可得

$$\begin{cases}u_d=\sum_{n=1}^{\infty}[V^{+n}\cos(n\omega t-\omega t+\varphi^{+n}-\varphi_1)+\\\qquad V^{-n}\cos(-n\omega t-\omega t+\varphi^{-n}-\varphi_1)]\\u_q=\sum_{n=1}^{\infty}[V^{+n}\sin(n\omega t-\omega t+\varphi^{+n}-\varphi_1)+\\\qquad V^{-n}\sin(-n\omega t-\omega t+\varphi^{-n}-\varphi_1)]\end{cases} \tag{6}$$

当只考虑基波分量时，采用 1/4 周期延迟法来

滤除基波分量中的负序分量，其工作原理为

$$\begin{cases} u_\alpha(t)=V^+\cos(\omega t+\varphi^+)+V^-\cos(-\omega t+\varphi^-) \\ u_\beta(t)=V^+\sin(\omega t+\varphi^+)+V^-\sin(-\omega t+\varphi^-) \end{cases} \tag{7}$$

$$\begin{cases} u_\alpha(t-\dfrac{T}{4})=V^+\sin(\omega t+\varphi^+)-V^-\sin(-\omega t+\varphi^-) \\ u_\beta(t-\dfrac{T}{4})=-V^+\cos(\omega t+\varphi^+)+V^-\cos(-\omega t+\varphi^-) \end{cases} \tag{8}$$

$$\begin{cases} u_\alpha^+(t)=\dfrac{1}{2}(u_\alpha(t)-u_\beta(t-\dfrac{T}{4}))=V^+\cos(\omega t+\varphi^+) \\ u_\beta^+(t)=\dfrac{1}{2}(u_\alpha(t-\dfrac{T}{4})+u_\beta(t))=V^+\sin(\omega t+\varphi^+) \end{cases} \tag{9}$$

由式(9)知 DSC 能够提取出正序基波分量，同理可以采用相同的方法来滤除式(6)中的其他谐波及负序分量成份。根据式(7)、式(9)可得出结论。

延迟法消除 n 次正序谐波分量需要延迟：$T/2(n-1)$，消除 n 次负序谐波分量需要延迟 $T/2(n+1)$，其中 T 为电网的额定周期。

则式(9)可以扩展为

$$\begin{cases} DSC[u_\alpha^k(t)]=0.5\times(u_\alpha(t)+u_\alpha(t-\dfrac{T}{k})\cos(\dfrac{2\pi}{k}))- \\ \qquad 0.5\times u_\beta(t-\dfrac{T}{k})\sin(\dfrac{2\pi}{k}) \\ DSC[u_\beta^k(t)]=0.5\times(u_\beta(t)+u_\beta(t-\dfrac{T}{k})\cos(\dfrac{2\pi}{k}))+ \\ \qquad 0.5\times u_\alpha(t-\dfrac{T}{k})\sin(\dfrac{2\pi}{k}) \end{cases} \tag{10}$$

式中：当谐波为正序量时，$k=2(n-1)$；当谐波为负序分量时，$k=2(n+1)$。

因此可以通过级联不同的延迟周期来滤除电网中含有的特定的谐波分量。虽然级联延迟法能够消除任意次数的谐波成份，但在实际应用中只需要消除电网中主要的谐波成份，假设电网故障时含有 3 次、5 次、7 次谐波，级联延迟法的工作原理如图 2 所示。

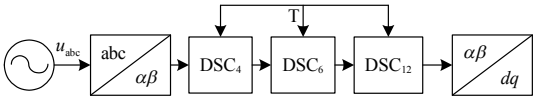


图 2 级联 DSC 控制框图

Fig. 2 Diagram of cascading DSC

通过上述分析，可知级联 DSC 具有优越的滤波能力，但是其仍有不可忽略的缺点。采用级联系统时，系统会出现不可控时段：

$$\sum_{n=1}^{\infty}(\frac{T}{2(n-1)}) \tag{11}$$

如采用 1/4 周期延迟法时，假定 t 时刻电网出现故障，则需要到(t+T/4)时刻才开始正常工作滤波，在t 到(t+T/4)时刻内系统处于无法滤波状态，单独采用级联 DSC 时会出现式(11)中的不可控时段，则可能会引起系统大的扰动，降低锁相环的动态性和稳定性。

2　新型锁相环技术

2.1 级联 DSC 与 PSDR 控制器

鉴于级联 DSC 存在不可控的时段，本文中提出了相序谐振解耦(SDR)与级联 DSC 共同作用来提取电网电压的正序基波分量。

SDR控制器主要应用于并网逆变器的电流内环控制，可以分为正序谐振控制器(PSDR)和负序谐振控制器(NSDR)，在电网电流不平衡时，通过正负序谐振器来控制正序、负序电流环，实现并网。本文则利用 SDR 控制器能够提取基波分量的能力来弥补级联 DSC 处于不可控时段时无法滤波的不足。

理想的相序谐振控制的传递函数为

$$\begin{cases} G^+(\mathrm{s})=\dfrac{K_1}{s-\mathrm{j}\omega_1} \\ G^-(\mathrm{s})=\dfrac{K_1}{s+\mathrm{j}\omega_1} \end{cases} \tag{12}$$

在实际的应用中，为了降低谐振控制器对偏离中心频率的敏感性，引入了非理想谐振控制器，可以表示为

$$\begin{cases} V^+{}_{\alpha\beta(\mathrm{out})}(s+\mathrm{j}\omega_1)=V_{\alpha\beta(\mathrm{in})}(s+\mathrm{j}\omega_1)\dfrac{K_1\omega_2}{(s+\omega_2)} \\ V^-{}_{\alpha\beta(\mathrm{out})}(s-\mathrm{j}\omega_1)=V_{\alpha\beta(\mathrm{in})}(s-\mathrm{j}\omega_1)\dfrac{K_1\omega_2}{(s+\omega_2)} \end{cases} \tag{13}$$

将式(13)展开后可以得到正、负序非理想谐振控制器的传递函数为

$$\begin{cases} G^+(\mathrm{s})=\dfrac{K_1\omega_2}{s-\mathrm{j}\omega_1+\omega_2} \\ G^-(\mathrm{s})=\dfrac{K_1}{s+\mathrm{j}\omega_1+\omega_2} \end{cases} \tag{14}$$

式(12)~式(14)中：K_1 为增益系数；ω_1 为谐振中心角频率；ω_2 为截止角频率。

根据式(14)得到正、负序谐振器的幅频、相频特性，如图 3 所示。

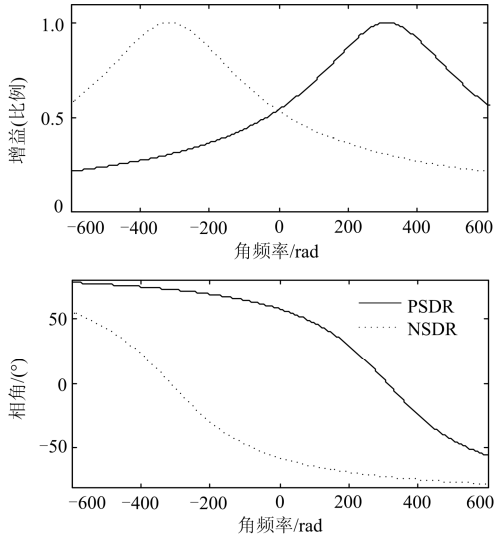


图 3 PSDR、NSDR 的幅频、相频特性

Fig. 3 P/NSDR controller plots in frequency domain

图 3 中：PSDR 的谐振中心角频率 ω_1=314 rad/s，K_1=1，截止角频率 ω_2=200 rad/s。可以看出在角频率为 314 rad/s 处，增益比例为 1，相角偏移为 0°，当角频率大于或小于 ω_1 时，增益比例均小于 1，相角产生偏移，并且角频率偏离谐振中心频率越大，幅值衰减越明显，相角偏移越严重。NSDR 的谐振中心频率 ω_1=−314 rad/s，K_1=1，截止角频率 ω_2=−200 rad/s，其幅相特性与 PSDR 相似。由图 3 可以说明 PSDR 控制器能够有效地从谐波中提取正序基波分量。

由式(14)得到非理想正序谐振控制器的控制原理图如图 4 所示。

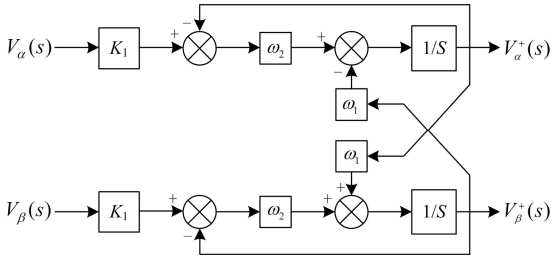


图 4 PSDR 控制器结构框图

Fig. 4 Structure diagram of PSDR controller

根据正序谐振控制器的幅相特性，对级联 DSC 进行优化，采用级联 DSC 与 PSDR 协同控制可以减缓延迟法在不可控时段的引起的锁相环系统抖动。优化后的控制框图见图 5。

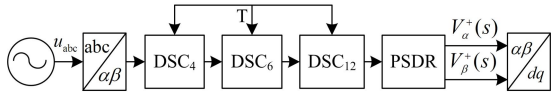


图 5 级联 DSC 与 PSDR 协同控制框图

Fig. 5 Coordinated control method of cascading DSC and PSDR

2.2 阀值开关与双环控制

传统锁相环的主要思路是将得到的相位偏差值反馈到跟踪角频率上，然后调节锁相环中跟踪角速度的快慢来追踪锁定电网的实际相位和频率。

但是此结构存在问题：无论是在相位跳变、幅值跌落、频率变化时都会引起锁相环输出频率的抖动。对不同电网故障用同一种方法来处理显得不够合理，这虽然简化了系统控制方式，但是会引起不必要的频率扰动，并且降低了系统的动态性能。

本文根据上述不足之处提出了一种阀值开关技术，可以根据不同的电网故障状态，选择对应的闭环控制结构。对不同的电网状况进行区分处理，能够减少系统达到稳定的时间，降低故障信号对输出频率的扰动。

阀值开关技术的工作原理是根据 $u_d(t)$、$u_q(t)$在一个采样周期前后的函数关系，将得到的函数值 e 与阀值 m(m 为常数)进行比较来判断闭环选用对应的控制结构，计算方法如式(15)。

$$\begin{cases} u_d(t) = V\cos((\omega-\omega^*)t+\varphi-\varphi^*) \\ u_q(t) = V\sin((\omega-\omega^*)t+\varphi-\varphi^*) \end{cases} \tag{15}$$

则经过一个采样周期 T_s 之后，由式(15)得到式(16)。

$$\begin{cases} u_d(t+T_s) = V_1\cos((\omega_1-\omega^*)(t+T_s)+\varphi_1-\varphi^*) \\ u_q(t+T_s) = V_1\sin((\omega_1-\omega^*)(t+T_s)+\varphi_1-\varphi^*) \end{cases} \tag{16}$$

令 $e=u_d(t+T_s)\times u_q(t)-u_d(t)\times u_q(t+T_s)$，在电网处于稳态时，即 $\omega_1=\omega=\omega^*$，$\varphi_1=\varphi=\varphi^*$，$V_1=V$ 时，则可得

$$e = u_d(t+T_s)\times u_q(t)-u_d(t)\times u_q(t+T_s)=0 \tag{17}$$

当电网处于暂态状态下，其工况条件可以简单的划分如下。

① 在 t 时刻电网电压的相位角跳变 $\Delta\varphi$，则：

$$e_{\Delta\varphi} = -V^2\sin(\Delta\varphi) \tag{18}$$

② 在 t 时刻电网电压的相位角跳变 $\Delta\omega$，则：

$$e_{\Delta\omega} = -V^2\sin(\Delta\omega\times T_s) \tag{19}$$

③ 在 t 时刻电网电压的幅值跳变 ΔV，则：

$$e_{\Delta V} = -V\times(V+\Delta V)\sin(\Delta\varphi) \tag{20}$$

通过对称分量法进行理论推导知三相电网电压幅值出现变化时，不会导致相位角跳变，即 $\Delta\varphi$=0，式(20)可以简化为

$$e_{\Delta V} = 0 \tag{21}$$

式中：T_s 为系统的采样周期，取值为 $4n$×50 Hz，n 为正整数；本文中取 T_s=1/8.6 kHz。

由式(19)、式(20)对比可知，当 $\Delta\varphi$=1° 时，若使 $\Delta\varphi=\Delta\omega\times T_s$，则需使 $\Delta\omega\approx$150 rad/s，即在实际电

网故障时，$e_{\Delta\omega}$的数值会远小于$e_{\Delta\varphi}$的值，并且幅值变化时函数 $e_{\Delta V}$=0，因此可以通过一个采样周期 T_s 前后的函数关系值 e 的大小来判断系统的故障状态。

阀值开关的思路是利用式(18)、式(20)，通过设定一个阀值 m，比较函数关系值 e 与阀值 m 的大小来对闭环控制进行结构的转换。

当 $e>m$ 时，阀值开关判断故障为相位跳变，单独采用相位环对其进行控制。相位环结构如图 6。

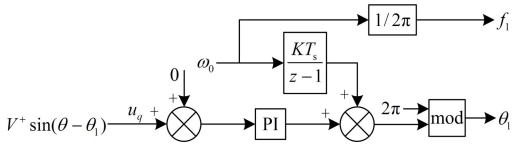


图 6 相位环控制框图

Fig. 6 Block diagram of phase loop controller

当 $e<m$ 时，阀值开关判断为幅值或者频率变化，均采用幅值自适应结构对其进行控制。因为 $e_{\Delta\omega}$ 和 $e_{\Delta V}$ 的数值很接近，对电网电压的幅值变化与频率变化无法区分。如果应对幅值、频率故障时仍使用传统调节角速度的控制方法，会出现幅值波动引起的输出频率波动的现象，并且幅值变化越明显，引起的频率波动就越强烈。

针对这一问题，引入了幅值自适应结构，其控制结构如图 7 所示。

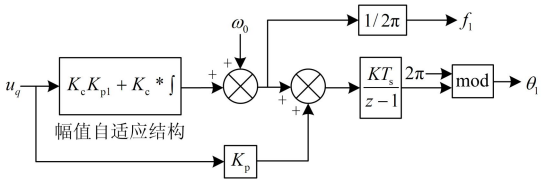


图 7 幅值自适应环控制框图

Fig. 7 Block diagram of self-adaptive amplitude loop controller

图 7 中幅值自适应结构的原理是电网电压幅值变化越大，经过此结构输出的误差信号就会越小，根据此原理来削弱幅值变化对输出频率的影响。

具体做法：t 时刻 dq 坐标轴下的电压为 $u_d(t)$、$u_q(t)$，$t+T_s$ 时刻的电压值为 $u_d(t+T_s)$、$u_q(t+T_s)$，令

$$V_1^2=(u_d(t))^2+(u_q(t))^2 \tag{22}$$

$$V_2^2=(u_d(t+T_s))^2+(u_q(t+T_s))^2 \tag{23}$$

$$M=\left|V_1^2-V_2^2\right| \tag{24}$$

电网处于稳态时 M=0，当电压幅值发生变化，且变化范围越大，差值 M 的数值就越大。其中 K_c=1/(1+g×M)，g 为常数，K_{p1} 为比例增益。

2.3 优化后的锁相环系统

传统级联 DSC 锁相环的控制原理如图 8(a)所示。本文针对传统级联 DSC 锁相的两个方面进行优化和改进。

(1) 对滤波环节进行优化，采取级联 DSC 与 PSDR 控制器协同控制来提取正序基波分量，弥补了级联 DSC 在延迟时间段内无法正常工作的不足。

(2) 本文通过阀值开关对不同的电网故障进行变换闭环控制结构，使系统在出现：① 相位跳变时，采用相位环(只调节相位角，不调节角频率)结构进行闭环跟踪；② 幅值、频率跳变时采用幅值自适应结构(削弱幅值变化对输出频率的影响)。

综合上述两个方面的改进优化，可以得到改进后的锁相环模型，如图 8(b)所示。

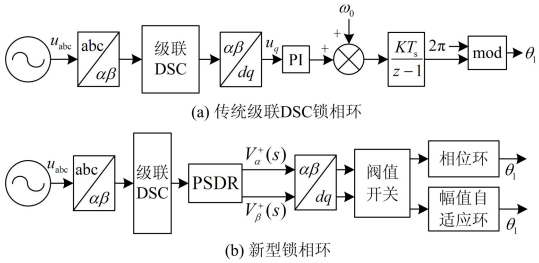


图 8 级联 DSC 锁相环与新型锁相环

Fig. 8 Traditional based on cascading DSC and a novel SPLL

3 仿真研究

本文在电网电压含有 10%的 3 次谐波及 5%的 5 次谐波的条件下使三相电压分别发生幅值跌落，相位跳变，频率跳变，对提出的控制结构进行仿真研究。其中仿真参数如表 1。

表 1 仿真实验参数

Table 1 Parameters of simulation

参数	数值
u_a、u_b、u_c幅值/V	563
电网频率 f/Hz	50
K_p(相位环)	0.32
K_i(相位环)	0.001 9
K_{p1}(幅值自适应环)	0.058
K_{i1}(幅值自适应环)	27
K_p(幅值自适应环)	1.762
K_i(幅值自适应环)	0
m(幅值自适应环)	0.5
g(幅值自适应环)	50

3.1 电网电压幅值跌落

0.1 s 时三相电压 u_{abc} 幅值跌落 60%，并在此时注入 10%的 3 次谐波和 5%的 5 次谐波成份，仿真条件如图 9(a)所示。由图 9 可知：传统锁相环输出频率

出现大幅抖动，抖动范围在 45~56 Hz 之间，锁相环输出相位和频率在 20 ms 左右才逐步达到稳定；本文提出的新型锁相环在幅值跳变时，阀值开关选取幅值自适应结构，有效减缓了频率抖动，抖动幅度缩小为 49~51 Hz，并且相位和频率能够在 15 ms 内达到稳定。较传统锁相环，新型锁相环体现出良好的动态性，并且具有输出频率相对稳定的特点。

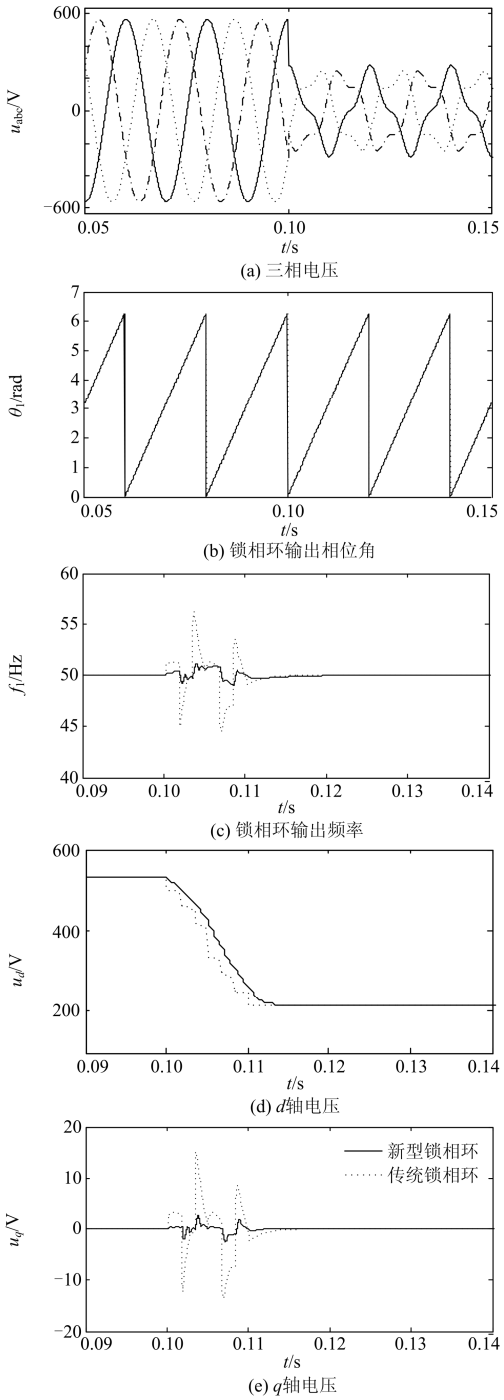


图 9 电网电压幅值跌落

Fig. 9 Amplitude drop of three phase voltage

3.2 电网电压相位跳变

0.1 s 时三相电压相位均向前跳变 30°，同时刻向电压注入 10%的 3 次谐波和 5%的 5 次谐波成份，仿真条件如图 10(a)所示。由图 10 可知：传统锁相环在相位跳变时输出频率产生巨大抖动，最高可达 65 Hz，严重偏离实际电网频率，且输出相位和频率

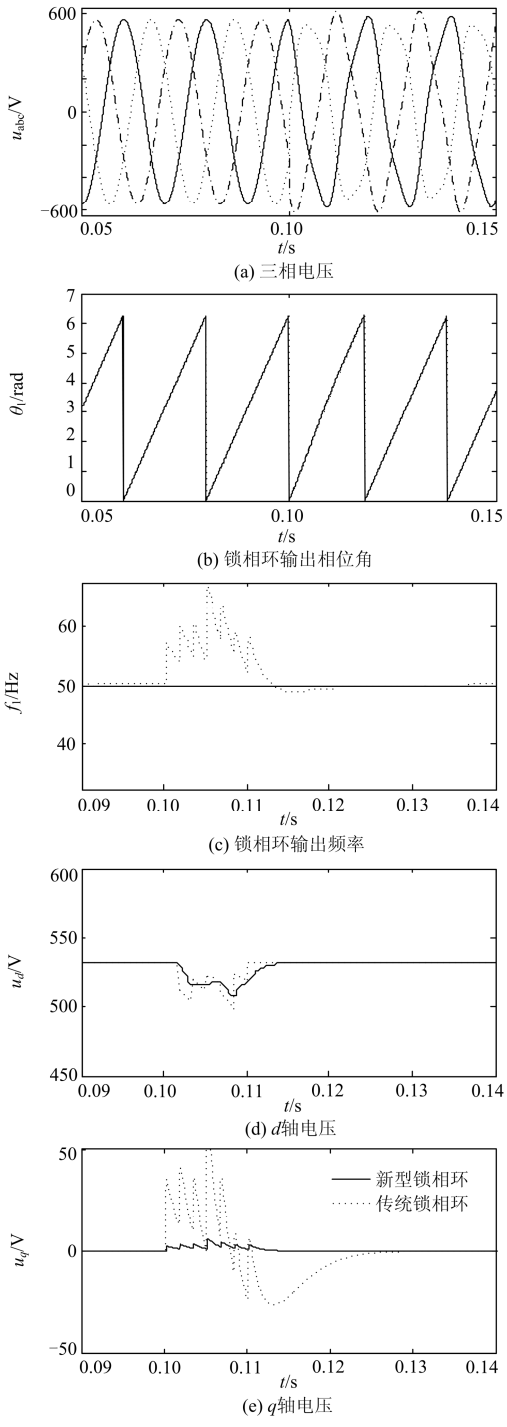


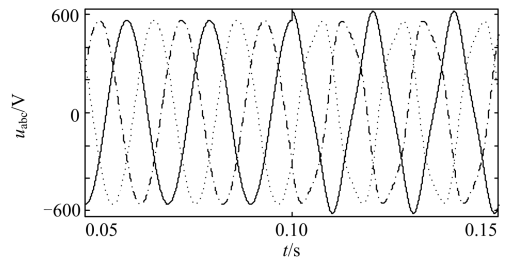
图 10 电网电压相位跳变

Fig. 10 Phase jump of three phase voltage

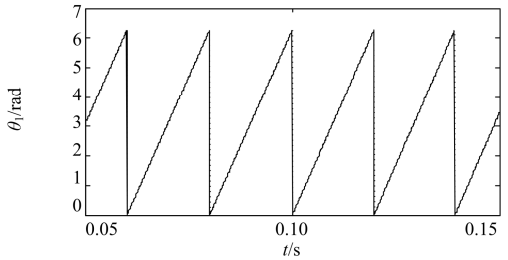
在故障后 28 ms 才逐步达到稳定；本文提出的锁相环在相位跳变时，阀值开关选择相位环控制，输出频率一直保持 50 Hz，并且输出相位能够在 15~16 ms 内达到稳定。相比于传统锁相环，新型锁相环在相位跳变时保持输出频率恒定，提高了系统的稳定性，直接通过调节初始相角锁定相位，提高了系统的动态性。

3.3 电网电压频率跳变

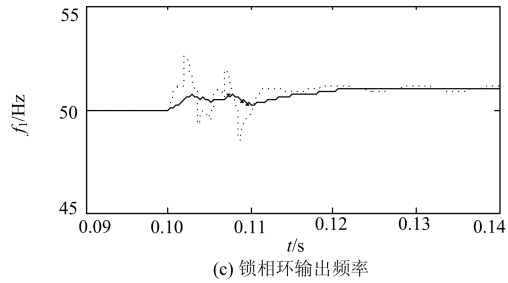
0.1 s 时三相电压频率由 50 Hz 跳变为 51 Hz，同时刻向电压中注入 10%的 3 次谐波和 5%的 5 次谐波成份，仿真条件如图 11(a)所示。由图 11 可知：传统锁相环输出频率在 48 Hz 到 53 Hz 之间抖动，并且输出相位和频率在故障后 20 ms 仍未完全趋于稳定；新型锁相环在频率跳变时，阀值开关选取幅值自适应环控制，输出频率从 50 Hz 逐步上升至 51 Hz，未出现大幅度的频率波动，并且锁相环输出相位和频率在 20 ms 内达到稳定。仿真结果表明：幅值自适应结构不仅能够削弱电网电压幅值变化对锁相环输出频率的影响，并且在电网频率突变时，此结构不会降低锁相环对电网频率和相角的追踪的动态性。



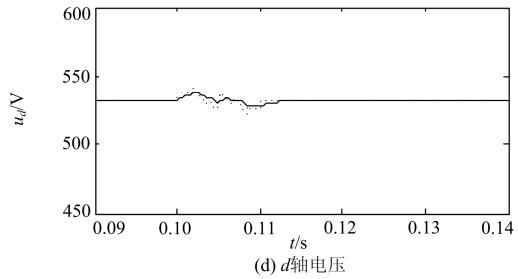
(a) 三相电压



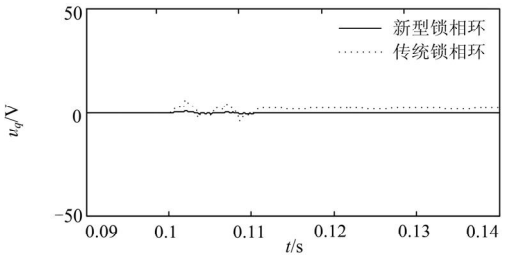
(b) 锁相环输出相位角



(c) 锁相环输出频率



(d) d轴电压



(e) q轴电压

图 11 电网电压频率跳变

Fig. 11 Frequency jump of three phase voltage

4 结论

本文采用PSDR控制器与级联DSC协同控制的方法来提取正序电压的基波分量，弥补了级联 DSC 在延迟时段时的不足；并且提出了阀值开关技术，针对不同的电网故障，进行判定区分，然后根据判断结果采取相位环或者幅值自适应环进行锁相控制。仿真实验结果表明，在不同的工况下，新提出的锁相环都能够快速的响应达到稳定，并且电网故障对锁相环输出频率的影响很小。新的锁相环表现出良好的动态性和稳定性。

参考文献

[1] 霍现旭, 胡书举, 许洪华. 电网不平衡下基于自适应观测器的锁相环研究[J]. 电力系统保护与控制, 2013, 41(15): 120-125.
HUO Xianxu, HU Shuju, XU Honghua. Phase-locked loop algorithm based on adaptive observer under unbalanced grid voltage condition[J]. Power System Protection and Control, 2013, 41(15): 120-125.

[2] 张治俊, 李辉, 张煦, 等. 基于单/双同步坐标系的软件锁相环建模和仿真[J]. 电力系统保护与控制, 2011, 39(11): 138-144.
ZHANG Zhijun, LI Hui, ZHANG Xu, et al. Simulation and modelling of software phase-locked loop based on single/double synchronous coordinate system[J]. Power System Protection and Control, 2011, 39(11): 138-144.

[3] SVENSSON J, BONGIORNO M, SANNINO A. Practical implementation of delayed cancellation method for phase sequence separation[J]. IEEE Transactions on Power Delivery, 2007, 22(1): 18-26.

[4] 陈明亮, 肖飞, 刘勇, 等. 一种正负序分离锁相环及其在并网型风力发电系统中的应用[J]. 电工技术学报, 2013, 28(8): 181-186.
CHEN Mingliang, XIAO Fei, LIU Yong, et al. A positive and negative-sequence detection PLL and its application in wind power generation system[J]. Transactions of China Electrotechnical Society, 2013, 28(8): 181-186.

[5] 王颢雄, 马伟明, 肖飞, 等. 双 dq 变换软件锁相环的数学模型研究[J]. 电工技术学报, 2011, 26(7): 237-241.
WANG Haoxiong, MA Weiming, XIAO Fei, et al. Study of model of software phase locked-loop based on dual-dq synchronous transform[J]. Transactions of China Electrotechnical Society, 2011, 26(7): 237-241.

[6] 辛业春, 李国庆, 王尧, 等. 基于双 dq 坐标变换的三相电压锁相环的研究[J]. 电力系统保护与控制, 2014, 42(10): 114-118.
XIN Yechun, LI Guoqing, WANG Yao, et al. Study of three-phase voltage phase locked loop based on double dq transformation synchronous reference frame[J]. Power System Protection and Control, 2014, 42(10): 114-118.

[7] BRENNA M, LZLAZAROIU G, SUPERTI-FURGA G, et al. Bidirectional front end converter for DG with disturbance insensitivity an islanding detection capability[J]. IEEE Transactions on Power Delivery, 2008, 23(2): 907-914.

[8] SACCOMANDO G, SVENSSON J. Transient operation of grid-connected voltage source converter under unbalanced voltage conditions[C] // Proc 36th IAS Annu. Meeting IEEE Ind, 2001, 4: 2419-2424.

[9] FREIJEDO F, DOVAL-GANDOY J, LOPEZ O, et al. A generic open-loop algorithm for three-phase grid voltage/current synchronization with particular reference to phase, frequency and amplitude estimation[J]. IEEE Transactions on Power Delivery, 2009, 24(1): 94-107.

[10] TIMBUS A, TEODORESCU R, BLAABJERG F, et al. Synchronization methods for three phase distributed power generation systems[C] // Proc IEEE 36th Power Electron Specialists Conf (PESC), June, 2005: 2474-2481.

[11] YAZDANI D, BAKHSHAI A, JIAN P. A three-phase adaptive notch filter-based approach to harmonic reactive current extraction and harmonic decomposition[J]. IEEE Transactions on Power Electronics, 2010, 25(4): 914-923.

[12] 黄建明, 吴春华, 许富强. 基于相序解耦谐振控制器的基波正序电压相位检测方法[J]. 电网技术, 2013, 37(3): 667-672.
HUANG Jianming, WU Chunhua, XU Fuqiang. Phase detection of fundamental positive sequence voltage based on sequence-decoupled resonant controller[J]. Power System Technology, 2013, 37(3): 667-672.

[13] RODRIGUEZ P, TEODORESCU R, CANDELA I. New positive-sequence voltage detector for grid-synchronization of power converters under faulty grid conditions[C] // Power Electronics Specialists Conference, 37th IEEE, 2006: 1-7.

[14] 赵瑞杰, 田素立, 代兴华, 等. 一种利于 DSP 实现的改进型电网电压软锁相环的研究[J]. 电力系统保护与控制, 2013, 41(15): 135-141.
ZHAO Ruijie, TIAN Suli, DAI Xinghua, et al. Research of an improved soft phase-locked loop for grid voltage which is easier to implement on the DSP[J]. Power System Protection and Control, 2013, 41(15): 135-141.

[15] GHARTEMANI M K, KHAJEHODDIN S A. Problems of startup and phase jumps in PLL systems[J]. IEEE Transactions on Power Electronics, 2012, 27(4): 1830-1838.

收稿日期：2014-02-10； 修回日期：2014-05-26

作者简介：

陈东明(1990-)，男，硕士研究生，研究方向为风电变流器技术；E-mail: smxcdm@163.com

陈明亮(1978-)，男，博士，副研究员，研究方向为风电变流器技术。

(编辑 姜新丽)