

基于 IEC61850-9-2 的电子式互感器合并单元的研制

赵应兵, 周水斌, 马朝阳

(许继电气技术中心, 河南 许昌 461000)

摘要: 介绍了一种电子式互感器合并单元, 该合并单元采用 FPGA+DSP 的硬件架构。该合并单元利用 FPGA 的实时性能, 保证接收互感器数据以及同步脉冲的实时性; 利用 DSP 的数据计算能力, 采用抛物线插值算法, 同步各互感器的采样数据。合并单元输出采样数据包目前支持 IEC60044-8、IEC 61850-9-1、IEC61850-9-2 等标准。IEC60044-8 标准的接口为串口, 有通信方式落后, 通信效率低等缺点; IEC 61850-9-1 标准接口为以太网, 合并单元与智能设备间采用点对点通信方式, 其跨间隔通讯效率低; 本合并单元采用 IEC61850-9-2 标准, 采样数据包支持网络传输模式。

关键词: 电子互感器; 合并单元; IEC61850; 同步技术

Research and manufacture of merging unit based on IEC 61850-9-2

ZHAO Ying-bing, ZHOU Shui-bin, MA Zhao-yang

(XJ Electric Technology Center, Xuchang 461000, China)

Abstract: This paper presents a merging unit of electronic transformer, which uses FPGA + DSP hardware architecture. The merging unit uses real-time performance of FPGA to ensure that transformer data and synchronization pulse are received real-timely. It uses DSP data computational capacity and parabolic interpolation algorithm for synchronous sampling data on each current transformer. Merging unit output sampled data packets currently supports IEC60044-8, IEC 61850-9-1, and IEC61850-9-2 standards. As IEC60044-8 standard interface is serial, there are defects of backward communication and low rate. IEC 61850-9-1 standard interface is Ethernet, merging unit and intelligent device use point to point communication between them, so cross-interval of communication efficiency is low. This proposed merging unit adopts IEC61850-9-2 standard, sampled data packets support the network transmission mode.

Key words: electrical transformers; merging unit; IEC 61850; synchronization

中图分类号: TM45 文献标识码: A 文章编号: 1674-3415(2010)06-0104-03

0 引言

随着电力系统传输容量的增加, 运行电压等级越来越高, 传统的电磁式电流电压互感器暴露出如绝缘要求高、磁饱和、铁磁谐振、动态范围小以及频带窄等一系列缺点。于是, 旨在解决超高压绝缘、磁饱和等问题的电子式电流、电压互感器应运而生。近几年来, 电子式电流、电压互感器研究发展迅速, 基于光学和 Rogowski 空心线圈的电流互感器已进入实用阶段。

电子互感器具有体积小、重量轻、频带响应宽、无饱和等诸多优点, 但由于其输出信号一般是低功率的模拟信号, 传输距离短, 必须就地数字化, 并通过光纤传输。

合并单元是针对数字化输出的电子式互感器而定义的, 其主要功能是同步采集三相电流和电压信

息, 并按照一定的格式汇总输出给二次保控制设备。为满足 IEC 61850 标准对变电站自动化系统及智能设备要求的互操作性、实时性和稳定性要求, 将 32 位高速 DSP 处理器和 FPGA 现场可编程器件引入合并单元。以 DSP 为核心的数字信号处理系统, 具有接口和编程方便、稳定性和可重复性好、精度高以及集成方便等特点。

1 合并单元总体方案

IEC60044-7/8 中定义了新的物理模型—合并单元, 合并单元用以对来自电子互感器二次转换器(也称采集器)的电流和/或电压数据进行时间相关组合的物理单元^[1-2]。合并单元通常接入一个间隔的电压、电流互感器数据(接线示意图如图 1)经过一定的处理, 按指定的帧格式输出到过程层网络或间隔层智能设备。

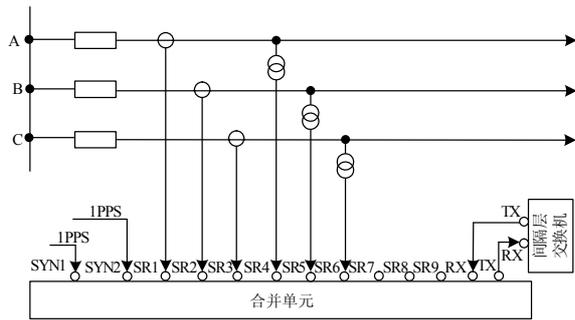


图 1 遵循 IEC61850-9-2 的合并单元应用示例

Fig.1 Application of merging unit based on IEC 61850-9-2

目前合并单元输出报文格式遵循 IEC60044-7/8、IEC61850-9-1、IEC61850-9-2 标准等几种方案。遵循 IEC60044-7/8 的合并单元采用 FT3 格式编码, 其存在通信方式落后, 通信速率低等缺点; 遵循 IEC61850-9-1 标准的合并单元输出接口为以太网, 与智能设备间采用点对点通信方式, 通信速率高, 可达 100 M, 但跨间隔通讯效率低, 是目前各厂主要采用的通信方式; 遵循 IEC61850-9-2 标准的合并单元输出接口也为以太网, 通信速率高, 采样值传输网络通讯模式, 是数字化变电站发展的方向, 具有通信灵活, 通信可靠并可方便实现分布式保护等优点, 本文介绍的合并单元遵循 IEC61850-9-2 标准, 接线如图 1 所示。

图 1 中, SYN1、SYN2 为秒脉冲输入; SR1~SR9 为 9 个采集器输入; RX、TX 为光纤以太网输出。

根据 IEC61850-9-2 规约, 过程层通信总线可以采用不同的组网方式, 主要取决于数据流要求、可靠性要求或者安装过程中的实用性。

该合并单元工程实际应用时, 采用的是这样一种总线结构: 每个间隔有其自身的总线段(间隔交换机), 为了允许保护和控制设备获得来自其他总线段的数据, 装设一个独立的全站范围的总线(主干网交换机), 该总线与各个间隔的总线段连接, 以传输所要求的数据流。

合并单元输出遵循 IEC61850-9-2 标准的报文, 与开关量变位等 GOOSE 信息同时接入间隔层的间隔交换机; 主干网使用含 VLAN 功能的主干网交换机; 配合 VLAN 技术, 该方案能较好地控制网络数据流量, 降低网络传输的离散时间。

2 合并单元硬件设计

自 1980 年以来, DSP 芯片得到了突飞猛进的发展, DSP 芯片的应用越来越广泛, 并逐渐成为电子产品更新换代的决定因素。本合并单元采用高速 DSP 处理器, 工作主频可达 600 MHz 以上。

随着大规模可编程器件的发展, 门阵列逻辑电路在数字系统设计中得到广泛的应用, 从 GAL、CPLD 到目前的 FPGA (现场可编程门阵列), 容量和功能以及可靠性都得到很大的发展。FPGA 的结构灵活, 其逻辑单元、可编程内部连线和 I/O 单元都可以由用户编程, 可以实现任何逻辑功能, 满足各种设计需求。其速度快, 功耗低, 通用性强, 特别适用于复杂系统的设计。使用 FPGA 还可以实现动态配置、在线系统重构(可以在系统运行的不同时刻, 按需要改变电路的功能, 使系统具备多种空间或时间相关的任务)及硬件软化、软件硬化等功能。

采用 FPGA+DSP 的硬件方案, 能大大提高合并单元的数据计算、处理能力, 同时可缩短产品的开发周期, 系统的维护和扩展更为方便。

合并单元硬件部分由两块组成: 一块是电源板, 双电源输入, 如一组电源输入失败, 自动切换至另一组电源输入, 提高可靠性; 另一块是核心 CPU 板, 包括高速 DSP、SDRAM 存储器、FLASH 存储器、10 M/100 M 以太网接口、USB 调试口、光纤输入口等部份。硬件部分框图如图 2 所示。

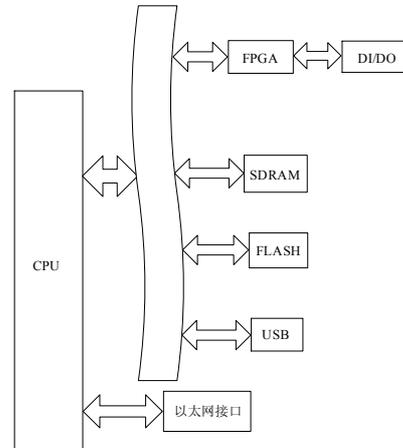


图 2 合并单元部分硬件框图

Fig.2 Framework of merging unit's hardware

3 合并单元的功能模块

合并单元在处理采样值通信中具有四个重要特点: 多任务并行处理, 高可靠性和强实时性, 通信流量大, 通信速度快^[3]。合并单元需要接收多路采集器数据, 并要检验数据的正确性; 同时要将采集器输入的电流、电压信息经同步处理后及时发送给保护、测控等间隔层装置; 同时设备还应具有强抗干扰能力, 以使设备满足在相对恶劣的过程层环境

长期工作的要求。

针对上述要求，合并单元包括以下四个功能模块：采集器数据接收和处理模块、同步模块、配置数据处理模块、通信模块。

3.1 数据采集处理模块

合并单元可以通过 9 个光纤接收器接收 9 台互感器输出的电流、电压数据，最多 18 路通道。数据处理模块对输入数据的状态字判别通道的有效性。由于设备所处的环境存在严重的电磁、噪声等干扰，使得信号的可靠传输存在很大问题，故采集器与合并单元通过光纤连接，具有接线简单抗干扰能力强等特点。同时处理模块可跟据采样序号判别通道是否断线，以及循环冗余校验码（CRC）对各路采集器数据进行校验。由于采用 FPGA 现场可编程门阵列，各通道数据可并行接收，组帧后再交由 CPU 处理，保证实时性。

3.2 同步模块

合并单元一般接收一个间隔的所有电流、电压通道数据。合并单元的同步包括两方面内容：①采集器间的同步，即本间隔电流电压数据的同步；②合并单元间的同步，即不同间隔电流电压数据的同步。

采集器间的同步采用合并器重采样方式同步。采集器按设定的频率进行采样，经固定延时后发送至合并单元；合并单元使用 FPGA 硬件逻辑进行采集器规约解析，并附加上 FPGA 的运行频率计数值。重采样算法使用同源的 FPGA 时钟对采集器数据进行插值运算。重采样算法采用抛物线插值算法，具有很高的精确度，当采集器采样率为每周波 160 点时，对于基波的误差小于 3.1×10^{-5} ，满足电力系统对数据精度的要求。

合并单元间的同步通过接收 GPS 秒脉冲信号同步。双对时脉冲输入，互为备用，自动切换。时钟频率为 1 Hz（秒脉冲），同步时刻为信号上升沿，触发光功率为最大功率的 50%，脉冲发送器在有 GPS 信号时脉冲持续期 $t_h > 10 \mu s$ ，脉冲间隙 $t_i > 500 ms$ 。如图 3 所示。

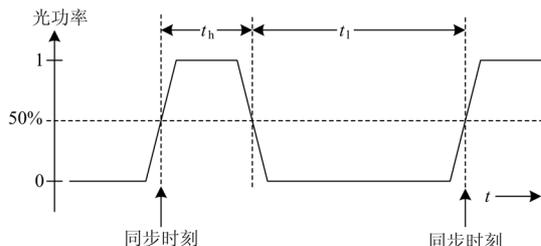


图 3 对时秒脉冲波形图

Fig.3 PPS signal waveform

合并单元首先根据固定延时修正各采集器输入数据采样时标，采样时标归算到各采集器的实际采样时刻。再根据接收的秒脉冲确定重采样时刻，秒脉冲到时刻采样计数为 0，再根据采样率要求等间隔重采样，同时采样计数递增，到下一个秒脉冲重采样时刻再翻转到 0，不同合并单元即不同间隔通道的采样计数相同即为同一时刻数据。

变电站采用同一套 GPS 对时系统，各装置具有统一的时间源，合并单元对 GPS 信号的延时不大于 $1 \mu s$ ，经合并单元同步处理后，不同通道间的数据同步误差不大于 $4 \mu s$ ，同步效果好。

3.3 配置数据处理模块

IEC61850-6标准规定了描述和通信有关的智能电子设备IED配置和IED参数、通信系统配置、开关场及它们之间关系的文件格式。该文件的描述方法使得文件中的数据能够在不同厂家的智能电子设备工程工具和系统工程工具间以兼容的方式进行交换^[4]。

为与IEC 61850-6部分一致并保证互操作性，在工程应用阶段采样值的数据集将采用XML语言进行描述。合并单元能够通过特定的软件载入XML配置文件，根据配置文件配置采集器的ID、通道、固定延时及合并器输出数据的APPID、VLAN、ASDU数目、优先集及映射的通道等。

3.4 通信模块

IEC 61850 的 9-1 方式和 9-2 方式都实现了过程层到间隔层采样值的数字化传输，9-1 方式主要从配合采集器/合并器实现电子互感器数字化输出的角度定义，数据格式固定，信息容量固定，可以实现大部分基本的采样值传送服务；9-2 方式是一种更加符合网络化数据传送发展方向的采样值传送服务，它可以灵活定义数据集，读写控制块等，便于实现灵活的数据定义和数据组合，对于网络化的业务功能也能很方便地实现，也可以实现非常规的采样值传送服务，如温度等。

本合并单元输出遵循 IEC 61850-9-2 标准，一个光纤以太网口，复用 一个 RJ45 电气以太网口。合并单元输出 IEC61850-9-2，与 GOOSE 同时接入间隔层的间隔交换机；主干网使用含 VLAN 功能的主干网交换机，配合 VLAN 技术，该方案能较好地控制网络数据流量，降低网络传输的离散时间。

4 结论

本文介绍的合并单元采用 FPGA+DSP 嵌入式系统，以 32 位高速高性能 DSP 处理器为核心的嵌
(下转第 110 页 continued on page 110)

位机通信、实现设定值上传和下载以及事件记录上传等。

为了保证实时采样和动作及时性，各个中断的中断优先级按如下方式设置：采样中断高于低频减载中断，低频减载中断高于通信中断。

3) 功能子程序。功能子程序模块包括电气测量模块、液晶显示模块和键盘处理模块等。

4 实验结果

本装置经昂立 A430 计算机自动化(继电保护)测试调试系统测试，实验数据如表 1 和表 2 所示。

表 1 频率实验测试数据

Tab.1 Testing data for frequency

频率定值/Hz	45	45.5	46.5	47	47.5	48	49.5	50	50.5	55
实测值/Hz	45	45.51	46.52	47.01	47.49	48	49.5	50.01	50.52	54.98

表 2 滑差实验测试数据

Tab.2 Testing data for frequency change rate

滑差定值(Hz/s)	0.1	0.5	1	4	7	10	11	12	15	20
实测值(Hz/s)	0.1	0.49	1.02	3.98	7.01	10	11	11.99	15.02	20

从表 1 和表 2 可看出，频率测试误差不超过 0.02 Hz，滑差的测试误差不超过 0.02 Hz/s。

5 结论

借助微控制器 MCF52235 的 DMA 定时器单元所具有的输入捕捉功能，将外部信号经波形变换后可测量被测信号的频率及其变化率，在此基础上设计了一个新型的低频减载装置。该装置相对于传统的低频减载装置而言，其数据测量精度更高、低频减载动作更迅速准确，辅以完善的闭锁措施可有效

防止异常情况下装置误动作。

参考文献

[1] 杨冠城. 电力系统自动装置原理 (第四版)[M]. 北京: 中国电力出版社, 2007.
 YANG Guan-cheng. Electric Power System Automechanism Theory(Fourth Edition)[M]. Beijing: China Electric Power Press, 2007.

[2] 陈俊山, 洪兰秀, 郑志远. 电力系统低频减载研究及应用发展[J]. 继电器, 2005, 33(9): 67-69.
 CHEN Jun-shan, HONG Lan-xiu, ZHENG Zhi-yuan. Investigation and Application of Under-frequency Loading Shedding[J]. Relay, 2005, 33 (9): 67-69.

[3] 刘发宽. 嵌入式电压频率控制装置的硬件研究和设计[D]. 长沙: 湖南大学, 2007.
 LIU Fa-kuan. Hardware Research and Design of Embedded Control Device of the Electric Voltage & Frequency[D]. Changsha: Hunan University, 2007.

[4] Freescale Semiconductor. MCF52235 ColdFire® Integrated Microcontroller Reference Manual [EB/OL]. <http://www.freescale.com>.

收稿日期: 2009-04-29; 修回日期: 2009-08-06

作者简介:

唐利军 (1984-), 男, 硕士研究生, 研究方向: 电力系统装置及自动化; E-mail: tanglijun32510@126.com

余楚中 (1962-), 男, 副教授/博士, 主要从事电力系统保护与控制方面的研究工作;

张青 (1984-), 男, 硕士研究生, 研究方向: 数字化变电站。

(上接第 106 页 continued from page 106)

入式系统硬件, 可保证合并元的稳定性、实时性和可扩展性。同时, 该合并单元遵循 IEC61850-9-2 标准, 满足采样值网络化传输的要求。该合并单元先后在河南吴河叠彩变、河南郑州陈庄变及山西晋中范村变等数字化变电站成功运行, 各项技术参数良好, 装置运行稳定, 取得了很好的效果。

参考文献

[1] IEC60044-7, Electrical Voltage Transformers[S].

[2] IEC60044-8, Electrical Current Transformers[S].

[3] 殷志良, 刘万顺, 秦应力, 等. 一种基于 FPGA 技术的电子互感器接口实现新方法[J]. 电力系统自动化, 2004, 28 (14): 97-100, 103.
 YIN Zhi-liang, LIU Wan-shun, QIN Ying-li, et al. A New

FPGA-based Method for Realizing the interface to Electronic Transducer[J]. Automation of Electric Power Systems, 2004, 28 (14) :97-100,103.

[4] IEC 61850-6 Configuration Description Language for Communication in Electrical Substations Related to IEDs[S].

收稿日期: 2009-04-23

作者简介:

赵应兵 (1976-), 男, 工程师, 从事电力系统保护及自动化装置研发工作; E-mail: yingbingzh@xjgc.com

周水斌 (1975-), 男, 硕士, 工程师, 从事变电站自动化系统和控制网络与集成的研究;

马朝阳 (1983-), 男, 助理工程师, 从事电力系统保护及自动化装置研发工作。