IEC61850标准下合并单元的研究

宋 喻[1]，田丽平[2]

（1.江西交通职业技术学院机电工程系，江西 南昌 330013；2.华东交通大学电气与电子工程学院，江西 南昌 330013）

摘要：合并单元是随着电子式电流、电压互感器的产生而出现的，在一定程度上实现了过程层数据的数字化和共享化。文中分析比较了相关国际标准，指出合并单元是实现过程层与间隔层串行通信的重要部分。从分析合并单元的通信映射和信息模型入手，提出了一种基于ARM微处理器的合并单元模型。该模型基于ARM嵌入式硬件平台，采用Linux作为操作系统，利用以太网控制器CS8900A实现ECT/EVT数据的传输，具有工程实用价值。

关键词：IEC61850； 合并单元； 信息模型； ARM微处理器； CS8900A

Research on merging unit based on IEC61850

SONG Yu[1]，TIAN Li-ping[2]

(1.Department of Electrical and Mechanical Engineering,Jiangxi V&T College of Communication，Nanchang 330013，China；
2.School of Electrical and Electronic Engineering，East China Jiaotong University,Nanchang 330013，China)

Abstract: With the application of ECT/EVT , the merging units appear. To some extent，the digitization and sharing of data of the process layer are implemented. Here,with reference to ISO, it points out that merging unit is an important part for the realization of serial communication between process layer and bay layer. Starting from the analysis of communication mapping and information model of merging unit, it also puts forward the merging unit model similar to ARM microprocessor. This model is based on ARM embedded hardware, uses Linux as the operating system and Ethernet controller CS8900A to achieve ECT/EVT data transmission. It has practical engineering value.

Key words: IEC61850； merging unit； information model； ARM microprocessor； CS8900A

中图分类号： TM76 文献标识码：A 文章编号： 1674-3415(2009)24-0146-04

0 引言

随着IEC61850的提出，一次设备的集成化和数字化，间隔层的一些功能下放到过程层去完成，使得过程层的结构日趋复杂，因此，过程层的作用越来越重要。而实现过程层的关键设备是电子式互感器的数字接口，目前采用的是遵循IEC60044-7/8和IEC61850-9两种方案[1,2]。两个标准都规范了电子式互感器数字化输出接口的重要组成部分——合并单元（Merging Unit），如图1所示，其主要功能是同步采集多路（最多12路）ECT/EVT输出的数字信号后并按照规定的格式发送给保护、测控设备[3,4]。这两个标准的主要区别是在传输方式上，标准IEC60044-8规定的数据传输方式——按FT3的帧格式，通过曼彻斯特编码方式进行发送；而标准IEC61850-9提出以太网接入方式，按照ISO/IEC802.3协议规定的帧格式封装，通过TCP/IP协议实现数据的传输[5]。鉴于目前以太网技术的成熟性，本文采用基于以太网这种传输方式来设计合并单元的输出接口。

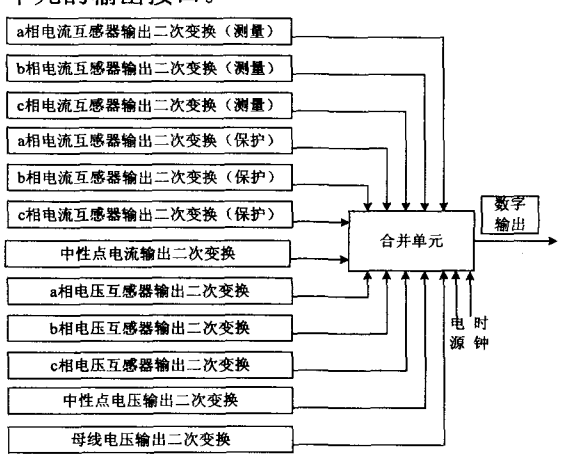

图1 合并单元定义

Fig.1 Definition of merging unit

对于基于IEC61850标准的合并单元的研究目前提出的方案多为基于FPGA/CPLD和DSP相结合

的方案，采用多单片机系统去实现。对于结合嵌入式技术来实现尚只有少许研究，因此，本文将引入嵌入式技术来实现遵循 IEC61850 的合并单元的功能。

1 合并单元的通信映射

IEC61850 标准中过程层和间隔层的采样值传输方式有两种：一种采用串行多路点对点传输方式，另一种采用过程总线的传输方式[5]。

在 IEC61850-9-1 部分定义了单向串行多路点到点连接映射，过程层和间隔层通过以太网技术将合并单元中数据单向发送给间隔层的保护和测控设备。由于网络中数据传输是单向的，网络上不会发生冲突，这使得以太网上的传输具有确定性。采样值 ASDU 直接映射到以太网链路层，以太网连接不使用附加的路由和传输协议，这种通信方式较为容易实现。

在 IEC61850-9-2 中说明了采用过程总线方式时，全部采样值传输模型的映射。采样值传输基于 ISO/IEC8802.3 以太网方式，分为客户端/服务器服务和采样值服务两种类型。前者实现对采样值控制块的操作，属于对采样值进行处理后的数据传输，时间要求相对较低，属于 ACSI 映射范畴，通过 SCSM 映射到应用层为 MMS 的 TCP/IP 以太网。后者实现对分组广播采样值模型和单播采样值类模型的操作，属于生数据传输，对传输时间要求严格，因而由 ASDU 直接映射到以太网链路层，采用 CSMA/CD 方式保证数据传输的可靠性。由于网络中进行双向数据传输，因此对网络性能要求较高。

通过分析可知，对于采用 IEC61850-9-1 标准的通信，方式简单容易实现，且由于数据是单向传输具有较强的可靠性；对于采用 IEC61850-9-2 是基于过程总线的方式，使用网络方式对变电站自动化系统过程层和间隔层串行通信会更彻底，但由于 IEC61850-9-2 涉及比较复杂的 MMS 协议，同时对通信网络性能有很高的要求，目前有一定的实现难度。

2 合并单元信息模型的构建

变电站自动化系统的信息交换机制依赖于良好的信息模型定义。模型以一种抽象的方式描述了面向通信的实际功能或装置。根据 IEC61850 标准，逻辑设备一般至少包含一个物理设备逻辑节点（LPHD）、一个逻辑节点零（LLN0）和一个或多个特定应用逻辑节点。对于遵循 IEC61850-9-1 的合并单元，其逻辑设备 Merging Unit1 由 LPHD、LLN0、phsaTCTR、phsaTVTR 等逻辑节点组成，其中 LPHD 代表拥有逻辑设备的物理设备的公共数据，如物理设备铭牌、运行状况等；LLN0 包括逻辑设备的功能数据和此逻辑设备的数据集内容。物理设备逻辑节点和逻辑节点零是合并单元中必不可少的节点。合并单元所采集的 12 路电压、电流信息作为 12 个特定的应用逻辑节点。逻辑节点只是对装置自动化功能的定义和划分，仅构建了信息模型的框架，不具备可访问和可操作的特性。要实现对信息模型的访问和操作，必需建立逻辑节点的标准化信息语义，即用数据属性和数据对象对逻辑节点进行标准化的描述。数据属性是数据对象的内涵，是信息模型中信息的最终承载者，对信息模型的一切操作都归结到对数据属性的读写上[6]。限于篇幅，本节对合并单元信息模型的构建仅以 A 相保护电流 phsaTCTR 为例进行说明，如图 2 所示。

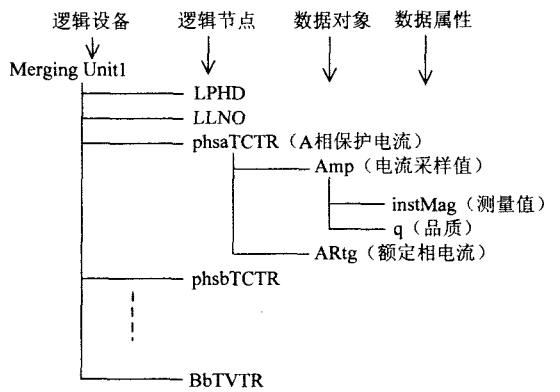

图 2 合并单元的信息模型结构

Fig.2 Struction of merging unit information model

3 合并单元功能模型实现

3.1 合并单元的系统需求

合并单元在过程层与间隔层通信网络中起到联系一次设备和二次设备桥梁的关系。遵循 IEC61850-9-1 标准的合并单元的功能框图如图 3 所示，其传输的数据为 A、B、C 三相保护电流；A、B、C 三相测量电流；A、B、C 三相电压；中性点电压/电流以及母线电压共 7 路电流和 5 路电压信号。因此，本文要研究的合并单元需满足以下几个方面的技术要求：

1) 应具有数字量 IO 读写功能。可同时具备多路遥信输入接口和多路遥控输出接口；

2) 能够识别站端同步时钟输入信号和产生同步采样信号，即识别同步信号 1 和产生同步信号 2；

3) 在接收并处理采样数据后，按照 IEC61850

标准通过以太网卡接口向二次设备发送。

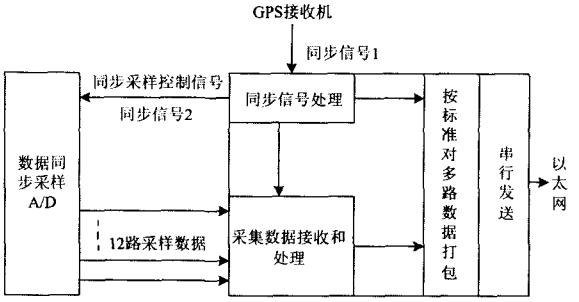

图 3 合并单元的功能模型

Fig.3 Function model of merging unit

3.2 合并单元的硬件构成

为满足合并单元在处理采样值通信中的实时性、高可靠性以及能同时处理多任务等需求，对于合并单元硬件系统的设计，本文将采用嵌入式技术来完成其功能。

嵌入式技术是近几年发展起来的新型技术，它可以解决电子系统小型化和低功耗、高可靠性等问题，广泛用于工业控制领域。本文所述的基于 IEC61850 标准的合并单元基于三星公司推出的 ARM9 处理器 S3C2410，系统时钟使用外部 12 MHz，主频可达 203 MHz。利用 S3C2410 处理器出色的内核功能和外部接口构造了一个嵌入式系统平台，其硬件框图如图 4 所示，以 S3C2410 为主控芯片，设备启动后，获取站内的初始化信息，然后启动数据采样模块；数据采集模块由一块 FPGA 和两块 A/D 转换芯片组成，FPGA 根据 ARM 发送来的采样频率和采样精度来控制两块 A/D 芯片，将电流/电压互感器的信号进行转换，然后进行处理。

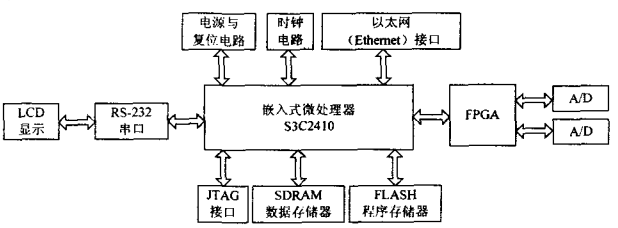

图 4 合并单元的硬件框图

Fig.4 Framework of merging unit's hardware

3.3 合并单元功能模型的实现

由合并单元的功能模型可知，合并单元需要完成以下三部分的内容：同步模块、数据采集与处理模块和通信模块。

1）同步模块

通常，变电站采用 GPS 来对信号进行同步，因为它能够将精度提高到小于 4 μs。在正确识别 GPS 接收机输出的同步秒脉冲（1PPS）之后，合并单元给各路 A/D 转换器发送同步转换信号，如图 3 所示。对于同步的内涵，包括两个方面：（1）对于 GPS 接收机输出的同步信号的正确识别，确保所有的合并单元甚至是变电站中所有的设备都能够准时运行；（2）在正确识别同步信号 GPS 之后，能够准确地产生给多路 A/D 转换的信号，确保同一个合并单元内不同路 A/D 转换器甚至不同合并单元内的 A/D 转换器进行信号同步转换[7,8]。

利用 S3C2410 内部集成的定时器可以很好地捕获外部同步信号并检测其精确性，然后向 A/D 转换器发送同步采样信号。

2）数据采集与处理模块

S3C2410 片内集成了 8 路 10 位的 A/D 转换器，对于传统的电力系统来说，可以基本上满足采样精度和速度的要求。综合考虑器件的转换速度、分辨率、应用所需的采样率、同时采样、集成采样保持器等因素，为适应本系统开发的需要，本文采用 2 片高精度低功耗六通道同步采样 16 位 AD 转换器 ADS8364。由 FPGA 来实现 ADS8364 的采样控制。

3）通信模块

遵循 IEC61850-9-1 的合并单元，其主要任务就是将采集的 12 路电压、电流信息按照规约进行数据组帧，实时可靠地发送给二次保护和控制设备。CS8900A 是用于嵌入式设备的低成本以太网控制器，片内高集成度设计，无需额外的外部器件，显然满足标准要求。

4 合并单元的软件设计

合并单元数据的传送，对可靠性和实时性要求较高，因此对软件的实时性也提出了较高要求，软件系统应该有较为简洁的代码、较高的执行效率。配合 S3C2410 处理器，采用嵌入式操作系统可以有效地提高系统的可靠性和代码执行效率。在所有的嵌入式操作系统中，Linux 因具有开放源码、内核小、功能强大、源码易于裁剪等优势，使得其在嵌入式领域得到了广泛的应用，因而本文采用 Linux 作为操作系统。

软件系统的运行就是各个任务之间的调度协作运行。任务之间具有相互关联性和次序性。通过调用 Linux 系统的任务通信管理机制，可以方便快捷地实现任务之间的通信[9]。本文应用软件包含同步采样信号发送任务用信号量通知采样数据获取处理任务，数据处理完成后用消息队列通知向以太网写数据任务，组帧封装后发送二次设备。

合并单元的输出要通过以太网传输，必须和以

太网驱动程序进行通信。以太网驱动程序属于内核程序，因此只能通过系统调用才可以使用以太网接口卡硬件传输采样值。Linux 内核为所有的设备提供了一个标准的接口，这个接口通过一个 Struct net_device 数据结构实现，这个数据结构为每个设备提供了标准的可供访问其内部数据的方法，包括初始化、发送和接收方法。这些方法的实现在具体的每一个设备驱动程序里完成，而接口数据结构仅提供这些方法的函数指针供上级协议或者应用调用[10]。其系统整个流程图如图 5 所示。

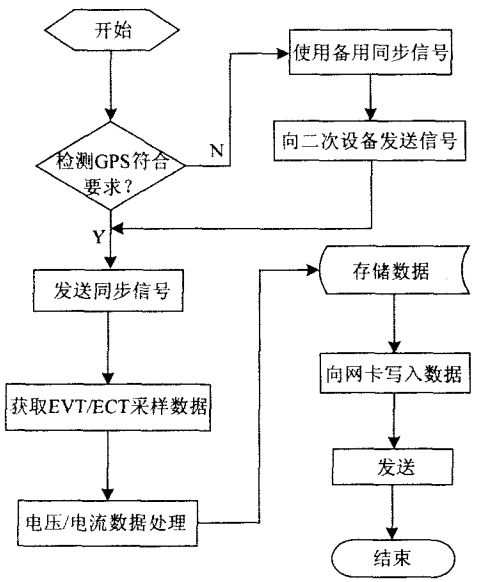

图 5 系统软件流程图

Fig.5 Flow chart of system software

5 结束语

合并单元是未来数字化变电站中过程层与间隔层进行信息交换的重要组成部分。本文充分利用 ARM 微处理器速度快、多任务处理等优点，以及以太网的传输速度高、低耗、易于安装和兼容性好等方面的优势，遵循 IEC61850-9-1 来设计合并单元，能够满足电子式互感器数字接口高速、可靠的要求。文中采用了先进的硬件平台和软件开发环境、软硬件协同设计技术，具有较高的理论和实践价值。

参考文献

[1] 李九虎，等.电子式互感器在数字化变电站的应用[J].电力系统自动化，2007，31(7):94-98.
LI Jiu-hu，ZHENG Yu-ping，GU Shi-dong，et al. Application of Electronic Instrunment Transformer in Digital Substation[J].Automation of Electric Power Systems，2007，31(7):94-98.

[2] 冯娜，尚秋峰.电子式互感器数字接口的研究进展[J].电测与仪表，2007，(6)：44-46.
FENG Na，SHANG Qiu-feng.Research Development on the Digital Interface of Electronic Current Transformer[J].Electrical Measurement &Instrumentation，2007，(6):44-46.

[3] International Standard IEC60044-7, International Electrotechnical Commision[S].

[4] International Standard IEC60044-8, International Electrotechnical Commision[S].

[5] IEC 61850,变电站通信网络和系统系列标准[S].IEC61850 Communication Networks and Systems in Substation[S].

[6] 窦晓波，吴在军，胡敏强,等. IEC61850 标准下合并单元的信息模型与映射实现[J].电网技术，2006,30(2):84-90.
DOU Xiao-bo，WU Zai-jun，HU Min-qiang，et al. Information Model and Mapping Implementation of Merging Unit Based on IEC61850[J].Power System Technology, 2006,30(2):84-90.

[7] 刘琨，周有庆，张午阳，等. 电子式互感器合并单元时间同步问题的解决方法[J]. 电力系统通讯，2006,27(161): 71-75.
LIU Kun，ZHOU You-qing，ZHANG Wu-yang,et al. Method for Solving the Synchronization of Merging Unit in Electronic Transducer[J].Teleccommunications for Electric Power System，2006，27(161): 71-75.

[8] 殷志良，刘万顺，杨奇逊，等.一种遵循 IEC61850 标准的合并单元同步的实现新方法[J].电力系统自动化，2004，28(11):61-65.
YIN Zhi-liang，LIU Wan-shun，YANG Qi-xun，etal.New Method for Implementing the Synchronization of Merging Unit According to the IEC61850 Standard[J].Automation of Electric Power Systems，2004，28(11):61-65.

[9] http://www.zlgmcu.com[EB/OL].

[10] 罗苑棠，杨宗德.嵌入式 Linux 应用系统开发实例精讲[M].北京：电子工业出版社，2007.
LUO Yuan-tang，YANG Zong-de. Developing Examples for Embedded Linux Application System[M]. Beijing: Publishing House of Electronics Industry，2007.

收稿日期：2009-02-22； 修回日期：2009-04-15

作者简介：

宋 喻（1980-），男，助教，从事教学科研工作；E-mail:ecjtusy@126.com

田丽平（1981-），女，硕士研究生，研究方向为变电站综合自动化。