

## 基于查找表和 Newton 插值算法的正余弦函数的 FPGA 实现

黄聚永<sup>1</sup>, 袁慧梅<sup>1</sup>, 吴向阳<sup>2</sup>, 崔国亮<sup>3</sup>, 高琴<sup>4</sup>(1. 首都师范大学信息工程学院, 北京 100037; 2. 中铁电气化局集团有限公司, 北京 100070;  
3. 石家庄铁道学院研究生院, 河北 石家庄 050043; 4. 防灾科技学院, 河北 三河 065201)

**摘要:** 正余弦函数在任意次谐波电流的无锁相环  $i_p-i_q$  检测法中有着重要应用。提出了一种基于查找表和 Newton 插值算法相结合的正余弦函数的实现方法, 给出了具体计算公式和 RTL 级方框图; 与查表法和 CODIC 算法相比, 该方法所需时钟周期少(只需 120 个时钟周期), 精度高(可达  $\pm 1$ LSB), 占用资源少(只需 483 个 LE 单元)。在 Altera 公司的 Cyclone 系列 FPGA 器件 EP1C6Q240C8 上完成了硬件验证, 最终应用到某谐波检测 ASIC 设计中。

**关键词:** 查找表; Newton 算法; CORDIC 算法; FPGA;  $i_p-i_q$  检测法

## Implementation of sin&amp;cos function on FPGA based on look-up table and Newton algorithm of interpolation

HUANG Ju-yong<sup>1</sup>, YUAN Hui-mei<sup>1</sup>, WU Xiang-yang<sup>2</sup>, CUI Guo-liang<sup>3</sup>, GAO-qin<sup>4</sup>

(1. Department of Information Engineering, Capital Normal University, Beijing 100037, China; 2. China Railway Electrification Bureau Group, Beijing 100070, China; 3. School of Graduate, Shijiazhuang Railway Institute, Shijiazhuang 050043, China; 4. Institute of Disaster-Prevention Science and Technology, Sanhe 065201, China)

**Abstract:** Sin&cos function has important application in method for random harmonic current detection of  $i_p-i_q$  transformation without phase lock loop. A method is proposed for implementing sin&cos function based on look-up table and NEWTON algorithm of interpolation, and the equation and the RTL frame are given. In contrast with other method, this method is less clk time (only need 120 clk) and high precision ( $\pm 1$ LSB) and less resource consumption (only need 483LE). This paper implements the hardware on the cyclone II device of altera corporation, finally, it is applied into the design of ASIC for harmonic detection.

**Key words:** look-up table; Newton algorithm; CORDIC algorithm; FPGA;  $i_p-i_q$  detection method

中图分类号: TM76 文献标识码: A 文章编号: 1003-4897(2007)16-0033-04

## 0 引言

近几年来随着电力电子技术的发展, 大功率可控整流、变频调速设备的广泛应用使电网污染日益严重, 由这些设备带来的谐波问题对电力系统的稳定运行带来潜在的威胁, 使得谐波和无功问题引起人们越来越多的关注<sup>[1]</sup>。谐波补偿抑制的首要问题就是谐波的准确检测<sup>[6]</sup>。目前谐波电流的检测有多种方法, 如基于频域分析的 FFT 检测法, 基于小波变换的时域谐波检测法, 基于瞬时无功功率理论的谐波检测法。其中最为成功的是基于三相电路的瞬时无功功率理论的无锁相环的  $i_p-i_q$  检测法<sup>[7]</sup>。该方法通过预先设定变换矩阵 C 中的频率, 从而不用锁相环就可以准确地检测出电流的基波和任意次谐波的分量。要想准确实现任意次谐波的准确的检测,

必须准确地设定好变换矩阵 C 中的正弦余弦函数的频率。正余弦函数的实现方法有多种, 常用的有查表法, 多项式展开近似法, CORDIC 算法等。查表法结构简单, 但分辨率有限, 当要实现高分辨率时要耗用大量的 ROM 资源; 多项式展开法实现高精度时要占用大量的乘法加法单元; CORDIC 算法通过多次迭代可以实现高分辨率的正余弦函数, 但其结构复杂占用的逻辑资源也很多, 需要较多时钟周期才能计算出结果<sup>[8]</sup>。笔者提出一种查表法和 Newton 插值算法相结合的正余弦函数的实现方法, 该方法只需占用较少的 ROM 资源和乘法加法单元即可实现高分辨率的正余弦函数。

## 1 查表法和 CORDIC 算法

## 1.1 查表法

查表法的工作原理是: 先把一个周期内的正余弦函数根据精度要求尽可能小的分为若干个间隔

点, 求出相应点的函数值, 规格化后用二进制表示写入高速只读存储器中, 构成一个正余弦函数表。产生频率  $f$  时, 数字频率控制字在相位累加器中累加, 因累加器位数有限, 当累计到最大数时累加器清零, 从而得到了线型变化的离散相位, 离散相位做为地址从 ROM 中读出相应的周期性离散幅度码, 从而产生相应的频率幅度码。查表法实现正余弦函数的结构如图 1 所示。

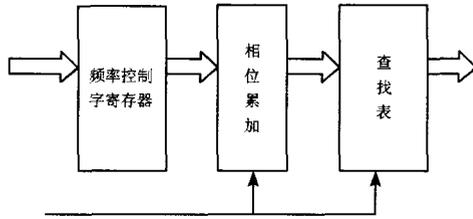


图 1 查表法正余弦函数结构

Fig. 1 Structure of look-up table sin@cos function

本次设计的正余弦函数要应用在基于  $i_p-i_0$  的谐波检测 ASIC 设计中, 检测谐波的频率范围为 50~1260 Hz。系统的采样频率为 5 K。为了满足精度要求, 要求在任意频率输出每周期数据点数为 100 个。每个数据用 13 bit 表示, 共需 5040 个 byte 存储单元。可见为了满足精度要求大量的存储单元。次算法共需 147 个 LE 单元, 输出一个周期的正余弦函数数值需要 65 个 clk。

### 1.2 CORDIC 算法

为了减少存储器的容量, 可以采用 CORDIC (Coordinate Rotation Digital Computer) 算法, 该算法由 J. Volder 于 1959 提出, 主要应用计算三角函数, 双曲函数等基本函数运算。通过多次迭代乘加运算即可求出三角函数值, 只要迭代次数足够多, 就可以保证足够高的精度。1971 年 Walther, J.S 提出了统一的 CORDIC 形式。CORDIC 算法是一种不恢复移位相加迭代算法。公式如 (1)~(3) 所示:

$$x_{i+1} = x_i - d_i y_i 2^{-i} \quad (1)$$

$$y_{i+1} = y_i + d_i x_i 2^{-i} \quad (2)$$

$$z_{i+1} = z_i - d_i \theta_i \quad (3)$$

其中:  $d_i = \pm 1$ ,  $\theta_i = \arctan 2^{-i}$ , 若取初值  $x_0 = 1/0.607253$ ,  $y_0 = 0$  则运算结果  $x_i = \cos \theta$ ,  $y_i = \sin \theta$ 。根据上述公式经多次迭代就可以计算出正余弦函数。考虑到 FPGA 实现, 本次设计我们采用了 13 次迭代, 采用了 13 级流水线结构, 乘法器采用了 Booth 算法以加快运算速度。采用这种方法需要 1563 个 LE 单元, 输出一个周期的正余弦函数数值需要 132 个 clk。

## 2 Newton 插值算法

插值算法方法有很多, 如线性插值, 三次样条插值, Newton 插值等<sup>[3]</sup>。线性插值最简单, 但精度不高, 精度要求不高时可以采用; 二阶三次样条插值可以实现在子区间的端点处二阶导数连续, 曲线光滑, 但精度也不高, 而且插值需要计算二阶导数, 公式较复杂, 用 Matlab 做算法仿真发现正弦函数插值精度可达  $10^{-4}$ ; 二阶 Newton 插值算法较三次样条插值要简单的多, 而且精度比三次样条插值高, 用 Matlab 做算法仿真发现正弦函数插值精度可达  $10^{-5}$ 。经过多次试验, 笔者决定采用 Newton 插值算法。Newton 插值算法公式如公式 (4)~(8) 所示:

$$\Delta f(x_i) = f(x_{i+1}) - f(x_i) \quad (4)$$

$$\Delta^2 f(x_i) = f(x_{i+2}) - 2 \times f(x_{i+1}) + f(x_i) \quad (5)$$

$$h = x_{i+1} - x_i \quad (6)$$

$$S = (x - x_i) / h \quad (7)$$

$$f(x) = f(x_i) + S \times \Delta f(x_i) + \frac{S \times (S-1)}{2} \times \Delta^2 f(x_i) \quad (8)$$

其中:  $\Delta f(x_i)$  为一阶前差,  $\Delta^2 f(x_i)$  为二阶前差,  $h$  为等距点间隔,  $S$  为插值点距前基点归一化距离,  $f(x)$  为插值点函数值。

## 3 Newton 插值算法规格化处理精度分析

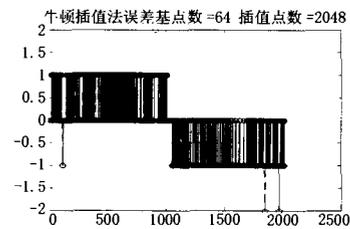


图 2 基点数=64 插值点数=2048 Newton 插值法误差  
Fig.2 Error of base point=64 interpolation point=2048 Newton interpolation

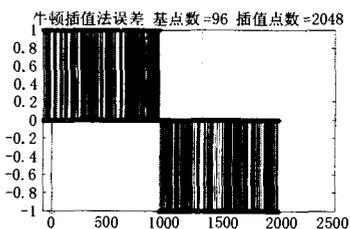


图 3 基点数=96 插值点数=2048 Newton 插值法误差  
Fig.3 Error of base point=96 interpolation point=2048 Newton interpolation

采用上述的 Newton 插值算法对不同基点数的

正弦函数进行插值运算, 考虑到最终要在 FPGA 硬件实现, 对其进行乘 4096 规格化处理, 通过 Matlab 仿真误差如图 2、3 所示。

由图可以看出当基点数为 96 时, 插值误差可以控制到 ±1, 即误差可以控制到 1 个 LSB。

#### 4 基于查找表和 Newton 插值算法的正余弦函数的结构

本次设计的无锁相环的  $i_p-i_q$  检测法要求检测频率范围为 50~1260 Hz, 分辨率为 1 Hz。因此要求变换矩阵 C 中的正弦余弦函数的频率范围为 50~1260 Hz。由上述试验可知当基点数大于 96 时可以保证插值的精度在 1 个 LSB, 本次设计正余弦的基点数为 100, 也就是用 5 K 的采样率对 50 Hz 工频信号进行采样。

由于上述公式中 S 为小数, 无法在 FPGA 中实现, 需要对其进行规格化处理。由于 S 的精度直接决定了 Newton 插值算法的精度, 不能对其象正余弦函数查找表那样简单的乘 4096 规格化处理, 否则累积误差会越算越大。笔者经多次试验最终采用分子/分母的形式来表示 S 可以保证算法的精度。具体公式如式 (9)~(11) 所示:

$$s\_numb = f - \text{floor}\left(\frac{f}{f_b}\right) \times f_b \quad (9)$$

$$s\_num = \text{rem}\left(\frac{k \times s\_numb}{f_b}\right) \quad (10)$$

$$s = \frac{s\_num}{f_b} \quad (11)$$

其中:  $S\_numb$  为分子步长,  $k$  为步数,  $S\_num$  为分子,  $f$  为目标频率,  $f_b$  为 50 Hz 工频,  $\text{floor}$  为取整函数,  $\text{rem}$  为取余函数,  $S\_den$  为分母。经过上述方法规格化处理后就可在 FPGA 上实现了。规格化处理后可以用 Verilog HDL 实现的 Newton 插值公式为:

$$f(x) = f(x_i) + \frac{S\_num \times \Delta f(x_i)}{S\_den} + \frac{S\_num \times (S\_num - S\_den) \times \Delta^2 f(x_i)}{2 \times S\_den \times S\_den} \quad (12)$$

具体 FPGA 实现的方框图如图 4 所示。

各模块具体工作原理为:

##### 1) 地址生成模块

地址生成模块的功能是根据输入的频率控制字

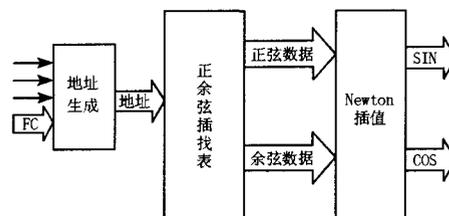


图 4 基于查表和 Newton 插值算法的正余弦函数的结构  
Fig.4 Sin & Cos function framework based on look-up table and Newton interpolation algorithm

计算出相应的插值基点的地址。地址生成模块输入信号为频率控制字 FC, 时钟信号 Clk, 复位信号 Reset, 时钟使能信号 Clken, 输出信号为地址 address。地址生成模块根据输入的频率控制字 FC 可以求出插值的基点, 公式如下:

$$address = k \times \frac{FC}{f_b} \quad (13)$$

$address$  为输出到查表模块的地址信号,  $k$  为步数,  $FC$  为输入的频率控制字,  $f_b$  为 50 Hz 工频。

##### 2) 正余弦查找表模块

查表模块的功能是根据输入的地址信号输出该地址存储的正余弦函数数据。查表模块输入信号为地址 address, 输出信号为插值基点的正余弦数据。正余弦查找表可以用 Matlab 生成, 具体如下:

```
fs=5000;           % 采样频率
f =50 ;           % 50 Hz
NUM=2^12;         % 规格化
T=1.0;           % 产生一个周期数据
t = 0:1/fs:1*T;  % 采样点时刻
w=2*pi*f*t;      %
fsin=floor(sin(w)*NUM); % 正弦数据
fcos=floor(cos(w)*NUM); % 余弦数据
```

注意因为 Newton 插值模块要计算一阶前差, 二阶前差, 因此查表模块要根据输入的地址输出连续三个点的正余弦数据。生成的正余弦函数数据在 Verilog HDL 中用 13bit 表示, 最高位为符号位, 12bit 数据位。共需要 400 个存储单元。

##### 3) Newton 插值模块

插值模块的功能是根据查表模块提供的正余弦数据计算出插值点的正余弦函数数据。插值模块输入信号为查表模块输出的正余弦基点数据, 输出为插值点的正余弦函数数据。计算公式见公式 (12), 这里不再复述。

## 5 Verilog HDL 实现

按照图 4 所示的结构,用 Verilog HDL 语言编程实现,系统分为四个模块,分别为顶层模块 topsincos,地址生成模块 phase\_add,正余弦查找表模块 ROM\_table,Newton 插值模块 Newton。为了加快减少资源耗用,乘法器采用了 Booth 算法。因为正余函数计算过程基本一样,本次设计中采用了复用的方法:先计算正弦函数后计算余弦函数,进一步减少了资源耗用。用 Modlesim 仿真波形如图 5 所示。

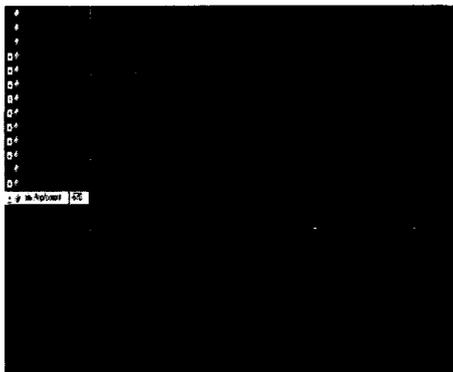


图 5 Modlesim 仿真波形

Fig. 5 Wave of Modlesim simulation

Modlesim 仿真通过后,用 Altera 公司的 Quartus II 5.0 综合布局布线,然后通过 JTAG 下载电缆将结果下载到 Cyclone 系列的 EP1C6Q240C8 芯片上,通过 D/A 转换为模拟信号,用示波器观察到了期望的正余弦信号,验证了该方法设计的正确性。图 6 为 Quartus II5.0 中的正余弦函数的 RTL 图。

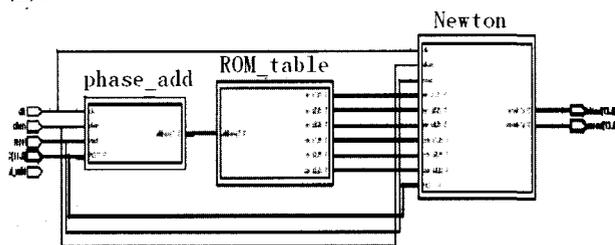


图 6 Quartus II5.0 RTL 级方框图

Fig.6 RTL framework of quartus II5.0

## 6 性能比较

笔者在本次设计中用 Verilong HDL 实现了上述三种算法。用 Altera 公司的 Quartus II 5.0 在 Cyclone 系列的 EP1C6Q240C8 芯片上完成了综合布局布线,三种算法性能比较如表 1。

注意表 1 的数据是在满足同样精度前提下得到的,从表 1 可以看出与查表法和 CORDIC 算法相比,

查表和 Newton 算法相结合的方法是性价比最高的。

表 1 性能比较

Tab.1 Performance comparison

方法	LE 单元	RAM 单元	时钟周期
查表法	147	5040	65
CORDIC 法	1563	0	132
查表和 Newton 算法	487	400	120

## 7 结束语

与常用的 CORDIC 算法和查表法相比,基于查表法和 Newton 插值算法相结合的正余弦函数的设计方法,既不需要占用大量的 LE 单元,又节省了大量的 RAM 资源,同时系统只需较少的时钟周期即可计算输出数据,降低了系统对主频的要求,因此系统的功耗很低。该方法现在已应用到无锁相环  $i_p-i_q$  谐波检测 ASIC 设计中。

## 参考文献

- [1] 罗安.电网谐波治理和无功补偿技术及设备[M].北京:中国电力出版社,2006.  
LUO An. Power Harmonic Suppression and Reactive Power Compensation Technology and Equipment[M]. Beijing:China Electric Power Press,2006.
- [2] 邱关源.电路[M].北京:高等教育出版社,1989.  
QIU Guang-yuan.Circuit[M].Beijing:Higher Education Press,1989.
- [3] 林成森.数值计算方法[M].北京:科学出版社,2005.  
LIN Cheng-sen.Algorithm for Numerical Value Calculate[M]. Beijing: Science Press,2005.
- [4] 夏宇闻.Verilog 数字系统设计教程[M].北京:北京航空航天大学出版社,2003.  
XIA Yu-wen.Tutorial of Verilog Digital System Design[M].Beijing:Beijing University of Aeronautics and Astronautics Press,2003.
- [5] 薛年喜.MATLAB 在数字信号处理中的应用[M].北京:清华大学出版社,2003.  
XUE Nian-xi.The Application of MATLAB in Digital Signal Process[M].Beijing:Tsinghua University Press,2003.
- [6] 王兆安,杨君,刘进军.谐波抑制和无功功率补偿[M].北京:机械工业出版社,1998.  
WANG Zhao-an,YANG Jun, LU Jin-jun. Harmonic Suppression and Reactive Power Compensation[M]. Beijing: China Machine Press,1998.
- [7] 周林.三项四线制任意次谐波电流的无锁相环  $i_p-i_q$  检测新方法[J].继电器,2006,34(20):57-62.  
ZHOU Lin. A New Algorithm for Random Harmonic Current Detection Based on  $i_p-i_q$  Principle Without Phase Look Loop in There Phase Four Wire System[J]. Relay,2006,34(20):57-62.

(下转第 41 页 continued on page 41)

- with Excitation System of Generator[J]. Power System Technology, 2001,25(2):30-34.
- [7] 纪飞峰, 周荔丹, 姚钢, 等. 基于同步对称分量法的静止无功补偿装置[J]. 中国电机工程学报, 2005, 25(6): 24-29.  
JI Fei-feng, ZHOU Li-dan, YAO Gang, et al. Static Var Compensator Based on the Method of Synchronous Symmetrical Component[J]. Proceedings of the CSEE, 2005, 25(6):24-29.
- [8] 艾欣, 蔡国伟, 穆钢, TSC 型静止无功补偿器提高系统阻尼特性的研究[J]. 电网技术, 1997, 21(1): 6-10.  
AI Xin, CAI Guo-wei, MU Gang. Improve Damping Characteristic by Use of TSC[J]. Power System Technology, 1997, 21(1):6-10.
- [9] 袁佳歆, 陈柏超, 万黎, 等. 利用配电网静止无功补偿器改善配电网电能质量的方法[J]. 电网技术, 2004, 28(19): 81-84.  
YUAN Jia-xin, CHEN Bai-chao, WAN Li, et al. The Method to Improve Power Quality of Distribution System by Distribution Static Compensator[J]. Power System Technology, 2004, 28(19): 81-84.
- [10] Haque M H. Compensation of Distribution System Voltage Sags by DVR and D-STATCOM[M]. IEEE Porto Power Tech Conference, 2001.
- [11] Hammand A E. Analysis of Power System Stability Enhancement by Static Var Compensators[J]. IEEE Trans on Power Systems, 1986, 1(4):222-227.
- [12] Reghunathan Thottappillil. Static Var Compensations For Critical Synchronous Motor Loads During Voltages Dips[J]. IEEE Trans on Power Systems, (9):1517-1523.
- [13] CHOI S S, STEWART J R, SINGH B, et al. Performance Testing of a Long Distance Radial Static VAR Compensated Transmission System and Validation of Simulation Results [J]. IEEE Trans on Power Systems, 1998, 3(4):1509-1513.
- [14] 吴杰. 大型电弧炼钢炉 SVC 方案设计及其实际效果[J]. 电网技术, 2003, 27(1): 76-80.  
WU Jie. Scheme Design and Its Practical Effect of SVC for a Large Scale Arc[J]. Power System Technology, 2003, 27(1): 76-80.
- [15] 翁利民, 张广祥, 曾莉. 武钢硅钢 SVC 的研制与补偿效果的评价[J]. 电力系统自动化, 2000, 24(19): 39-43.  
WENG Li-min, ZHANG Guang-xiang, ZENG Li. Research and Compensation Effect Analysis of SVC Device Used in Silicon Steel Production Line of Wuhan Iron and Steel Company[J]. Automation of Electric Power Systems, 2000, 24(19):39-43.

---

收稿日期: 2007-01-22

作者简介:

刘东升 (1982-), 男, 硕士研究生, 研究方向为电力系统分析、运行和控制; E-mail: linux853@sohu.com

张尧 (1948-), 男, 教授, 博士生导师, 主要从事电力系统运行分析与控制、电压稳定性等方面的教学与科研工作;

夏成军 (1974-), 男, 副教授, 主要研究方向为电力系统稳定分析与控制、HVDC 及 FACTS。

---

(上接第 36 页 continued from page 36)

- [8] 李滔. 基于流水线 CORDIC 算法的三角函数发生器[J]. 系统工程电子技术, 2000, 22(4):85-88.  
LI Tao Trigonometric Function Generator Based on Pipelined CORDIC[J]. System Engineering an Electronics, 2000, 22(4):85-88.

作者简介:

黄聚永 (1979-), 男, 硕士研究生, 研究方向为智能仪表、信号处理、计算机测控、传感器应用; E-mail: hhjyy2008@126.com

袁慧梅 (1971-), 女, 副教授, 硕士生导师, 研究方向为智能仪表。

---

收稿日期: 2007-01-21; 修回日期: 2007-04-02