

基于 dsPIC30F处理器的一种新型保护装置平台的研究

唐妙然, 苗世洪, 刘沛

(华中科技大学电气与电子工程学院, 湖北 武汉 430074)

摘要: 为满足保护装置快速、可靠的应用要求, 提高抗干扰性, 文中提出了基于 dsPIC30F数字信号控制芯片的微机保护装置, 详细介绍了以 dsPIC30F6014芯片为核心的整体硬件设计方案, 针对 dsPIC30F6014芯片的特点给出了软件上的改进方案, 并对该硬件平台下实现以太网通信进行了论述。

关键词: dsPIC30F; 数字信号控制器; 微机保护; 以太网

中图分类号: TM774 **文献标识码:** A **文章编号:** 1003-4897(2006)04-0010-04

0 引言

基于单片机或其他系列 DSP的微机保护装置, 受芯片功能、速度和结构的限制, 硬件设计中往往需要较多的外围电路, 导致装置的整体集成度不高, 硬件开发相对复杂, 也无法实现真正意义上的总线不出芯片的设计, 使微机保护装置的可靠性和抗干扰能力受到极大的限制^[1]。本文介绍的基于 dsPIC30F系列数字信号控制 (DSC) 芯片的微机保护装置, 具有处理速度快, 芯片集成度高, 开发方便的特点。

单片机和 DSP各有特点, 前者的控制功能强, 后者的计算能力强, 而 Microchip 公司推出的 dsPIC30F系列芯片是一款将单片机与 DSP技术相结合的高性能 16位数字信号控制器。以 16位单片机为核心的 dsPIC30F系列芯片不仅具有功能强大的外围设备和快速中断处理能力, 还融合了可进行高速计算的数字信号处理器。此外, 它在异常事件处理, 软件开发环境等方面也表现出强大的性能。由于 dsPIC30F芯片的内部资源丰富, 基于 dsPIC30F平台开发的保护装置, 仅需要很少的外设, 在硬件整体设计方案中可以实现总线不出芯片的设计, 不但装置的抗干扰性和可靠性能够满足保护在各种环境下运行的要求, 而且可以提升系统的灵活性, 缩短开发时间, 降低开发成本。

1 dsPIC30F系列芯片介绍

dsPIC30F是一种 16位 (数据)改进型哈佛结构 RISC芯片, 具有以下性能和特点^[2,3]:

1) 完整的 DSP内核

dsPIC30F的 DSP引擎具有一个高速的 17位 ×

17位的乘法器, 一个 40位的 ALU, 两个 40位的饱和累加器以及一个 40位的双向移位器, 芯片运算速度可达 20 MIPS和 30 MIPS, 采用单极指令预取机制, 在可利用的最大执行时间前一个周期访问指令, 所以大部分指令的执行都在一个周期完成。

2) 改进的指令系统

指令字为 24位, 指令系统包含 MCU指令集和 DSP指令集, 这两套指令集可以由同一个指令执行单元执行。一个 3操作数的指令可以在一个周期内完成, 计算能力得到极大的提高。此外, 这些指令对 C语言编译器做了专门的优化, 采用 C语言编写的程序代码效率很高。

3) 灵活的存储空间

程序计数器为 23位宽, 可以寻址 4 M ×24位的程序存储空间。数据存储空间可以一分为二, 分别作为 X数据区和 Y数据区进行访问。对于 DSP指令来说, 可以分别对两个数据区进行寻址, 对于 MCU指令来说, 数据空间可以整体作为 64 k ×8位进行寻址。

4) 改进的中断能力

dsPIC30F含有最多由 62个区分优先级的中断向量组成的异常处理结构, 中断优先级分为 7级。这些异常情况包括 8个处理器异常和软件陷阱, 54个中断。

5) 丰富的外围器件

dsPIC30F内部集成了 SRAM, FLASH和 EEPROM等必需的存储器件, 提供了 12-bit A/D转换模块, 8-bit看门狗, 以及 UART, SPI, I²C, CAN等通信模块, 可以满足大多数微机保护的硬件需要, 无需扩展这些外围器件。

6) 强大的开发工具

Microchip 高性能开发系统支持所有 dsPIC30F 系列芯片。该开发系统包括 MPLAB 集成开发环境 (IDE)、MPLAB C30 C 编译器、MPLAB SM 30 软件仿真器、MPLAB ICD 2 在线调试器及 MPLAB ICE 4000 在线仿真器。dsPIC30F 系列数字信号控制器还配备一系列的应用库。

此外, dsPIC30F 还具有引脚数少,便于单片机平台移植现有代码的特点。相对于目前许多单片机的 5V 供电及 DSP 的 3.3V 供电, dsPIC30F 的供电电压为 2.5~5.5V。

2 保护装置的硬件设计

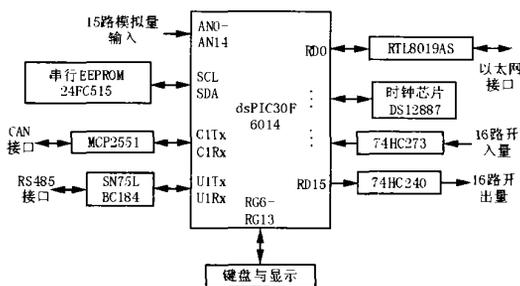


图 1 保护装置硬件结构图

Fig 1 Hardware structure of protection device

该微机保护装置以 dsPIC30F6014 芯片为核心,硬件结构图如图 1 所示。首先,由于 dsPIC30F6014 强大的计算能力和完善的控制功能,本装置没有采用目前广泛使用的双 CPU 结构,而是由 dsPIC30F6014 单独完成数据采集、计算、控制、通信、人机接口等功能,减少了芯片数量,简化了硬件结构。其次,由于 dsPIC30F6014 内部集成了许多必需的外围器件,如 RAM、FLASH、EEPROM、AD 转换器等,使得所需外围扩展电路很少,进一步简化了硬件结构。从图 1 可以看出,本装置的硬件结构非常简单,基本实现了总线不出芯片的设计思想,极大的提高了保护装置的抗干扰性。下面通过所实现的功能来说明硬件设计的原理。

2.1 存储空间

dsPIC30F6014 芯片内部集成了 8 kB 的 SRAM,用作数据存储空间,144 kB 的增强型 FLASH,可作为程序存储空间,也可以作为数据存储区,4 kB 的 EEPROM,用来存储定值、事件记录等数据。其 FLASH 存储器支持自编程功能,可实现系统的远程升级。此外,本装置通过两片串行 EEPROM 芯片 24FC515 扩展了 1 MB 的外部存储空间,用来存储故障录波数据。24FC515 芯片是 512 kB、I²C 串行高

密度 EEPROM,具备 64 字节的页面写 (page write) 功能,512 kB 随机数据读取能力,以及在 256 kB 码组内顺序读数能力,通过 I²C 接口同 dsPIC30F6014 相连。

2.2 A/D 转换

dsPIC30F6014 集成了 16 路 12-bit 的 A/D 转换模块,其转换速度可达 100 kbps,可灵活的设定采样通道,转换结束后可在相应的缓冲区中直接读出数据。采样模式可选择手动和自动两种,通道停止采样并开始转换的方式也有多种,如手动清除 SAMP 开始采样、内部计数器计数触发采样、定时器 Timer3 溢出触发采样、中断管脚 NTO 触发等。其中定时器 Timer3 溢出触发采样适合保护装置的定点采样。A/D 转换结束后会产生 A/D 转换中断,寄存器 AD-CON2 用来选择多少路采样结束后将产生中断。本装置共采集 15 路模拟量,采用的是自动采样和 Timer3 触发转换的模式,在每个采样周期内触发转换一次,全部 15 路采样结束后产生中断并一次性读取所有 15 路数据。可以看出,这种工作模式下,CPU 只需启动一次 A/D 转换,A/D 转换结束后直接读取数据,不需要 CPU 进行等待,采样处理效率大大提高,给 CPU 空出了足够的时间来进行计算与故障判断。

2.3 通信接口

本装置提供了 RS485 通信、CAN 通信和以太网通信三种通信方式,可以根据现场的实际要求灵活选择使用何种接口。

dsPIC30F6014 芯片内部集成了两个 UART 通信接口和两个 CAN 网络接口。RS485 网络接口通过在 UART1 外接 RS485 接口驱动芯片 75LBC184 构成。在 CAN1 外接 CAN 收发器芯片 MCP2551 构成 CAN 网络接口。MCP2551 支持的 CAN 速率最高可达 1 Mbps,具有很强的容错能力,而且内部有保护电路,可以防止总线的其它节点对它的影响。以太网接口通过外接 RTL8019AS 芯片实现。

2.4 开关量输入输出

本装置提供 16 路开入量和 16 路开出量。开入信号经光隔输入到三态反相缓冲器 74HC240,然后输出到 dsPIC30F6014 中。总共使用了 4 片 74HC240,它不但完成开入量的缓冲,还缓冲键盘输入、电度量脉冲等信号。开出信号由 dsPIC30F6014 输出到锁存器 74HC273,然后经光隔输出到继电器板。

2.5 实时时钟

扩展的时钟芯片使用 DS12C887,用来记录系统的工作时间。内含一个锂电池,断电情况下运行十年以上不会丢失数据。

DS12C887采用寄存器控制方式。它的内部有15个特殊寄存器和113个通用寄存器。15个特殊寄存器有8个是用于提供世纪、年、月、日、时、分、秒、毫秒的时间参数,采用BCD方式计数,这些时间数据由芯片自动更新。其中毫秒寄存器为只读寄存器,其它寄存器均为可读可写方式,写入时就相当于改变当前时间,然后芯片会按这个修改后的时间继续计时。另外7个寄存器为控制寄存器。这128个寄存器都采用地址访问方式,当DS管脚为高电平时表示D0~D7端口上是数据,当AS管脚为高电平时表示D0~D7端口上是地址数据。

在实际应用时,为避免装置频繁读写EEPROM,对于保护的事故、预告、装置故障信号及出口标志都可存放在这些寄存器,时钟芯片在读出当前时间的同时也调用了这些内容,即使装置断电也不受影响。

2.6 电源模块

本模块为交直流开关电源模块。交(直)流220V电压经抗干扰滤波回路输入后,经整流原理,得到本装置所需要的两组直流电压,即+5V和24V。+5V电源用于CPU的工作电源。24V用于驱动继电器和外部开关量输入电源。

为了提高电源模块的抗干扰能力,本模块的交直流输入及输出的+5V、24V电源皆经滤波器滤过;为了保证系统的稳定性,交直流输入还经过了稳压二极管。电源模块电路见图2。

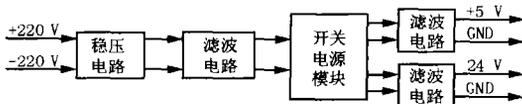


图2 电源模块电路

Fig 2 Diagram of power supply unit

2.7 人机接口模块

人机接口采用320×240像素大屏幕点阵式液晶显示器,显示信息量大,且采用菜单模式,操作方便,只需通过简单的键盘操作就可以实现各种操作。

本装置一共设置了七个按键(上、下、左、右、确认、取消、复归),结合菜单便可以方便直观在线修改定值、修改时间、就地操作开关及查看事故记录等。考虑到在实际情况下,特别是定值整定完成以后键盘的使用较少,所以装置采用中断方式响应键

盘,这样可以尽量减少其对CPU的占用。键盘去抖、键值查询均通过软件完成,这样可以省去专用的接口芯片,且功能可靠,简化了电路设计。

2.8 Watchdog

采用dsPIC30F6014内部集成的WDT模块,并由dsPIC30F6014内部振荡电路提供时钟信号。该WDT的计数器为8位,正常溢出时间为2ms,但通过A、B两个预定器,溢出时间可在2ms~16s之间调整。

3 保护装置的软件设计

微机保护的软件主要由主程序和中断服务子程序组成。主程序完成人机接口服务、事件记录、数据计算、定值更新等功能。中断服务子程序由中断源触发调用实现各种其他功能,如故障判断、AD转换、开关量输入输出、计时器更新、通信等。

由于dsPIC30F6014的中断资源丰富,所以在中断服务程序的使用上有了些改进。dsPIC30F6014有5个16位定时器:T1-T5。其中,T2和T3、T4和T5分别可以组成32位定时器。在程序中使用了3个定时器:T1、T3和T5。其中,T1的中断时间为1ms,完成的功能为开入量采集,开出量输出,读时钟芯片,开关变位事件记录等。T3的优先级最高,完成AD转换的启动,采样值的读取在AD转换完成中断中进行,这样就消除了CPU等待AD转换完成的时间,使程序的运行速度提高。本装置是每周波采样24点,所以T3的中断时间理论上为0.833ms,但由于电网频率存在波动,所以寄存器PR3的值根据外部测频电路测出的实时频率动态调整,跟踪电网频率的变化,保证了采样值的准确性。T5中断主要完成计算和故障判断,并将开出量置位,它的中断时间是变化的。在T5中断服务子程序的开头和结尾分别写一次寄存器PR5,使T5中断的时间分别为20ms和5ms,这样可以为运算量大的故障判断程序提供足够的执行时间,还可以降低故障判断程序启动的时间间隔。

在本装置上所运行的软件按照模块化思想,将键盘显示、定值存放及调用、事件记录、通信等不与具体保护类型对应的可通用部分整体做成一个模块,在改变保护类型的时候,软件上只要添加单独的保护中断函数模块即可。这样使得软件移植及升级非常方便,真正实现硬件平台通用的特点。

4 以太网通信功能

dsPIC30F6014芯片没有集成以太网模块,本装

置通过外接一片 RTL8019AS以太网控制芯片实现以太网接口。RTL8019AS芯片支持 IEEE802.3 的 10Base5、10Base2、10BaseT 电缆标准。内部具有 16 kB 的静态 RAM,用作数据收发缓冲器,64 × 16-bit EEPROM,用来存储资源配置信息和 D 参数。支持全双工通信模式,从而使带宽加倍。所以在网络带宽允许的条件下,RTL8019AS提供的带宽为 10 ~ 20 Mbps。RTL8019AS接受到的数据通过 MAC 比较、CRC 校验后存到缓冲区,收满一帧后以中断或寄存器标志的方式通知主处理器。

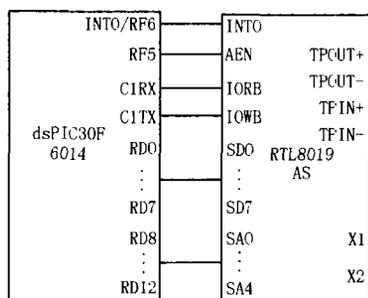


图 3 以太网接口扩展电路

Fig 3 Diagram of Ethernet extensive interface

以太网接口扩展电路如图 3 所示。RTL8019AS 收满一帧后,通过 INT0 引脚发中断信号通知 dsPIC30F。DRB 为主机读命令引脚, DWB 为主机写命令引脚, dsPIC30F6014 通过 CAN1 口来控制对 RTL8019AS 的读写操作。SA0 - SA4 引脚负责对寄存器端口的寻址, SD0 - SD7 引脚为数据线,同系统数据总线相连。TPN +、TPN - 引脚负责接收差分曼彻斯特码数据, TPOUT +、TPOUT - 引脚负责发送差分曼彻斯特码数据, 外接 RJ45 接头就可以接入以太网。X1、X2 引脚接 20 MHz 晶振,为 RTL8019AS 提供时钟信号。

Microchip 公司提供了一组专门针对 dsPIC30F 系列数字信号控制器的嵌入式 TCP/IP 协议栈 CMX - MicroNet, 该协议栈针对 dsPIC30F 系列芯片的 FLASH 和 RAM 资源进行了优化,为以太网功能的

实现提供了软件上的支持。该协议栈既可以单独运行也可以嵌入实时操作系统 (RTOS) 中使用。Microchip CMX - MicroNet 协议栈采用分层结构,用户可以在不十分熟悉 TCP/IP 的情况下实现网络应用。

5 结束语

随着高性能微处理器芯片的出现,用简单的硬件结构实现复杂的功能成为可能。与一般传统微机继电保护装置相比,本文提出的基于 dsPIC30F6014 高性能数字信号控制器的保护装置不但提高了运行速度,而且由于采用单芯片的硬件结构,简化了电路设计,缩短了开发时间,降低了开发成本,基本实现了总线不出芯片的设计思想,提高了保护的可靠性和抗干扰性。同时该装置平台也是一个综合性的平台,在硬件方面是一个通用平台,只须在软件方面加以适当的修改,就可适应不同需要,现已应用于线路保护、发电机保护、变压器保护、电容器保护、电抗器保护以及电动机保护等。

参考文献:

- [1] 刘建飞,仇资,杨奇迹,等. 新型第三代数字式变压器保护的设计研制 [J]. 电力自动化设备, 1998, 18(2): 24-26
LU Jian-fei, QU Zi, YANG Qi-xun, et al Design and Development of the New Third Generation Digital Transformer Protection [J]. Electric Power Automation Equipment, 1998, 18(2): 24-26.
- [2] dsPIC30F Reference Manual Microchip Technology Inc [Z].
- [3] dsPIC30F6014 Data Sheet-High Performance Digital Signal Controllers [Z]. Microchip Technology Inc.

收稿日期: 2005-07-06; 修回日期: 2005-08-20

作者简介:

唐妙然 (1981 -),男,硕士研究生,研究方向为微机继电保护;
E-mail: tmthero@163.com

苗世洪 (1963 -),男,博士,副教授,从事电力系统继电保护、电力系统分析控制的研究;

刘沛 (1944 -),女,博士生导师,教授,从事继电保护及变电站自动化的研究。

Design of new-style protection device based on dsPIC30F digital signal controllers

TANG Miao-ran, MAO Shi-hong, LU Pei

(Huazhong University of Science & Technology, Wuhan 430074, China)

Abstract: In order to achieve higher reliability and speed and improve the anti-interference of digital protection devices, a new protection device based on dsPIC30F digital signal controllers is proposed. The complete hardware architecture and the software scheme according to the improved characteristics of the dsPIC30F6014 chip are detailed. The realization of Ethernet under this platform is also discussed.

Key words: dsPIC30F; digital signal controller; digital protection; Ethernet