

# 一种提高 DSP 芯片内置 A/D 转换器精度的方法

李艳丽, 李晓明, 周春生

(山东大学电气工程学院, 山东 济南 250061)

**摘要:** 模数转换模块是微机保护硬件的重要组成部分。提出了一种提高 TMS320LF2407 DSP 芯片内置 A/D 转换器精度的方法, 并对其误差进行了分析。该方法根据输入的模拟信号的幅值判断由不同的事件管理器触发相应的排序器, 选择模拟转换通道, 对模拟输入量进行模/数变换。分析证明, 该方法具有较好的精度, 可满足工程要求, 且硬件实现简单。

**关键词:** 数字信号处理器; 模数转换器; 高精度

**中图分类号:** TM774 **文献标识码:** A **文章编号:** 1003-4897(2005)02-0058-04

## 0 引言

微机保护装置的数据采集系统一般由采样保持器(S/H)、多路转换器(MUX)和模/数转换器(ADC)级联而成。模/数转换是数据采集系统的关键部分, 模/数转换器的精度直接影响着数据采集系统的性能。与监控装置相比, 继电保护装置的信号动态范围大, 所以在此条件下保证信号分辨率是对模数转换器的主要要求。它的合理设计, 能在保证模/数转换精度的基础上简化电路, 增强电路的抗干扰性能。

目前, 国内的微机保护生产厂家多采用保护 CPU 外接 16 位 A/D 采集芯片的方法, 以提高数据采集的分辨率和测量精度。对于电力系统微机保护而言, 13~14 位的逐次逼近式 A/D 转换器即可满足要求, 14 位以上的高位数 A/D 转换器对提高精度意义不大。

我们在设计微机线路保护时采用了 DSP 芯片 TMS320LF2407, 该芯片内置了 16 路模拟输入的 10 位 A/D 转换器, 但由于位数较少, 无法满足微机保护对模数转换器的精度要求, 为此我们在充分利用该芯片的模/数转换模块的基础上提出了一种提高模/数转换精度的方法。该方法省去了昂贵的外接 A/D 转换芯片, 同时也简化了硬件设计, 降低了成本。

## 1 内置 A/D 转换直接应用于微机保护时的精度缺陷

### 1.1 A/D 转换单元特点

TI 公司出品的 TMS320 系列 DSP 芯片的体系结构专为实时信号处理而设计。TMS320LF2407 采

用 3.3 V 供电, 30 MIPS 的执行速度使得指令周期缩短至 33 ns。该芯片的内置模数转换模块 ADC 具有以下特点<sup>[1,2]</sup>:

- 1) 内置的 10 位 A/D 转换器有多达 16 路的模拟输入通道, 通道可自动排序, 由编程确定。
- 2) 两个独立的最多可选择各含 8 个模拟转换通道的排序器。
- 3) 多个触发源可启动 A/D 转换, 灵活的中断控制。

### 1.2 内置 A/D 转换器直接应用于微机保护时的测量精度分析

电力系统发生短路故障时, 电压、电流在大范围内发生变化, 特别是电流变化范围更大。如电流互感器二次额定电流  $I_n$  为 5A, 短路电流是额定电流的 20 倍 (有些场合可能更大); 另外, 对距离保护来说, 又要求在尽可能小的电流下仍能精确测量阻抗, 如  $0.1I_n$ 。这样对阻抗继电器就要求电流在  $0.1I_n \sim 20I_n$  范围内变化时仍能够精确测量其阻抗, 电流变化范围是 200 倍。本文在讨论 A/D 转换器的转换精度问题时, 即假定采样信号为电流信号, 短路电流在上述范围内变化。

设 A/D 芯片为  $N$  位, 采样信号的最大值为  $I_{max}$  (有效值), 最小值为  $I_{min}$  (有效值), 并要求舍入误差小于  $E\%$ , 显然,  $I_{max}$  各位应都用“1”表示, 而最低位应是  $E I_{min} / 100$ 。考虑到在继电保护中反应的都是双极性信号, 最高位为符号位, 只有  $N-1$  位来表示数值, 于是有<sup>[3]</sup>:

$$\frac{I_{max}}{2^{N-1}} = \frac{E I_{min}}{100}$$

对于该芯片内置的 10 位 A/D 转换器 (即  $N = 10$ ), 若取  $E = 5$ , 则允许的采样信号的最大值与最小值之

比为

$$K = \frac{\sqrt{2}I_{\max}}{\sqrt{2}I_{\min}} = \frac{2^{N-1}E}{100} = \frac{2^{10-1} \times 5}{100} = 25.6$$

远不能满足距离保护对电流变化范围 200 倍的要求。

如果按额定电流  $I_n$  (5 A) 的 20 倍值 (100 A) 作为最大故障电流的话,那么采用 10 位 A/D 转换器的微机保护的最小采样精度为

$$1LSB = \frac{\sqrt{2} \times I_{\max}}{2^{N-1}} = \frac{\sqrt{2} \times 20 \times 5}{2^{10-1}} = 0.2762 \text{ A}$$

当输入信号为  $0.1I_n$  时,其相对精度为

$$\rho = \frac{1LSB}{\sqrt{2} \times I_{\min}} \times 100\% = \frac{0.2762}{\sqrt{2} \times 0.1 \times 5} \times 100\% = 39.06\%$$

这在许多情况下也是不能满足要求的。由此可见,在微机保护的设计开发过程中,直接应用 TMS320LF2407 的内置 10 位 A/D 转换器无法满足对测量精度的要求。

## 2 提高 A/D 转换精度的方法

### 2.1 设计思想

解决直接应用 TMS320LF2407 的内置 A/D 转换器无法满足微机保护对测量精度要求这个问题的一个方法是,外接更高分辨率的 A/D 芯片,例如 16 位的 A/D 芯片。但采用这种方法也有缺点,首先,对装置的电源、A/D 转换前的前置电路及电路板的设计、走线将有更高的要求。假如该 16 位 A/D 芯片满刻度时的信号幅度为 5 V,对应流入保护装置的电流为 100 A,则流入保护装置的电流为 1 A 时,A/D 芯片的输入信号为 50 mV。如此一来,硬件电路哪怕仅有几个毫伏波动,也会造成 10% 或更高的误差。这无疑给硬件设计增加了难度,且易导致保护装置抗干扰性能下降。其次,16 位 A/D 芯片价钱较昂贵,订货周期长也是必须考虑的不利因素<sup>[4]</sup>。

解决这一问题的另外一个方法是使得芯片内两个独立的最多可选择 8 个模拟转换通道的排序器 (SEQ1 和 SEQ2) 独立工作在双排序模式下,根据输入信号水平,利用事件管理器 A (EVA) 和事件管理器 B (EVB) 两个触发源各自独立的触发 SEQ1 和 SEQ2,启动 AD 转换,灵活切换 A/D 转换的动态范围,从而实现高精度的 A/D 转换。当输入信号有效值较小时,通过大变比的计量回路,经 SEQ1 排序后进行 AD 转换;反之,则通过小变比的计量回路,经

SEQ2 排序后进行 AD 转换。

### 2.2 提高 A/D 转换精度的具体实现

图 1 给出了提高 A/D 转换精度的实现框图。

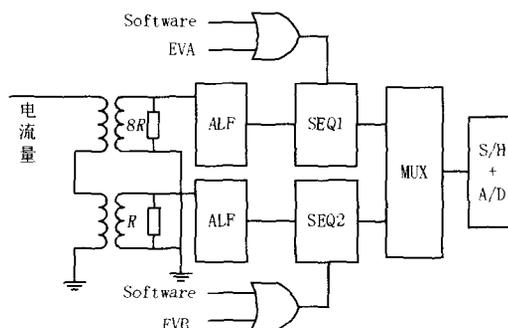


图 1 数据采集模块框图

Fig 1 Block diagram of data collection module

为提高 A/D 转换精度,特使得 ADC 模块工作在双排序器模式下。在每次采样中,经两个电流变换器采集的同一电流信号在低通滤波后分别进入两个 8 通道排序器 SEQ1 和 SEQ2,然后通过模拟输入通道的多路选择器来选择要转换的通道。两电流变换器的一次侧接于同一线路,在二次侧并联不同的电阻,以取得所需电压,改变并联电阻的值可改变电流变换器输出范围大小。

SEQ1 由于是接收在二次侧并联  $8R$  (输入钳位) 的电流变换器的输出信号,所以其动态范围为  $2.5I_n$ 。SEQ2 的动态范围为  $20I_n$ ;数据采集 CPU 可根据前一个工频周期模拟量  $v$  的幅值 (通道 2 采集的数据经傅氏算法或其它算法计算所得) 调整最终接收哪一排序器对应通道的数据,然后通过 EVA 或 EVB 触发对应的排序器对模拟转换通道进行排序。这样,一方面相当于缩小了动态范围,提高了分辨率;另一方面也有助于提高信噪比。当系统正常运行或发生轻微故障时,两排序器输入的数据均不溢出,CPU 根据经过 SEQ1 的分辨率较高的采集数据进行保护计算,以提高保护灵敏度;当发生严重故障时,CPU 通过 EVB 触发 SEQ2,根据经过 SEQ2 的采集数据进行保护计算。由于 SEQ1 和 SEQ2 还可以通过软件触发,这就增加该微机保护设计的灵活性,也提高了微机保护的可靠性。

本文所提出的这种提高 A/D 转换精度的方法的关键在于 CPU 可根据输入的模拟信号的幅值判断由 EVA 或 EVB 触发相应的排序器,选择模拟转换通道,同时对两个排序器的模拟量输入的电压形成回路的并联电阻也不同。在小电流时,信号幅值较小,测量相对误差大。要提高小电流时的测

量精度,必须并联大电阻,从而得到一个较大幅值的电压,以提高输入 A/D 转换器信号的幅值,保证短路电流在  $0.1 \sim 2.5 I_n$  测量范围内变化时,测量的相对误差很小且较为稳定;但若变换器输出信号幅值过大,大电流时则信号难以采样,此时需兼顾电流的测量范围,实现全范围电流的精确测量。

由上述分析可知,用两个电流变换器和一个工作在双排序器模式下的 A/D 转换模块,组成两组不同变比的计量回路,可以提高 DSP 内置 A/D 转换器的精度。

### 3 误差分析

#### 3.1 A/D 转换器的分辨率

A/D 转换器的分辨率习惯上以输出的二进制数或 BCD 码位数表示。对  $N$  位的 A/D 转换器,其输出数据可用  $2^N$  个二进制数进行量化。若用百分数表示分辨率时,其分辨率为

$$E = 1/2^N \times 100\%$$

若输入 A/D 转换器的模拟输入量为  $V$ ,则 A/D 转换器的不可调整的误差为

$$= 1/2^N \times 100\% \times V$$

即只有当输入信号变化大于或等于  $1/2^N$  时,输出数据才变化<sup>[5]</sup>。

微机保护一般都采用逐次逼近型 A/D 变换器,其位数越多,基本量化单位越小,即最低有效位 (LSB) 越小, A/D 变换精度越高,分辨率也越高,转换出的数字量的舍入误差也越小。

#### 3.2 误差分析

1) 本文所设计的 A/D 转换器中三相交流电流可分别加到两个排序器对应的电流变换器上,然后 S/H 依次对其进行多点采样,最后由 TMS320LF2407 的内置 10 位 A/D 转换器将其转换为数字量。

所测电流的最大相对误差为两排序器输入值分别为最小值时的误差中较大的一个。当输入为  $0.1 I_n \sim 2.5 I_n$  时,输入 CPU 的数字量为经 SEQ1 的采集变换的数字量,其最大相对误差为

$$E_1\% = \frac{\sqrt{2} \times I_{n\max}}{\sqrt{2} \times I_{n\min} \times 2^{N-1}} = \frac{\sqrt{2} \times 2.5 I_n}{\sqrt{2} \times 0.1 I_n \times 2^{10-1}} \times 100\% = 4.88\%$$

当输入为  $2.5 I_n \sim 20 I_n$  时,输入 CPU 的数字量为经 SEQ2 的采集变换的数字量,其最大相对误差为

$$E_2\% = \frac{\sqrt{2} \times I_{n\max}}{\sqrt{2} \times I_{n\min} \times 2^{N-1}} = \frac{\sqrt{2} \times 20 I_n}{\sqrt{2} \times 2.5 I_n \times 2^9} \times 100\% = 1.56\%$$

2) 对于一个工作在单排序模式下的 13 位 A/D 转换器的最大相对误差为

$$E\% = \frac{\sqrt{2} \times I_{n\max}}{\sqrt{2} \times I_{n\min} \times 2^{N-1}} = \frac{\sqrt{2} \times 20 I_n}{\sqrt{2} \times 0.1 I_n \times 2^{13-1}} \times 100\% = 4.88\%$$

对于一个工作在单排序模式下的 14 位 A/D 转换器的最大相对误差为

$$E\% = \frac{\sqrt{2} \times I_{n\max}}{\sqrt{2} \times I_{n\min} \times 2^{N-1}} = \frac{\sqrt{2} \times 20 I_n}{\sqrt{2} \times 0.1 I_n \times 2^{14-1}} \times 100\% = 2.44\%$$

由上述分析可以得出,使得 DSP 芯片内置 A/D 转换模块工作在双排序模式下与两个不同变比的电流变换器相结合实现的新的 A/D 转换器精度可达到工作在单排序模式下的 13 位 A/D 转换器的精度。本文所给出的并联于电流变换器二次侧的电阻之比为 8,此系数是在充分考虑各种干扰与误差的基础上得出的。

在理论上,当两电阻的比例系数  $K = \frac{I_{n\max}}{\sqrt{2} I_{n\min}}$  时,利用该方法实现的 A/D 转换器的精度最高。例如,

当动态范围为  $0.1 I_n \sim 20 I_n$  时,  $K = \frac{\sqrt{20} I_n}{\sqrt{0.1} I_n} = 14.142$ ,此时两排序器对应输入的最大相对误差相等,为  $E_1\% = E_2\% = \frac{I_{n\max}}{I_{n\max}/K \times 2^{N-1}} = \frac{\sqrt{2} \times 20 I_n}{\sqrt{2} \times 20/14.142 \times I_n \times 2^9} = 2.76\%$

由此可见,通过该方法实现的 A/D 转换器的理论上的最高精度可达到工作在单排序模式下 A/D 转换器的介于 13 位到 14 位的转换精度。

### 4 结束语

本文提出了一种用两个电流变换器和一个工作在双排序模式下的 DSP 芯片内置的低精度 10 位 A/D 转换器,组成两组不同变比的计量回路,得到更高分辨率的 A/D 转换器的方法。该 A/D 转换器不但精度高,动态范围大,而且具有很好的抗干扰特性,有着较强的经济实用价值。

#### 参考文献:

- [1] 刘和平,等. TMS320LF240x DSP 结构、原理及应用 [M]. 北京:北京航空航天大学出版社,2002 166-168.  
LU He-ping, et al TMS320LF240x DSP Configuration, Principle and Application [M]. Beijing: Beijing University of Aeronautics and Astronautics Press, 2002 166-168.

- [2] TMS320LF/LC240x DSP Controller, System and Peripherals[Z]. Texas Instruments Incorporated 2001. 258.
- [3] 季键,程亮. 微机保护采样电路动态工作范围的实用扩展方法[J]. 电力自动化设备, 2001, 21(5).  
JI Jian, CHENG Liang A Practical Way to Expand Dynamic Working Scope of Sampling Circuit in Microcomputer Protection[J]. Electric Power Automation Equipment, 2001, 21(5).  
HE Limin The Single Chip Microcomputer Application System Design System Configuring and Interface Technology[M]. Beijing: Beijing University of Aeronautics and Aeronautics Press, 1991. 257-258.
- [4] 林涛. 大型发电机微机保护装置数据采集与计算精度探讨[J]. 中国电力, 2000, 33(7).  
LN Tao Study on Data Acquisition and Computational Accuracy of Digital Protection for Large Synchronous Generators[J]. Electric Power, 2000, 33(7).
- [5] 何立民. 单片机应用系统设计系统配置与接口技术[M]. 北京:北京航空航天大学出版社, 1991. 257-258.

收稿日期: 2004-05-13; 修回日期: 2004-07-21

作者简介:

李艳丽(1978-),女,硕士研究生,主要研究方向为继电保护; E-mail: sutly1@163.com

李晓明(1956-),男,副教授,主要研究方向为继电保护、微机在电力系统中的应用;

周春生(1979-),男,硕士研究生,主要研究方向为继电保护。

### A method of enhancing the precision of built-in A/D converter

LI Yan-li, LI Xiao-ming, ZHOU Chun-sheng

(School of Electrical Engineering, Shandong University, Jinan 250061, China)

**Abstract:** A/D converter plays an important role in microcomputer protection. This paper introduces a method of enhancing the precision of built-in A/D converter of TMS320LF2407, and analyzes the error of the newly designed A/D converter. This design method firstly judges which sequence controller should be started according to the amplitude of input analog signal. Then CPU chooses the channels to convert analog signal and data. Analysis results reveal that the method has fine accuracy while meeting engineering demand and is very easy to operate in hardware.

**Key words:** digital signal processor (DSP); analog and data converter; high precision

(上接第 45 页 continued from page 45)

作者简介:

倪云峰(1968-),男,硕士,副教授,主要从事自动化方

面教学及科研工作; E-mail: nnyfeng@163.com

张晓莉(1971-),女,硕士,讲师,主要从事自动化方面教学及科研工作。

### Design and application of an optimization method for synchronous sampling based on CPLD

NI Yun-feng, ZHANG Xiao-li

(Xi'an University of Science and Technology, Xi'an 710054, China)

**Abstract:** The design and application of a method, which is used in AC sampling unit, for dynamic adjusting synchronous-sampling-time-value is introduced. First, the theory of dynamic adjusting synchronous-sampling-time-value is described, and the reasons of causing errors are analyzed. Based on these, a rule between the R (round(T/N)) and dynamic adjusting synchronous-sampling-time-value is found, and its advantage of reducing dynamic adjusting calculation is pointed out. Finally, the implementation form based on CPLD is given and it has simplified the realizing process. The practical operation demonstrates the method can efficiently reduce the synchronous errors, and improve the accuracy of unit sampling.

**Key words:** AC sampling; synchronous; sampling-time value; dynamic adjusting; CPLD