

基于 CPLD 交流采样同步优化方法的设计与实现

倪云峰, 张晓莉

(西安科技大学通信与信息工程学院, 陕西 西安 710054)

摘要: 介绍了一种应用于交流采样单元中的动态采样间隔调整法的设计与实现。首先, 分析了交流采样中采用动态调整采样间隔法的工作原理及其产生误差的原因, 在此基础上找出了采用该方法计算取整时所得余数与舍入法之间的规律, 并指出该规律能够有效减小动态调整方法的运算量。最后给出了该方法的 CPLD 实现形式, 简化了其实现过程的复杂度。现场运行结果表明, 利用此法能有效地减小同步误差, 提高测量精度。

关键词: 交流采样; 同步; 采样间隔; 动态调整; 复杂可编程逻辑器件

中图分类号: TM714.3 文献标识码: A 文章编号: 1003-4897(2005)02-0043-03

0 引言

在电力参数的测量中, 通常利用微控制器采用等间隔同步采样法来测量周期信号参数^[1]。同步技术是影响采样质量的主要因数之一。实现同步的方法一般有两种: 硬件方式, 常用锁相环法^[2], 实现电路较为复杂; 软件方式, 利用微处理器自身的定时器来实现, 其原理是首先测取被测交流信号的周期 T , 将该周期除以每个周期的采样点数 N , 得到采样间隔 T_s , 然后设定微控制器定时器的计数值, 在一个信号周期内重复采用定时中断方式产生 N 次同步采样信号^[1]。文献 [3, 4] 分别提出了偏差累积增量法和采样周期的动态调整法, 在一定程度上提高了同步精度。本文在上述工作的基础上, 提出了一种在每信号周期内, 基于前次测得信号周期值 T 被 N 等分取整时所得的余数 R (如式 (1)), 快速调整采样间隔方法, 能有效地提高采样同步精度, 并给出了其 CPLD 的实现过程。

$$R = T - \text{int}(T/N)N \quad (1)$$

式中: N 为采样点数; T 为被测信号周期; $\text{int}(\ast)$ 为取整符号。

1 采样周期的动态调整方法及误差分析

1.1 采样间隔动态调整算法

采样周期的动态调整方法^[5]是属于软件采样同步方式的一种。其原理是将 $\text{round}(T/N)$ 作为第一次采样时刻 t_1 ($\text{round}(\ast)$ 为舍入符号), $t_1 + \text{round}[(T - t_1)/(N - 1)]$ 作为第二次采样时刻 t_2 , $t_2 + \text{round}[(T - t_2)/(N - 2)]$ 作为第三次采样时刻 t_3 , ..., $t_{N-2} + \text{round}[(T - t_{N-2})/2]$ 作为第 $N - 1$ 次采样时刻 t_{N-1} , T 作为第 N 次采样时刻 t_N 。即以周期 T

等分取整值 $\text{int}(T/N)$ 作为基准值, 根据每次除法运算时采用的舍入准则判断是否进行加 1 补偿。

设在一个信号周期中, 采样的起始参考时间 t_0 为零, 则第 k 次采样时刻 t_k 和第 k 次采样间隔值 T_{sk} 计算方法分别为:

$$t_k = t_{k-1} + \text{round}\left\{ (T - t_{k-1}) / [(N - k + 1)] \right\} \quad (2)$$

$$T_{sk} = \text{round}\left\{ (T - t_{k-1}) / [(N - k + 1)] \right\} \quad (3)$$

式中: N 为采样点数; T 为定时器时钟周期; T 为被测信号周期, $k = 1, \dots, N$ 。

1.2 采样间隔动态调整算法的误差分析

上述采样间隔动态调整法中, 若第 N 次采样时刻 t_N 等于被测信号周期 T 时, 每个被测信号周期的同步误差为零。然而由于计算采样间隔时采用了舍入法, 所以在一个信号周期中任意一点的采样间隔同样也会存在误差, 但是其最大值为:

$$T_{sk} = /2 \quad (4)$$

在采样单元中, 采样同步误差是影响采样同步精度的主要因素。常规软件同步采样法是在一个信号周期内产生的各采样间隔 T_{sk} 为相同值 $\text{round}[T/(N \cdot)]$, 由于微控制器机器周期为固定, 采样间隔设定值只能以微处理器机器周期的整数倍表示, 所以计算中采用了舍入法, 存在一定的截断误差, 其单个采样间隔误差 T_{sk} 的最大值为 $/2$, 一个被测信号周期内的最大时间为 $N \times /2$ 。在连续多个信号周期测量中, 采样间隔动态调整法由于每个周期的最后一次采样时刻 t_N 正好为该周期结束时刻, 紧接的下周期第一次采样间隔的起始时刻为此周期的起始时刻, 因此每个周期之间无累加误差存在。

在电力系统电参数测量中, 由于偶次谐波不构

单元设计中,输入模拟量为 10 路,每路又分为 A、B、C 三相电压和电流,总共 60 个输入模拟量。若用微控制器方式 (MCU),即 80C196KC 的高速 I/O 输入口测量交流信号周期,动态调整后,再用输出口产生采样同步采样信号^[5],由于二者均以中断的方式来实现,而中断响应时间及其分散性在每次中断时均能引起同步误差,另外若采样点数较大,微控制器的中断节拍加快,会对数据处理的实时性产生负面影响,同时也加大程序的复杂性。CPLD 及其系统软件是开发数字集成电路的新技术,已得到了广泛的应用,采用 CPLD 能解决用微控制器方式的以上不足,使得产品的可靠性提高。本文提出的快速采样间隔动态调整方法易用 CPLD 实现。在此采样点数为 32,采用 ALTERA 公司的 CPLD 芯片 EPF10K10 产生采样同步信号,芯片共占用了 4 个信号引脚:复位端 RS,时钟端 CP (16 MHz),信号周期输入端 NS,采样同步信号 OUTSYN。共用了 119 个宏单元。开发集成环境为 MAX + PLUS II 10.1,描述方式为硬件描述语言 VHDL,其程序流程图如图 1 所示。

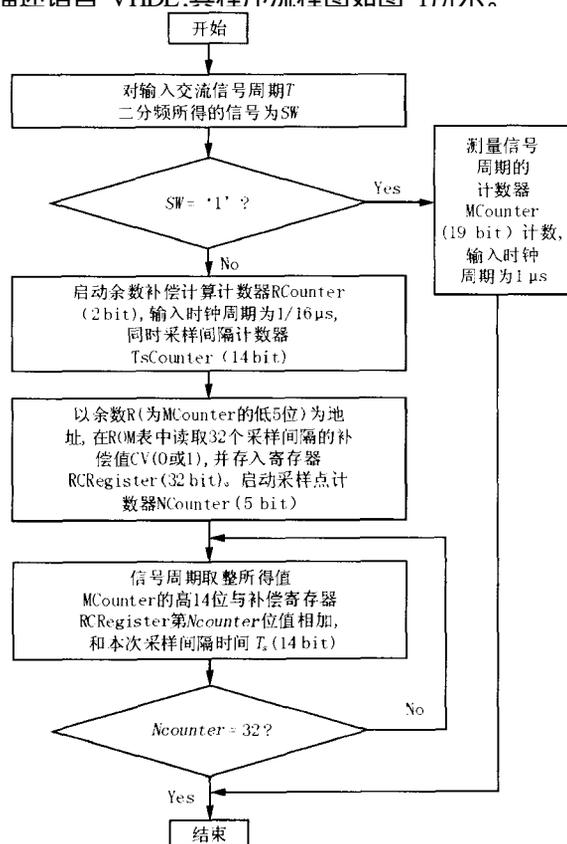


图 1 快速采样间隔动态调整流程图

Fig 1 Flow chart of fast sampling interval with dynamic adjusting

4 结论

采样间隔动态调整算法有效地减小了同步误差,提高了测量精度。本文提出的利用舍入法与余数对应规律,大大减小了采样间隔动态调整算法运算量,易于用 CPLD 器件实现。此方法已用于远动终端装置 (RTU) 的交流采样单元中,在 CPU 采用 80C196KC,工作频率为 16 MHz, A/D 转换器为 12 位的条件下,电压、电流有效值的相对精度为 2‰,有功功率、无功功率的精度为 3‰。

参考文献:

- [1] 胡庚生,马宏忠. 非正弦周期信号测量同步误差研究 [J]. 中国电机工程学报, 2000, 20(9): 35-40.
HU Qian-sheng, MA Hong-zhong Research on the Synchronous Error in Measurement of Non-sinusoidal Periodic Signals [J]. Proceedings of the CSEE, 2000, 20(9): 35-40.
- [2] 杜广宇,陈小桥,等. 锁相倍频和准同步采样法在谐波测量中的应用 [J]. 武汉大学报, 2001, (10): 39-44.
DU Guang-yu, CHEN Xiao-qiao, et al Application of Phase Lock Multiple Frequency Synchronous Sampling and Quasi-synchronous Sampling to Measurement of Harmonics [J]. Engineering Journal of Wuhan University, 2001, (10): 39-44.
- [3] 袁云,王健,等. 两种改进的软件同步采样实现方法的分析 [J]. 电测与仪表, 2000, (9): 5-7.
QU Yun, WANG Jian, et al The Analysis of Two Improved Algorithms for Software Synchronization Sampling [J]. Electrical Measurement & Instrumentation, 2000, (9): 5-7.
- [4] 潘华,黄纯,王联群. 电力参数微机测量中采样周期的优化校正方法 [J]. 电力系统自动化, 2002, 26(10): 71-75.
PAN Hua, HUANG Chun, WANG Lian-qun Novel Methods for Sampling Period Adjustment in Electrical Parameter Measurement [J]. Automation of Electric Power Systems, 2002, 26(10): 71-75.
- [5] 倪云峰,董张卓,李启瑞. 一种快速高精度的交流采样同步优化算法 [J]. 高电压技术, 2004, 29(5): 33-36.
NI Yun-feng, DONG Zhang-zhuo, LI Qi-rui A Optimization Method of Speedily Synchronous Sampling [J]. High Voltage Engineering, 2004, 29(5): 33-36.

收稿日期: 2004-01-19; 修回日期: 2004-04-12

(下转第 61 页 continued on page 61)

- [2] TMS320LF/LC240x DSP Controller, System and Peripherals[Z]. Texas Instruments Incorporated 2001. 258.
- [3] 季键,程亮. 微机保护采样电路动态工作范围的实用扩展方法[J]. 电力自动化设备, 2001, 21(5).
JI Jian, CHENG Liang A Practical Way to Expand Dynamic Working Scope of Sampling Circuit in Microcomputer Protection[J]. Electric Power Automation Equipment, 2001, 21(5).
HE Limin The Single Chip Microcomputer Application System Design System Configuring and Interface Technology[M]. Beijing: Beijing University of Aeronautics and Aeronautics Press, 1991. 257-258.
- [4] 林涛. 大型发电机微机保护装置数据采集与计算精度探讨[J]. 中国电力, 2000, 33(7).
LN Tao Study on Data Acquisition and Computational Accuracy of Digital Protection for Large Synchronous Generators[J]. Electric Power, 2000, 33(7).
- [5] 何立民. 单片机应用系统设计系统配置与接口技术[M]. 北京:北京航空航天大学出版社, 1991. 257-258.

收稿日期: 2004-05-13; 修回日期: 2004-07-21

作者简介:

李艳丽(1978-),女,硕士研究生,主要研究方向为继电保护; E-mail: sutly1@163.com

李晓明(1956-),男,副教授,主要研究方向为继电保护、微机在电力系统中的应用;

周春生(1979-),男,硕士研究生,主要研究方向为继电保护。

A method of enhancing the precision of built-in A/D converter

LI Yan-li, LI Xiao-ming, ZHOU Chun-sheng

(School of Electrical Engineering, Shandong University, Jinan 250061, China)

Abstract: A/D converter plays an important role in microcomputer protection. This paper introduces a method of enhancing the precision of built-in A/D converter of TMS320LF2407, and analyzes the error of the newly designed A/D converter. This design method firstly judges which sequence controller should be started according to the amplitude of input analog signal. Then CPU chooses the channels to convert analog signal and data. Analysis results reveal that the method has fine accuracy while meeting engineering demand and is very easy to operate in hardware.

Key words: digital signal processor (DSP); analog and data converter; high precision

(上接第 45 页 continued from page 45)

作者简介:

倪云峰(1968-),男,硕士,副教授,主要从事自动化方

面教学及科研工作; E-mail: nnyfeng@163.com

张晓莉(1971-),女,硕士,讲师,主要从事自动化方面教学及科研工作。

Design and application of an optimization method for synchronous sampling based on CPLD

NI Yun-feng, ZHANG Xiao-li

(Xi'an University of Science and Technology, Xi'an 710054, China)

Abstract: The design and application of a method, which is used in AC sampling unit, for dynamic adjusting synchronous-sampling-time-value is introduced. First, the theory of dynamic adjusting synchronous-sampling-time-value is described, and the reasons of causing errors are analyzed. Based on these, a rule between the R (round(T/N)) and dynamic adjusting synchronous-sampling-time-value is found, and its advantage of reducing dynamic adjusting calculation is pointed out. Finally, the implementation form based on CPLD is given and it has simplified the realizing process. The practical operation demonstrates the method can efficiently reduce the synchronous errors, and improve the accuracy of unit sampling.

Key words: AC sampling; synchronous; sampling-time value; dynamic adjusting; CPLD