

基于 DSP 及 CPLD 的实时同步测量装置

路平, 梁军, 贞志皓, 刘玉田

(山东大学电气工程学院, 山东 济南 250061)

摘要: 介绍了新研制的一种同步测量装置的功能特点及硬件构成, 详细论述了为减轻 CPU 的工作负担利用复杂可编程逻辑器件(CPLD)实现锁相、引入 GPS 时钟和生成采样脉冲等功能; 同时利用 CPLD 丰富的 I/O 口及灵活的可编程性, 通过软件编程实现各种逻辑器件的功能, 从而减少了外部连接线的数量, 提高了系统的可靠性和稳定性。利用数字信号处理器(DSP)实现控制和数学运算, DSP 的混合编程技术不但充分发挥了其强大数字信号处理能力, 而且缩短了装置开发周期。该装置可以满足电力系统对实时同步测量的要求, 同时也可以应用于其它在线监测领域。

关键词: CPLD; DSP; GPS; 同步测量

中图分类号: TM933.3

文献标识码: A

文章编号: 1003-4897(2004)23-0053-05

0 引言

对电力系统运行状态进行全面准确的实时监测是了解电力系统运行情况和安全裕度的重要手段, 也是实施电力系统稳定控制的重要依据。近年来, 随着可提供高精度定时定位能力的全球卫星定位系统(GPS)应用技术的不断成熟, 以 GPS 提供的精确时间为基础的同步测量技术得到了广泛的研究及应用。

从大量的文献来看, 同步测量实现的一般方法为: GPS 接收机的秒脉冲(PPS)信号作为中断引入微处理器(MPU), 并结合从串口传入的 UTC(通过 GPS 系统发送的世界标准时间)信息由 MPU 同步系统时钟, MPU 根据 PPS 信号和模拟信号频率控制内部的定时器产生采样脉冲, 由 MPU 内部的定时器作为微秒级计数器, MPU 对采样的数据进行处理, 把 PPS 时间及微秒时间加到采样数据上作为时标, 同时 MPU 还要实时向上传递数据^[1,2]。

时序控制需要利用 MPU 的内部中断和外部中断, 由于中断种类多且 MPU 的指令工作方式是串行工作, 造成中断冲突而产生的延时很难预测, 从而使时序脉冲精确性难以保证, 而且电气量的测量对实时性要求很强, 所以一般的 MPU 很难胜任上述的工作, 如果一味提高 MPU 工作频率, 将对外围器件和电路板设计提出很高要求, 硬件成本增加很大。

本文介绍了新研制的一种同步测量装置, 采用 TMS320C32(美国 Texas Instruments 公司的一种 32

位浮点型 DSP)和 CPLD 相结合的方式, 利用 DSP 实现控制和数学运算, 采用 CPLD 实现锁相、引入 GPS 时钟和生成采样脉冲等功能, 大大减轻了 CPU 的工作负担, 保证了时序脉冲的精确性, 且兼顾了成本和性能, 具有性能可靠、成本低廉的特点。

1 装置的设计方案

1.1 功能设计

采集模拟量和开关量的个数较多、实时性较强, 可靠性要求高, 但对模拟量的分析不太复杂, 是电力系统数据测量的特点。据此设计该装置主要实现以下功能:

1) 数据采集计算与显示

实时采集各模拟量并对数据进行计算分析, 包括有效值、有功、无功、谐波分析等, 同时相关数据可以方便地通过接口传给上位机显示。

2) 系统设置

可以通过上位机的键盘和鼠标完成装置初始化、装置运行和调整保护所必需的参数设置。

3) 调整控制

带有输出端口, 可以实现对给定目标的自动控制, 并且带有自动和手动确认双重功能。

4) 越限报警

在控制过程中实现无功、电压、电流等的越限报警, 并记录报警事件。

5) 数据记录

可以实现故障数据的详细记录, 便于上位机事后分析, 也可以实现实时记录数据并实时通过接口传给上位机。

基金项目: 国电公司科技项目(2001-04-50-09)

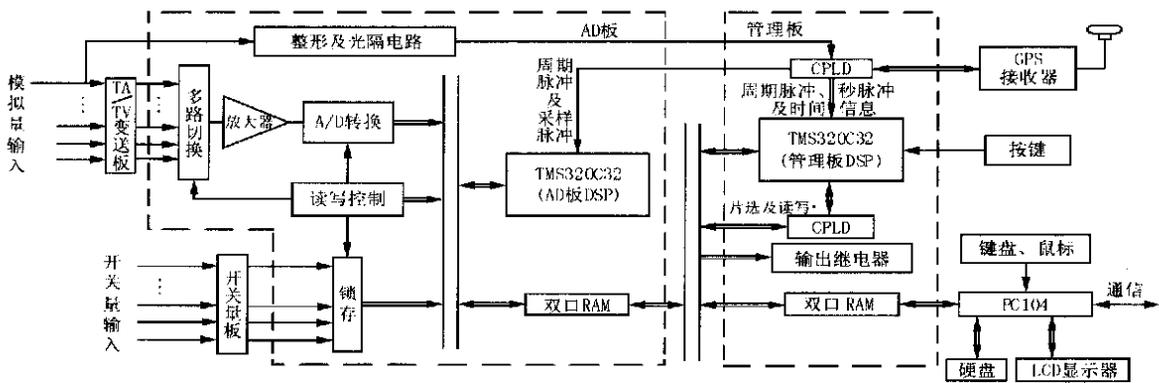


图1 装置原理框图

Fig. 1 Software architecture of device

6) 其它

具有 PT、CT 短线闭锁、报警等功能。

1.2 硬件设计

装置原理如图 1 所示。TA/TV 变送板和开关量采集板接收所有要采集的变量,送到 AD 板。AD 板把接收到的各个模拟量经滤波放大等处理后,进行 A/D 转换,将转换后的数字量做 DFT 运算,把开关量及模拟量采样结果和运算结果经双口 RAM 送给管理板。管理板是整个系统的桥梁,它接收 AD 板 DFT 运算后的数据、GPS 秒脉冲及时间信息、面板的按键信息和上位机的数据,再经过处理后向 AD 板输出变比信息(在配置状态时)和时序控制信号,向上位机传输进一步处理的数据,同时给数据加上时标,向继电器输出信号实现调节功能等。

该装置由 TA/TV 变送板(2 块)、开关量采集板(2 块)、AD 板(2 块)、管理板和 PC104 板(上位机)构成,可同时采集 32 路模拟量和 64 路开关量。每块 AD 板配置 2 片 MAX125 芯片用于 16 路模拟量的 AD 转换;AD 板和管理板都以 TMS320C32 为控制核心。AD 板、管理板和 PC104 板之间用 16 bit × 8 K 大容量双口 RAM 实现通信。各功能板采用模块化设计,TA/TV 变送板、开关量采集板和 AD 板的数量可以自由扩展。

2 CPLD 在装置中的应用

CPLD 在管理板中的应用如图 2 所示,管理板使用的两片 CPLD 是 ALTERA 公司生产的 EPM7256SQC208-10,该器件片内集成 5 000 个可用逻辑门,由 256 个宏单元构成 16 个逻辑阵列块(LAB),具有 160 个 I/O 口和 4 个不属于 LAB 的全局 I/O 口,计数器工作频率可达 125 MHz,可编程宏

单元触发器具有专用清除、置位、时钟和时钟使能控制^[3]。

采用 CPLD 的优点^[4]在于:

1) 丰富的 I/O 口及灵活的可编程性,一大批逻辑器件及其连线变为 CPLD 的片内程序及连线,从而大大减小了外部连接线的数量,降低了印刷电路板设计的难度,增加了电路板的抗干扰性和稳定性,实现紧凑的系统设计。

2) 高速 CPLD 的时钟延迟可达 ns 级,且延迟可预测,结合其并行工作方式,特别适合在线检测领域应用。

3) 芯片具有现场可编程能力,当系统升级时,只需对可编程器件重新进行逻辑设计,而无需更新 PCB 版图。在系统工作过程中可根据需要修改,极大地方便了设备调试并缩短调试时间,避免因器件损伤所造成的浪费现象,节约成本。

在本装置中 CPLD 器件集接口芯片、译码电路、锁相电路、定时器和计数器等多项功能于一身,分担了 DSP 的负担,在保证装置性能的前提下,降低了对 DSP 的性能要求,降低了成本。

2.1 利用 CPLD 接入 GPS 时间信息及产生采样脉冲

同步采样的要求包括时间同步和频率同步两方面。GPS 技术可以有效地解决电网相量在时间上的同步问题。

要做到频率同步就必须实现频率的跟踪与测量,目前典型的方法是 PLL 硬件锁相及软件自适应跟踪。PLL 芯片的误差较大,软件跟踪较 PLL 硬件锁相精度高^[5]。但是,软件自适应跟踪需要占用 CPU 资源,单独设置一个 CPU 用于测频成本太高,而把数据采集计算与测频再加上上述的与 GPS 接

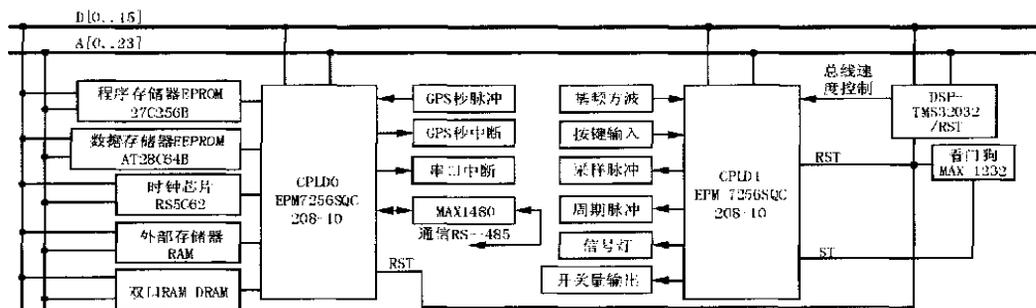


图2 管理板硬件结构图

Fig. 2 Hardware configuration of the management board

收机的串口通信都让一个 CPU 来完成,不但难以保证程序的稳定性,还会影响测量的精度。

该装置采用 CPLD 解决这一矛盾。CPLD 的高集成度(有的已高达 250 000 门),使在一片可编程器件中实现完整的数字系统成为可能。它可以实现如微处理器、数字信号处理、总线处理和接口等功能,例如可以把 FFT 程序或 FIR 高速滤波器程序写入其中。在本装置中 CPLD 的应用方法如下。

1) 频率同步

CPLD 接入 $f_0 = 10$ MHz 的晶振,模拟信号被鉴零比较器电路整形成方波(信号 A,如图 3 所示)接入 CPLD, CPLD 内的周期计数器记录两个上升沿之间晶振振荡次数,模拟信号频率 f 由式(1)求出。

$$f = f_0 / m \quad (1)$$

同时上升沿触发一个周期脉冲信号(图 3 中信号 B,负脉冲),CPLD 根据要求的周期内采样点数 M (比如 32 点)计算出采样脉冲的间隔 m 。

$$m = M / M \quad (2)$$

由 CPLD 内的采样脉冲发生器(计数周期设为 m 的计数器)触发下一个周期的采样脉冲(图 3 中信号 C,负脉冲),并且做到每周期的第一个采样脉冲信号与周期脉冲信号同步。此方法为用 CPLD 实现的软件跟踪测频,以变化率每秒 2.08 Hz 计算,则 50 Hz 附近相邻两个周期之间的频率漂移仅为 0.083 2%,而由实际情况可知,电力系统在稳态时相邻两个周期的频率变化非常小,可以忽略由两个周期内频率变化引起的误差。

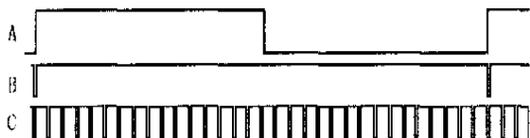


图3 采样脉冲及周期脉冲时序图

Fig. 3 Time sequence of sampling pulse and periodic pulse

2) 时间同步

标准时间信息由秒数 + 微秒数组成,秒数占两个字,二进制计数。UTC 信息由 RS485 串口输入 CPLD, CPLD 把串行数据转化成 8 位并行数据后送 DSP 读取, DSP 读入 UTC 信息进行处理,转化成基准时间为 2000 年 1 月 1 日 0 时 0 分 0 秒的秒累加形式即 SOC(以秒表示的世纪(100 年)时间)。SOC 存于 DSP 中,秒脉冲(PPS)利用 485 口的闲置脚接入 DSP 的外部中断, DSP 收到 PPS 的中断后 SOC 自动加 1。DSP 可以利用读入的时间信息对 SOC 进行校正,校正间隔时间可以由上位机设定。

充分利用 CPLD 内的定时器,在 CPLD 内设置微秒计数器,采用 21 位计数器,每秒计 1 000 000 个数,每次 PPS 来时,复位微秒计数器。

周期脉冲信号同时送给 AD 板和管理板,采样脉冲只送给 AD 板。AD 板收到采样脉冲后触发一次采样过程,收到周期脉冲信号把采样结果和初步运算结果写入 AD 板与管理板之间的双口 RAM。管理板在收到第 N 个周期脉冲信号中断后记录 SOC 值和微秒累计值作为采样时刻的绝对时间,并从双口 RAM 中读取数据,此时的数据实际上是上一周期(第 $N - 1$ 周期)的数据,所以在数据中加入 $N - 1$ 周期记录的时间信息。

按上述方法,可以基本满足频率同步和时间同步采样的要求。实现过程如图 4 所示。

上述采样脉冲的产生过程简单来讲就是,在原来跟踪锁相采样的基础上又给采样点加上了由 GPS 引入的绝对时间,从而实现了不同设备间的时间同步,可以满足电网向量实时异地同步测量^[6]的要求。

对于采样脉冲的产生和微秒累计值的产生都由 CPLD 来实现,节约了 CPU 的定时器、串口和中断资源,降低了 CPU 的负担并且保证了时间的精度。另

京:电子工业出版社(Beijing: Publishing House of Electronics Industry), 2000.

路平(1979-),男,硕士研究生,研究方向为电力系统运行与控制; E-mail: luping@mail.sdu.edu.cn

梁军(1956-),男,教授,主要从事电力系统运行与控制方向的研究。

收稿日期: 2004-03-15

作者简介:

DSP and CHLD based real-time and synchronous measurement device for power system

LU Ping, LIANG Jun, YUN Zhi-hao, LIU Yr-tian

(School of Electrical Engineering, Shandong University Jinan 250061, China)

Abstract: The functional characteristics and hardware configuration of a newly developed device for real time and synchronous measurement are introduced. To reduce the CPU's burden, complex programmable logic device (CHLD) is utilized to realize phase locking, import GPS, and send out sampling pulse. In order to reduce the quantity of wire and raise reliability and stability of the device, I/O interface and programmable function of CHLD are used to implement the function of various logic devices by compiling software of CHLD. The digital signal processor (DSP) is used to realize control and mathematics operation. The mixed programming technology of DSP not only fully exerts its powerful digital signal processing ability, but also shortens the developing period of the device. This device can meet requirements of systems real-time and synchronous measurement, and also can be applied in other online monitoring fields.

Key words: CHLD; DSP; GPS; synchronous measurement

(上接第 35 页 continued from page 35)

作者简介:

赵波(1977-),男,博士研究生,研究方向为智能优化算法和多智能体技术在电力系统中的应用; E-mail:

zhaobaozju@zju.edu.cn

曹一家(1969-),男,教授,博士生导师,主要研究方向为电力系统优化与控制、进化计算与计算智能。

Research on the MAS architecture of power market simulating system

ZHAO Bo, CAO Yi-jia

(College of Electrical Engineering, Zhejiang University, Hangzhou 310027, China)

Abstract: With the development of power industry restructuring, the simulating system plays an important role in studying bidding strategies, market operation and market operators training. This paper provides a simulating system based on multi-agent system (MAS) and CORBA technology. Moreover, the advantages of using multi-agent system and CORBA in the simulating platform are discussed in detail. The novel simulating system can be used on various market models, which is in accordance with the demand of the stability, flexibility and reliability.

Key words: power market simulating system; multi-agent systems; CORBA criterion

(上接第 39 页 continued from page 39)

A new method of single-phase measurement for power system harmonics

ZENG Jian-yong, REN Zhen

(Electrical Power College, South China University of Technology, Guangzhou 510640, China)

Abstract: Based on the instantaneous reactive power theory, this paper presents a new harmonic detecting method in contrast to the methods which involve $d-q$ transform and can not work under unbalanced currents. This is a single-phase measurement that multiplies the amplitude of fundamental current of a line by a sine signal which has the same phase with the current. With simpler block structure and improved algorithm, the proposed method performs well both in single-phase circuits and three-phase circuits. The simulation shows that this method is of real-time and accuracy under both balanced and unbalanced three-phase currents.

This project is supported by National Natural Science Foundation of China(No. 50337010).

Key words: harmonic measurement; single phase; unbalanced three-phase currents